

УДК 681.3

А.А. Брюховецкий, канд. техн. наук, доцент,

В.Я. Копп, д-р техн. наук, профессор

Севастопольский национальный технический университет

Ул. Университетская 33. г. Севастополь, Украина, 99053

E-mail: a.alexir@mail.ru

МОДЕЛИ УЧЕТА ВЛИЯНИЯ ТОЧЕЧНЫХ ДЕФЕКТОВ НА ВЫХОД ГОДНЫХ ПРИ ПРОИЗВОДСТВЕ ИНТЕГРАЛЬНЫХ СХЕМ

Рассматривается задача учета влияния точечных дефектов на топологию печатного монтажа интегральных схем. Полученные модели для дефектов типа короткое замыкание и обрыв позволяют определить выход годных.

Основная часть точечных дефектов вводится в слои интегральной схемы на стадии процесса литографии. Обычно ими являются непрозрачные частицы, загрязняющие поверхность литографического шаблона, или прозрачные пятна в непрозрачных областях шаблона. Непрозрачные дефекты, когда они присутствуют, например, в шаблоне металлизации, могут дать в результате неэкспонированное пятно фоторезиста, что вызовет разрывы в металлических проводниках. Прозрачные пятна могут вызывать дополнительные экспонированные области, которые впоследствии приведут к короткому замыканию между проводниками.

Существует несколько основных источников попадания непрозрачных частиц на поверхность литографического шаблона, а именно [1]:

- частицы пыли в атмосфере чистой комнаты;
- процессы получения шаблона (неудаленные частицы фотоэмульсии);
- несовершенства в стекле, используемом в качестве подложки для шаблона;
- сам по себе литографический процесс, при котором физический контакт между шаблоном и поверхностью обрабатываемой пластины приводит к передаче частиц фоторезиста на поверхность шаблона.

При моделировании дефектов считается, что они могут быть представлены в виде непрозрачных окружностей и прозрачных дисков. При этом делаются следующие предположения [2]:

- 1) непрозрачные дефекты, моделируемые дисками радиусом R , произвольно расположены на поверхности рабочего шаблона;
- 2) прозрачные дефекты на рабочем шаблоне моделируются путем имитации непрозрачных дисков на поверхности промежуточного шаблона, которые затем проявляются в виде прозрачных дисков на рабочем шаблоне;
- 3) радиус непрозрачного диска, имитирующего точечный дефект, является случайной величиной с известной функцией плотности распределения вероятности;
- 4) плотность точечных дефектов, представленная числом дефектов на единицу площади, известна и является той же самой величиной для всех рабочих шаблонов и одинаковой для промежуточных шаблонов, включенных в процессе производства;
- 5) положение дефектов в шаблоне является случайным, а координаты дефектов однородно распределяются по шаблону.

Точечные дефекты могут влиять на качество интегральной схемы двумя путями. Они могут разорвать проводник или привести к короткому замыканию между двумя проводниками. Короткие замыкания и разрывы возможны в слоях интегральной схемы обоих типов – изолирующем и проводящем.

Целью статьи является анализ влияния точечных дефектов на топологию печатного монтажа интегральных схем. Далее используются следующие обозначения: x – диаметр точечного дефекта, s – расстояние между двумя соседними проводниками, L – длина элемента печатного монтажа, A – площадь печатного монтажа, чувствительная к точечным дефектам, w – ширина проводника, поражение которого приводит к обрыву и возникновению неисправности, $K(x)$ – вероятность того, что дефект диаметром x приведет к возникновению неисправности, $S(x)$ – вероятность появления дефекта диаметром x .

Считается, что если дефект вызывает разрыв или короткое замыкание на печатном монтаже интегральной схемы, то центр дефекта расположен в критической области. Таким образом, критическая площадь может быть найдена из рассмотрения – какой из случайно расположенных дефектов приводит к короткому замыканию или разрыву в структуре интегральной схемы.

1. Короткое замыкание

Рассмотрим два проводника, показанных на рисунке 1. Дефект размером x возникает между двумя проводниками шириной w , находящимися на расстоянии s друг от друга.

Критическая площадь, в которой возникновение дефекта приведет к короткому замыканию, определяется как $(x-s) \cdot L$. В том случае, если диаметр x дефекта не превышает расстояние между двумя проводниками s , то возникший точечный дефект не окажет влияния на проводники, и $K(x) = 0$. Если же величина x превышает s , тогда возникает возможность возникновения короткого замыкания. В этом случае $K(x)$ определяется как $(x-s)L/A$.

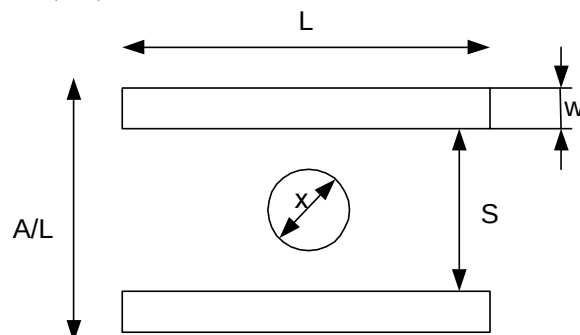


Рисунок 1 – Возникновение короткого замыкания между проводниками

Можно увидеть, что данная функция достигает максимума при $x = s + A/L$. Выражение для $K(x)$ имеет вид:

$$K(x) = \begin{cases} 0, & x < s, \\ \frac{(x-s)L}{A}, & s \leq x < s + A/L, \\ 1, & x \geq s + A/L. \end{cases}$$

С учетом функции $S(x)$ – вероятность неисправности при появлении дефекта размером x определяется как

$$F(x) = \int_{x_1}^{x_2} S(x)K(x)dx.$$

2. Возникновение обрыва

Рассмотрим два проводника, показанных на рисунке 2. Дефект размером x возникает в области w одного из проводников, находящихся на расстоянии s друг от друга.

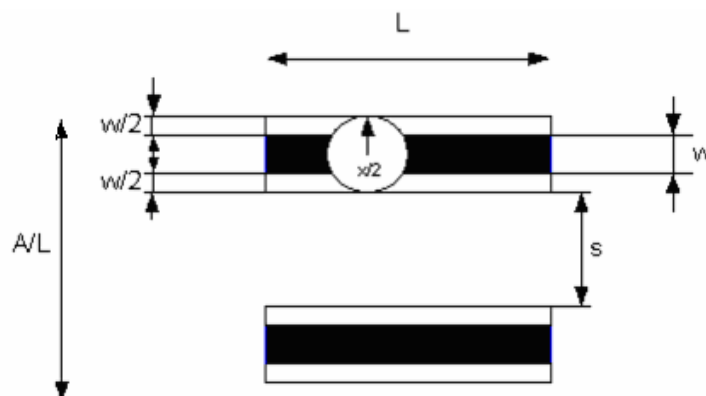


Рисунок 2 – Возникновение обрыва на проводнике

При рассмотрении случая возникновения обрыва следует заметить, что проводник состоит из двух частей: 1 – участок шириной w , поражение которого приводит к возникновению неисправности, и 2 – участки шириной $w/2$, поражение которых не влияет на исправность.

В том случае, если диаметр дефекта меньше w , обрыв не происходит и $K(x) = 0$, так как дефект полностью не покрывает проводящий слой. При $x \geq w$ может быть поражен либо один из проводников, либо оба. В том случае, если $x \geq A/L - s$, то с вероятностью $K(x) = 1$ возникает неисправность. Выражение $K(x)$ для обрыва имеет вид:

$$K(x) = \begin{cases} 0, & x < w, \\ \frac{2(x-w)L}{A}, & w \leq x < s+2w, \\ \frac{(x+s)L}{A}, & s+2w \leq x < A/L-s, \\ 1, & x \geq A/L-s. \end{cases}$$

Вероятность того события, что точечные дефекты v , имеющие диаметр x , не приведут к короткому замыканию (или разрыву) на печатном монтаже интегральной схемы, может быть рассчитана из следующего уравнения Пуассона

$$Y = \exp(-\vartheta p),$$

где v – число дефектов, а p – вероятность того, что одиночный дефект приведет к короткому замыканию или разрыву. Поскольку

$$\vartheta p = A_{uc} D p,$$

где D – плотность дефектов, A_{uc} – площадь печатного монтажа интегральной схемы. Поэтому, с учетом принятых обозначений выражение для определения выхода годных схем может быть представлено в таком виде:

$$Y = \exp(-DA_{uc} F(x)).$$

Следующим этапом исследований является оценка критической площади для проводящих и изолирующих участков печатного монтажа интегральной схемы, что и составит предмет развития данного направления.

Библиографический список

1. Фомин А.В. Технология, надежность, автоматизация производства БГИС и микросборок / А.В. Фомин, Ю.И. Боченков. — М.: Радио и связь, 1981. — 352 с.
2. Mali B. Modeling of lithography related yield losses for CAD of VLSI circuits / B. Mali // IEEE Transactions on CAD. — 1985. — V. 4 (3). — P. 161–177.

Поступила в редакцию 8.10.2008 г.