



Министерство образования и науки Украины
Севастопольский национальный технический
университет

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

по изучению дисциплины
«Прикладная теория цифровых автоматов»
для студентов заочной формы обучения
специальности 7.091501
«Компьютерные системы и сети»

Севастополь
2008

Методические указания по дисциплине "Прикладная теория цифровых автоматов" для студентов заочной формы обучения специальности 7.091501 - «Компьютерные системы и сети» / Новоселов В.Г., Шалимова Е.М. -Севастополь: Сев НТУ, 2008. - 11 с.

Целью методических указаний является помощь студенту-заочнику в изучении дисциплины "Прикладная теория цифровых автоматов". Достаточно полное описание материала изучаемой дисциплины приведено в учебных пособиях, указанных в библиографическом списке. Данные методические указания способствуют формированию общего представления о дисциплине, о распределении материала по семестрам. Указания содержат рекомендации по выполнению контрольных работ и курсового проекта, по их оформлению. Приведены вопросы и типы задач к экзаменам, а также рекомендуемый список литературы.

Методические указания рассмотрены и утверждены на заседании кафедры кибернетики и вычислительной техники, протокол № 8 от 11.05.04

Рецензент: Краснодубец Л.А., доктор технических наук, профессор, зав кафедрой технической кибернетики Сев НТУ

Содержание

1. Структура	
дисциплины.....	4
2. Цели и задачи	
дисциплины.....	4
3. Общие рекомендации по изучению дисциплины	5
4. Контрольные работы	
.....	6
5. Курсовой проект.....	8
6. Вопросы и типы задач к экзаменам	9
Библиографический список	11

1. Структура дисциплины

В соответствии с РУП дисциплина ПТЦА изучается в трех семестрах. Основные данные представлены в таблице 1.

Таблица 1.

Курс	2		3
Семестр	3	4	5
Зачетная сессия		Лекции 2 час ПЗ 2 час Проверка КР1,2 Экзамен	Лекции 6 час ПЗ 2 час Проверка КР 3 Защита КП Экзамен
Установочная сессия	Лекции 8 час Выдача КР 1,2	Лекции 8 час ПЗ 4 час Выдача КР 3 Выдача КП	
Консультации по нечетным субботам с 11.00, ауд. А103			

2. Цели и задачи дисциплины

Цель преподавания дисциплины "ПРИКЛАДНАЯ ТЕОРИЯ ЦИФРОВЫХ АВТОМАТОВ" (ПТЦА):

- ознакомление студентов с основными понятиями и моделями, используемыми при изучении дискретных вычислительных, управляющих и измерительных устройств;
- обучение методам проектирования (*описание, синтез, анализ, моделирование, диагностика*) комбинационных схем, синхронных и асинхронных автоматов с памятью, являющихся моделями дискретных вычислительных, управляющих и измерительных устройств.

В результате изучения материала студенты приобретают следующие основные знания:

- основные понятия и модели дискретных автоматов;
- общие и специальные методы синтеза и анализа комбинационных схем в различных элементных базисах, критерии и алгоритмы оптимизации схем;
- методы описания и синтеза синхронных и асинхронных автоматов с памятью;

- методы логического и временного моделирования;
- методы контроля и диагностики, навыки построения проверяющих и диагностических тестов для схем дискретных устройств.

Студенты в процессе работы над материалом дисциплины ПТЦА получают *практику* решения классических задач проектирования дискретных автоматов и следующие *умения*:

- разработка описания алгоритмов работы комбинационных схем, синхронных и асинхронных автоматов с памятью на ряде языков (система булевых функций, граф автомата, таблица переходов и выходов) с учетом оптимальности выбора подходящего описания;
- выполнение основных этапов синтеза схем с учетом заданного элементного базиса проектирования;
- обеспечение проверки правильности результатов синтеза анализом схем, логическим и временным моделированием;
- построение функциональных и структурных тестов, обеспечение полноты теста для класса одиночных константных неисправностей.

3. Общие рекомендации по изучению дисциплины

Методические рекомендации опираются на учебные пособия [1-4], содержащие теорию, методы и примеры решения всех задач, в том числе и формы представления результатов.. Номер варианта i индивидуального задания вычисляется по двум последним цифрам номера зачетной книжки как остаток при целочисленном делении на число 30. Например, $(74) \bmod 30 = 14$.

Настоящие рекомендации содержат ссылки на пособия [1-4], эти ссылки уточняют задания на контрольные работы и курсовой проект (КП), а также содержание и объем пояснительной записки к КП, вопросы и задачи к экзаменам.

Контрольные работы (КР) выдаются на установочной сессии, проверяются и защищаются в течение всего следующего семестра на консультациях и на практических занятиях зачетной сессии. Защита выполненных заданий обязательна, на ней студент должен продемонстрировать понимание постановок задач и методов их решения. контрольные работы выполняется по индивидуальным заданиям, приведенным в конце каждого раздела учебных пособий [1-3]. Материал пособия [4] используется в случае затруднений с минимизацией булевых функций. При оформлении решения индивидуальных заданий следует указать постановку задачи, комментарии к решениям могут быть опущены, но сам процесс решения должен быть представлен подробно, с необходимыми

промежуточными преобразованиями и результатами, иллюстрирующими степень овладения методами.

4. Контрольные работы

Контрольная работа 1. Выполняются по учебному пособию [1] все разделы, кроме 1.6 и 1.8. В разделе 1.12 изучаются и исследуются только статические риски.

Выполняются следующие задания:

1. Синтез схемы в простейшем базисе для системы двух булевых функций f_i и f_{i+1} ([1], раздел 1.2, задание на стр. 64).
2. Диодная реализация схемы предыдущего задания ([1], раздел 1.4).
3. Реализация той же системы булевых функций на одной ПЛИС ([1], раздел 1.5).
4. Реализация той же системы булевых функций двухуровневой схемой на элементах И-НЕ ([1], раздел 1.7).
5. Реализация булевой функции 5 переменных многоуровневой схемой на элементах И-НЕ методом вынесения за скобки ([1], раздел 1.7, задание на стр. 66).
6. Синтез и анализ схемы на элементах И-НЕ, логическое моделирование на обозначенных переходах (выделенных стрелками, отмечающими последовательность смены наборов) и временное моделирование схемы на тех же переходах ([1], раздел 1.11, задание стр. 71).
7. Анализ статического перехода методом Эйхельбергера для схемы предыдущего задания.

Контрольная работа 2. Выполняются по учебному пособию [2] все разделы кроме 2.6.

1. Построение функционального проверяющего теста (ФПТ) для многоуровневой схемы из элементов И-НЕ ([2], раздел 2.3).
ФПТ – это два набора с единичными и два набора с нулевыми значениями функции, выбранными произвольно.

2. Экспресс- проверка полноты ФПТ, выделение непроверяемых неисправностей.

3. Построение полного теста ([2], раздел 2.4).

Одну из функций предыдущего задания сократить по x_4 до функции трех переменных. Полученную функцию реализовать двухуровневой схемой из элементов И-НЕ. Для этой схемы построить таблицу функций неисправностей, затем построить тестовую таблицу. Рассматривая тестовую таблицу как таблицу покрытий, найти минимальный полный тест для одиночных неисправностей.

Рекомендации по построению таблицы функций

неисправностей:

заполнение столбца этой таблицы для очередной неисправности осуществляется по интервальному покрытию на матричной форме, исходя из следующих свойств:

- а) появление неисправности $\equiv 1$ на входах элемента верхнего яруса схемы приводит к исчезновению реализованного на этом входе интервала и замене точек на нули на всех наборах, покрытых только этим интервалом (на всех остальных наборах остаются значения исправной функции);
- б) появление неисправности $\equiv 1$ на входах элемента нижнего яруса схемы приводит к расширению реализованного этим элементом интервала, что выражается в появлении единичных значений на нулевых наборах, покрываемых этим расширением (на всех остальных наборах остаются значения исправной функции);
- в) никаких других проявлений неисправностей в схеме на элементах И-НЕ не происходит.

4. Построение теста для заданной неисправности.

Для одной из непроверяемых ФПТ неисправностей (задание 2) методом активизации одномерного пути построить тестовый набор([2], раздел 2.5).

5. Построение полного теста для двухуровневой схемы на элементах И-НЕ по интервальному покрытию ([2], разделы 2.7 и 2.9: задание функции 5 переменных на стр. 73).

6. Реализация двухуровневой процедуры диагноза([2], раздел 2.8).

Для схемы и ПТ предыдущего задания рассматривается следующая ситуация: пусть применение ПТ к конкретному экземпляру схемы (собранной на микросхемах) выявило ошибку на одном произвольно выбранном тестовом наборе ПТ, принадлежащем множеству M_0 . Найти интервалы, однократное расширение которых могло вызвать эту неисправность, проанализировать, не противоречит ли такое расширение результатам тестового эксперимента на других наборах ПТ (мы предположили, что ошибка одна) и удалить такие варианты подозреваемых неисправностей. Вычислить по возможным расширениям остающихся подозреваемых неисправностей дополнительные диагностические тестовые наборы, позволяющие различить и вычислить проведением дополнительного эксперимента со схемой на этих наборах действительного виновника обнаруженной неисправности

Контрольная работа 3. Выполняются по учебному пособию [3] все подразделы раздела 3, кроме 3.2.

1. Построение графа автомата и таблицы переходов и выходов (ТПИВ) автомата секретный замок ([3], раздел 3.1, стр. 10-12).
2. Минимизации числа состояний полного автомата ([3], раздел 3.3, стр. 32-40).
3. Кодирование состояний автомата секретный замок методами тривиального кодирования ([3], раздел 3.4, стр. 40-44 и раздел 3.5 стр. 55-58) и близкого к соседнему кодирования ([3], раздел 3.4 стр. 53-54 и раздел 3.5 стр. 61-63).

Построение кодированной ТПИВ и системы булевых функций (для обоих вариантов).

4. Для лучшего варианта построение на элементах И-НЕ и D-триггерах схемы автомата секретный замок ([3], раздел 3.7, стр. 71-73)
5. Логическое моделирование работы схемы на сокращенном тесте - установка автомата в начальное состояние, последовательность открытия замка ([3], раздел 3.9, стр. 82-83)..
6. Построение функции возбуждения триггеров по системе булевых функций переменных внутренних состояний, полученной в задании 4. Для четных вариантов память реализуется RS- триггерами, для нечетных JK- триггерами ([3], раздел 3.8, стр. 73-79).

5. Курсовой проект

"Синтез асинхронного автомата"

Выполняются все индивидуальные задания разделов 4.1-4.6 учебного пособия [3]. В разделе 4.7. строятся только самосинхронизирующиеся комбинационные схемы на основе ортогональных интервалов (стр.131-134). Изучается и описывается работа D-триггера (стр.139-140). Кроме того, для одной из комбинационных схем Z_i , полученной при синтезе асинхронного автомата (которая проще), проводится моделирование на трех наборах множества M_1 и на трех наборах множества M_0 , выделяются не проверенные данным тестом неисправности (метод *экспресс-анализа* [2]) и для одной из них строится методом *активизации одномерного пути проверяющий тестовый* набор [2]. Выполняемые в рамках проекта задачи и их решения однозначно определяются ниже приведенным содержанием пояснительной записки, которая оформляется по правилам оформления курсового проекта.

Содержание пояснительной записки к курсовому проекту

стр.

записки

Введение

1

1. Постановка задачи синтеза асинхронного автомата

1

2. Примитивная таблица переходов и выходов автомата
"Секретный замок"

2

3. Минимизация числа состояний

1

4. Соседнее кодирование состояний и система булевых функций 3

5. Функциональная схема с установкой в состояние S_0 2

6. Экспресс- анализ полноты функционального теста и
построение тестового набора для выявленной непроверенной
неисправности

2

7. Самосинхронизирующаяся комбинационная схема и
описание работы D-триггера

2

Заключение

1

Библиографический список

6. Вопросы и типы задач к экзаменам

1. Дискретные автоматы. Дискретные сигналы. Постановка задач синтеза и анализа комбинационных схем

2. Синтез схем в простейшем базисе И, ИЛИ, НЕ. Диодная реализация схем И,ИЛИ. Двухуровневая диодная схема

3. Структура программируемых логических матриц (ПЛИС). Реализация на одной ПЛИС системы булевых функций. Параметры n , q , m

4. Основные приемы синтеза схем на ПЛИС с учетом ограничений

5. Мультиплексор, назначение. Синтез одно - и двухуровневых схем на мультиплексорах

6. Синтез двух и многоуровневых схем на элементах И-НЕ (алгебраический метод)

7. Анализ схем на элементах И-НЕ

8. Моделирование схем. Постановка задачи. Двух, трех и многоуровневое моделирование. Параллельное и событийное моделирование
9. Стандартные комбинационные схемы. Дешифраторы. Двоичный сумматор
10. Задержки в комбинационных схемах. Состязания сигналов. Риски. Классификация рисков
11. Метод Эйхельбергера обнаружения статического риска. Классификация статического риска и исправление логического статического риска
12. Дискретные автоматы с памятью. Модели Мили и Мура. Граф автомата. Таблица переходов и выходов. Пример секретного замка
13. Минимизация числа состояний полного и частичного автоматов.
14. Метод близкого к соседнему кодирования состояний
15. Построение булевых функций возбуждения для RS-триггеров на основе тривиального кодирования состояний
16. Построение булевых функций возбуждения для JK-триггеров на основе тривиального кодирования состояний
17. Триггеры. Характеристика RS, JK и D триггеров. Временные диаграммы JK и D триггеров
18. Асинхронные автоматы. Модель Хаффмана. Описание счетчика примитивной таблицей
19. Соседнее кодирование состояний асинхронного автомата
20. Структуры синхронного и асинхронного автоматов как совокупность комбинационной схемы и памяти. Установка в So
23. Неисправности схем дискретных устройств. Классификация Тесты. Проверяющий и диагностические тесты. Полнота теста
24. Функциональные тесты. Критерии полноты
25. Структурные тесты. Метод активизации одномерного пути
26. Полный проверяющий тест для схем на элементах И-НЕ на основе модели исчезновения и расширения интервалов интервального покрытия схемы
27. Задача диагноза неисправностей. Двухуровневая процедура диагноза неисправностей для схем на элементах И-НЕ и ПЛМ.

Типы задач

1. Синтез многовыходных схем на диодах.
2. Синтез схем на ПЛМ.
3. Синтез схем на И-НЕ (алгебраический метод).
4. Анализ схем на И-НЕ.
5. Построение временной диаграммы (событийное моделирование.)
6. Анализ и классификация статического риска по Эйхельбергеру.

7. Синтез схемы синхронного автомата на элементах И-НЕ с учетом типа триггера и с установкой в начальное состояние So.
8. Построение примитивной таблицы для асинхронного автомата.
9. Соседнее кодирование состояний асинхронного автомата.
10. Синтез теста методом активизации одномерного пути.
11. Синтез полного проверяющего теста схем на элементах И-НЕ на основе интервального покрытия.

Библиографический список

1. Новоселов В.Г. Прикладная теория цифровых автоматов. Часть 1. Проектирование комбинационных схем /Учебное пособие. / В.Г. Новоселов, Т.А. Новоселова, В.И. Островский - К.: УМК ВО, 1993. -74с.
2. Новоселов В.Г. ПТЦА. Часть 2. Диагностика схем /Учебное пособие. / В.Г. Новоселов - Севастополь: изд. СевГТУ, 1998. -78с.
3. Новоселов В.Г. ПТЦА. Части 3-4. Синхронные и асинхронные цифровые автоматы с памятью. / Учебное пособие. / В.Г. Новоселов □К.: ИСИО, 1993.-144с.
4. Новоселов В.Г. Прикладная математика для системотехников. Дискретная математика в задачах и примерах. / Учебное пособие. / В.Г. Новоселов, А.В. Скатков - Киев: УМК ВО, 1992.-200с.
5. Блейкли Т.Р. Проектирование цифровых устройств с малыми и большими интегральными схемами. /Т.Р. Блейкли. – К.: Вища школа, 1981. 336 с
6. Карпов Ю.Г. Теория автоматов. /Ю.Г. Карпов. –СПб.: Питер, 2003.-208 с.
7. Тарасенко В.П. Вычислительные устройства на микросхемах. /Справочник / В.И. Корнейчук, В.П. Тарасенко - К.: Техника, 1988. – 351 с.
8. Новиков Ю.В. Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования. - М.: Мир, 2001. 324 с.
9. Голдсуорт Б. Проектирование цифровых логических устройств. / Б. Голдсуорт - М.: Машиностроение, 1985. –382 с.
10. Закревский А.Д. Логический синтез каскадных схем. /А.Д. Закревский. – М.: Наука, 1981. –416 с.
11. Миллер Р. Теория переключаемых схем. Т. 1./ Р. Миллер - М.: Наука, 1970. –416 с.
12. Киносита К., Логическое проектирование СБИС./ К. Киносита, К. Асада, О. Карацу - М.: Мир, 1988. – 296 с.
13. Автоматизированное проектирование цифровых устройств. /Под ред. Бадулина С.С. -М.: Радио и связь, 1981. –412 с.
14. Гивоне Д. Микропроцессоры и микрокомпьютеры. Вводный курс. /Д. Гивоне, Р. Россер. –М.: Мир, 1983. –464 с.