



Министерство образования и науки Украины
Севастопольский национальный технический университет

ЗАДАНИЯ И МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к выполнению курсовой работы
по дисциплине

«Цифровые устройства»

для студентов дневной и заочной форм обучения
направления 6.050901 — «Радиотехника»

Севастополь
2007

УДК 004.312

Задания и методические указания к выполнению курсовой работы по дисциплине «Цифровые устройства» для студентов дневной и заочной форм обучения направления 6.050901 — «Радиотехника» / Сост. А.А.Щекатурина. — Севастополь: Изд-во СевНТУ, 2007. — 16 с.

Целью методических указаний является оказание помощи в выполнении курсовой работы по дисциплине «Цифровые устройства». В процессе работы студентом углубляются и укрепляются знания, полученные при изучении дисциплины, а также развиваются практические навыки по разработке микропроцессорных систем.

Задания и методические указания предназначены для студентов дневной и заочной форм обучения по направлению 6.050901 — «Радиотехника».

Методические указания рассмотрены и утверждены на заседании кафедры радиотехники, протокол № 16 от 24 июня 2006 г.

Допущено учебно-методическим центром СевНТУ в качестве методических указаний.

Рецензент: И.Л.Афонин, канд. техн. наук, доцент

Ответственный за выпуск: заведующий кафедрой радиотехники,
д.т.н., профессор Ю.Б.Гимпилевич

СОДЕРЖАНИЕ

	Введение	4
1.	Основные части курсовой работы.....	4
2.	Задание на курсовую работу.....	6
	2.1. Общие исходные данные	6
	2.2. Контроллер.....	7
	2.3. Измерительный комплекс.....	8
	2.4. Автоматическая система управления.....	9
3.	Рекомендации по выполнению курсовой работы.....	9
	3.1. Введение и выводы.....	9
	3.2. Первый раздел.....	9
	3.3. Второй раздел.....	10
	3.3.1. Центральный процессорный блок.....	10
	3.3.2. Блок памяти.....	10
	3.3.3. Организация подсистем ввода-вывода	11
	3.4. Графические материалы.....	11
	3.5. Приложения.....	11
	Библиографический список.....	12
	Приложение А. Образец титульного листа.....	13
	Приложение Б. Образец заполнения бланка задания.....	14

ВВЕДЕНИЕ

Курсовая работа является завершающим этапом в процессе изучения дисциплины «Цифровые устройства», выполняется в шестом учебном семестре студентами дневной формы обучения и в восьмом семестре студентами заочной формы обучения. В процессе выполнения курсовой работы студенты должны спроектировать специализированную ЭВМ по одной из трех тем: «Контроллер», «Измерительный комплекс» или «Автоматическая система управления» в соответствии с индивидуальными заданиями. В процессе выполнения заданий студент должен проявить свои знания и умения при разработке структурной и принципиальной схем проектируемого устройства. В этих указаниях изложены важные теоретические сведения, а также содержатся ссылки на литературные источники, сведения из которых понадобятся при выполнении курсовой работы.

Книги из библиографического списка данного методического пособия отсканированы в формате djvu и могут быть получены в электронном виде на кафедре радиотехники вместе с программой чтения.

При выполнении курсовой работы следует придерживаться следующих правил:

- номер варианта выбирается по последней и предпоследней цифрам зачетной книжки;
- курсовая работа выполняется на листах бумаги стандартного формата А4;
- оформление работы (рубрикация, нумерация разделов, страниц, подписанных подписей, названия таблиц и т.д.) осуществляется в строгом соответствии с требованиями Государственных стандартов и Методических указаний по оформлению текстовых работ [1];
- обязательны ссылки на литературу. Перечень ссылок, оформленный в соответствии с требованиями стандартов, приводится в конце работы. Ссылка дается в скобках [k], где k — порядковый номер источника в списке литературы;
- в заключение каждого раздела необходимо привести четко сформулированные выводы;
- общий объем пояснительной записки курсовой работы 30...35 страниц;
- срок представления оформленной работы — 15 мая.

1. ОСНОВНЫЕ ЧАСТИ КУРСОВОЙ РАБОТЫ

Курсовая работа должна содержать следующие части:

- титульный лист (приведен в приложении А);
- заполненный бланк задания (приведен в приложении Б);
- содержание;
- введение;
- первый раздел, посвященный разработке структурной схеме устройства;
- второй раздел, посвященный разработке принципиальной схемы;
- выводы;
- перечень ссылок;
- обязательные приложения (перечень элементов и обобщенная блок-схема алгоритма работы устройства);
- дополнительные приложения, если они необходимы.

Бланк задания выдается каждому студенту на установочной сессии (ЗФО) или в начале семестра (ДФО), он заполняется студентом и подписывается преподавателем.

Первый раздел посвящается разработке и обоснованию структурной схемы устройства.

Второй раздел посвящается разработке и расчету принципиальной электрической схемы устройства.

Второй раздел должен содержать подпункты, посвященные разработке принципиальных схем частей микропроцессорной системы: центрального процессорного блока, блока памяти и т.д.. К пояснительной записке в обязательном порядке прилагается чертеж принципиальной электрической схемы разрабатываемого устройства в соответствии с требованиями ГОСТов.

В курсовой работе представляются следующие графические материалы:

- чертеж принципиальной схемы (на отдельном листе, формат листа выбирается в зависимости от сложности разработанной принципиальной схемы);
- рисунок структурной схемы;
- карта распределения памяти;
- блок-схема алгоритма работы устройства;
- основные временные диаграммы работы устройства.

В каждом подразделе пояснительной записки второго раздела приводится рисунок той части принципиальной схемы, разработке которой посвящен этот подраздел.

Не следует приводить большое количество временных диаграмм. Рекомендуется приводить временные диаграммы, поясняющие особенности работы специализированной ЭВМ.

2. ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ

2.1. Общие исходные данные

Исходные данные этого подраздела одинаковы для всех. Дополнительные исходные данные выбираются в соответствии с темой курсовой работы в одном из подразделов 2.2, 2.3 или 2.4.

Рекомендуется использование микросхем памяти, указанных в таблице 2.1.

Таблица 2.1 — Рекомендуемые типы микросхем памяти

Статическое ОЗУ						Динамическое ОЗУ	
K537		K132		K541		K565	
РУ1	1Kx1	РУ2	1Kx1	РУ1	4Kx1	РУ5Б-Д	64Kx1
РУ2	4Kx1	РУ3	1Kx1	РУ1А	4Kx1	РУ5Д1, Д2	32Kx1
РУ3	4Kx1	РУ4	1Kx1	РУ2	1Kx4	РУ5Д3, Д4	16Kx1
РУ6	4Kx1	РУ5	4Kx1	РУ2А	1Kx4	РУ6Б-Д	16Kx1
РУ8	2Kx8	РУ6	16Kx1	РУ3	16Kx1	РУ7В, Г	256Kx1
РУ9	2Kx8	РУ8	1Kx4	РУ3А	16Kx1		
РУ10	2Kx8	РУ10	64Kx1	РУ31	8Kx1		
РУ13	1Kx4			РУ31А	8Kx1		
РУ14	4Kx1						

Программируемые ПЗУ				Репрограммируемые ПЗУ	
KP556				K573	
РТ4	256x4	РТ14	2Kx4	РФ1	1Kx8 (3 пит.)
РТ5	512x8	РТ15	2Kx4	РФ2	2Kx8
РТ6	2Kx8	РТ16	8Kx8	РФ3	8Kx8
РТ7	2Kx8	РТ17	512x8	РФ4	8Kx8 (2 пит.)
РТ11	256x4	РТ18	2Kx8	РФ5	2Kx8
РТ12	1Kx4			РФ6	8Kx8
РТ13	1Kx4			РФ7	32Kx8
				РФ9	128Kx8

Тема курсовой работы определяется в соответствии с таблицей 2.2.

Таблица 2.2 — Определение темы курсовой работы

Последняя цифра ЗК	0	1	2	3	4	5	6	7	8	9
Тип МПС	К	ИК	АСУ	К	ИК	АСУ	К	ИК	АСУ	К

В таблице 2.2 приняты следующие обозначения: ЗК — зачетная книжка, МПС — микропроцессорная система, К — контроллер, ИК — измерительный комплекс, АСУ — автоматическая система управления.

Тип процессорного элемента определяется по таблице 2.3.

Таблица 2.3 — Определение типа микропроцессора

Предпоследняя цифра ЗК	0	1	2	3	4	5	6	7	8	9
Тип микропроцессора	580	1810	580	580	1810	580	1810	1810	580	1810

В таблице 3.3 приняты следующие обозначения: 580 — микропроцессор КР580ВМ80, 1810 — микропроцессор К1810ВМ86.

При нечетной последней цифре зачетной книжки при микропроцессоре К1810ВМ86 микропроцессор должен работать в минимальном режиме, при четной (и нуле) — в максимальном.

Объем программируемой (ПЗУ), репрограммируемой (РПЗУ) и оперативной (ОЗУ) памяти определяется по таблицам 2.4, 2.5, 2.6 соответственно. Объем памяти указан в килобайтах. N — целая часть от $(m + n)/2$, где m и n — предпоследняя и последняя цифры зачетной книжки.

При нечетной последней цифре зачетной книжки ОЗУ должно быть статическим, при четной (и нуле) — динамическим.

Таблица 2.4 — Определение объема программируемой памяти

N	0	1	2	3	4	5	6	7	8	9
580	8	32	10	3	6	14	32	4	2	4
1810	16	4	8	15	54	2	1	1	60	1

Таблица 2.5 — Определение объема репрограммируемой памяти

N	0	1	2	3	4	5	6	7	8	9
580	16	2	5	14	10	10	16	20	18	21
1810	32	128	16	13	18	25	100	14	37	51

Таблица 2.6 — Определение объема оперативной памяти

N	0	1	2	3	4	5	6	7	8	9
-----	---	---	---	---	---	---	---	---	---	---

580	30	25	40	20	30	35	10	30	45	30
1810	64	128	64	32	128	64	256	128	64	256

Далее задание дополняется исходными данными в соответствии с темой курсовой работы (таблица 2.2).

2.2 Контроллер

При реализации контроллера на микропроцессоре КР580ВМ80 использование режима прямого доступа к памяти (ПДП) и число уровней прерываний Y определяется по таблице 2.7 («+» — ПДП используется, «-» — нет).

Таблица 2.7 — Определение наличия прямого доступа к памяти и числа уровней прерываний

Последняя цифра ЗК	0	1	2	3	4	5	6	7	8	9
ПДП	+	-	-	+	-	-	+	-	-	-
Y	3	16	32	8	13	21	5	24	14	20

При выполнении контроллера на микропроцессоре К1810ВМ86 число последовательных (ПОСЛ) и параллельных (ПАР) каналов связи определяется по таблице 2.8.

Таблица 2.8 — Определение числа последовательных и параллельных каналов

Последняя цифра ЗК	0	1	2	3	4	5	6	7	8	9
ПОСЛ	1	2	1	2	1	2	1	1	2	1
ПАР	1	2	1	2	2	1	2	2	1	2

2.3 Измерительный комплекс

Число каналов M , максимальная частота в спектре аналогового сигнала f_m , входное напряжение аналогового входного сигнала $U_{вх}$, число семисегментных индикаторов в каждом канале L определяются по таблице 2.9.

Таблица 2.9 — Определение дополнительных параметров задания по теме «Измерительный комплекс»

Последняя цифра ЗК	0	1	2	3	4	5	6	7	8	9
M	2	4	8	16	2	4	8	16	2	4
f_m , кГц	10	20	30	15	6	8	20	12	35	21
$U_{вх}$, мВ	1	10	100	500	1	10	100	500	1	10
L	1	2	3	1	2	3	1	2	1	2

2.4 Автоматическая система управления

Число каналов K (число входных каналов равно числу выходных каналов), тип датчиков и тип исполнительных механизмов (а — аналоговый, ц — цифровой) определяются по таблице 2.10.

Таблица 2.10 — Определение дополнительных параметров задания по теме «Автоматическая система управления»

Последняя цифра ЗК	0	1	2	3	4	5	6	7	8	9
K	16	2	4	8	16	2	4	8	16	4
Датчики	ц	а	ц	а	ц	а	ц	а	ц	а
Исп. мех.	а	ц	а	ц	а	ц	а	ц	а	ц

Напряжение от аналоговых датчиков меняется в пределах $0 \dots 100$ мВ, для аналоговых исполнительных механизмов должно обеспечиваться $U_{\text{вых}}=5$ В на нагрузке $R=1$ кОм.

3. РЕКОМЕНДАЦИИ ПО ВЫПОЛНЕНИЮ КУРСОВОЙ РАБОТЫ

3.1. Введение и выводы

Во введении необходимо обосновать актуальность разработанного устройства, сформулировать цель работы и задачи, которые необходимо решить для достижения поставленной цели.

Объем введения — $1 \dots 2$ страницы.

Выводы формулируют в прошедшем времени («разработано», «выполнено» и т.д.), В выводах следует констатировать факт достижения поставленной цели.

Объем выводов — 1...2 страницы.

3.2. Первый раздел

Первый раздел посвящают разработке и обоснованию структурной схемы устройства.

Обязательными частями структурной схемы являются: центральный процессорный блок, блоки ОЗУ, ПЗУ, РПЗУ, соединенные шинами данных, адреса и управления. В соответствии с индивидуальным заданием эти блоки могут быть дополнены блоками многоканального ввода, многоканального вывода, индикации, прямого доступа к памяти и блоком прерываний (с каскадированием или без каскадирования).

Этот раздел должен содержать рисунок структурной схемы разрабатываемого устройства.

Описание способов построения и примеры структурных схем микропроцессорных систем приведены в [2] на с. 204 (микропроцессор КР580ВМ80), на с. 263 (микропроцессор К1810ВМ86), а также в [3] на с. 280 (для микропроцессора К1810ВМ86 в минимальном и максимальном режимах).

Рекомендованный объем первого раздела — 3...5 страниц.

3.3. Второй раздел

Второй раздел посвящают разработке и расчету принципиальной электрической схемы устройства.

В этом разделе разрабатываются принципиальные электрические схемы каждого блока структурной схемы.

Примеры микропроцессорных систем, близких к тем, что должны быть спроектированы в результате курсовой работы, приведены в [2] на с. 206 (микропроцессор КР580ВМ80) и на с. 269 (микропроцессор К1810ВМ86).

Рекомендуемый объем второго раздела — 20...25 страниц.

3.3.1 Центральный процессорный блок

Центральный процессорный блок является унифицированным. Его принципиальная схема приведена в [3] на с. 60 (микропроцессор КР580ВМ80), в [2] на с. 69 (микропроцессор КР580ВМ80) и в [5] на с. 38 (микропроцессор К1810ВМ86).

3.3.2. Блок памяти

Общий объем памяти микропроцессорной системы получается объединением микросхем памяти, выбираемых из таблицы 2.1 в соответствии с индивидуальным заданием таким образом, чтобы избыток памяти каждого типа не превышал заданного объема более чем на 20%.

В случае применения динамического ОЗУ необходимо использовать контроллер динамической памяти, управляющий работой ОЗУ. Если ОЗУ статическое, то контроллер использовать не надо.

Контроллер динамического ОЗУ может быть выполнен на элементах низкой степени интеграции или на специальной микросхеме К1810ВТ03.

Описание построения контроллера динамической памяти на элементах низкой степени интеграции приведено в [4] на с. 91...101. На с. 94 и 98 приведены принципиальные электрические схемы контроллера динамического ОЗУ.

В [5] на с. 178...191 описывается контроллер K1810BT03 и построение динамического ОЗУ с его использованием. Примеры принципиальных электрических схем динамического ОЗУ с контроллером K1810BT03 показаны в [5] на с. 190 (для режима 16К) и на с. 200 (для режима 64К).

Рекомендуется использовать контроллер динамического ОЗУ на микросхеме K1810BT03. Микросхему K1810BT03 можно использовать для организации динамического ОЗУ как для систем на базе микропроцессора K1810BM86, так и для систем на базе микропроцессора KP580BM80.

Для разработки дешифраторов адреса необходимо составить карту распределения памяти микропроцессорной системы. Карта распределения памяти содержит разделение памяти микропроцессорной системы на области (область ОЗУ, область ПЗУ, область РПЗУ) с указанием начальных и конечных адресов ячеек памяти каждой области. Пример карты распределения памяти приведен в [2] на с. 204.

При создании карты распределения памяти следует помнить, что при включении питания или подаче сигнала сброса RESET в микропроцессорной системе на базе микропроцессора KP580BM80 управление передается ячейке памяти с нулевым адресом, а в микропроцессорной системе на базе микропроцессора K1810BM86 — ячейке памяти с адресом FFFF0H. Это означает, что в микропроцессорной системе на базе микропроцессора KP580BM80 ПЗУ должно находиться в начале адресного пространства, а в системах с K1810BM86 ПЗУ должно находиться в конце адресного пространства (его ячейки должны занимать старшие адреса адресного пространства).

Вопросы организации памяти (с примерами принципиальных схем) рассматриваются в [4].

3.3.3. Организация подсистем ввода-вывода

Организация подсистем ввода-вывода рассмотрена в [4] на с. 82...119. Используемые при этом параллельные и последовательные адаптеры рассмотрены также в [3] на с. 61-70 (параллельный адаптер) и на с. 114...136 (последовательный адаптер).

Если требуется осуществлять многоканальный ввод или вывод данных с цифро-аналоговым или аналогово-цифровым преобразованием, то необходимо использовать ЦАП и АЦП, устройство которых, работа и типовые схемы включения описаны в [4] на с. 161...258, а также в [6] на с. 347...370. Для нормальной работы АЦП может потребоваться усиление входного сигнала до необходимого уровня. В этом случае нужно разработать усилительный каскад на операционном усилителе. Разработка усилительных каскадов на операционных усилителях рассмотрена в [6] на с. 268...307.

В случае использования многоканальных линий ввода и вывода информации для переключения каналов применяются аналоговые и цифровые коммутаторы. Работа аналоговых коммутаторов рассмотрена в [6] на с. 371...377, цифровых коммутаторов — в [6], на с. 51...156.

3.4. Графические материалы

Чертеж принципиальной схемы выполняется на отдельном листе, формат листа выбирается в зависимости от сложности разработанной принципиальной схемы.

Чертеж принципиальной схемы должен быть выполнен в соответствии с требованиями ГОСТов. Допускается использование для выполнения этого чертежа компьютерных программ, например, OrCad. Чертеж принципиальной схемы может быть составлен (склеен) из листов формата А4.

Рисунки помещаются в соответствующих разделах пояснительной записки или выносятся в приложение. Приводятся только те рисунки, которые необходимы для пояснений.

3.5. Приложения

В приложения выносятся перечень элементов и обобщенная блок-схема алгоритма разрабатываемого устройства. Также в приложения могут быть вынесены дополнительные материалы.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Методические указания по оформлению текстовых работ для студентов дневной и заочной форм обучения направления 0907 — «Радиотехника» / Севастополь: Изд-во СевНТУ, 2006. — 15 с.
2. Щелкунов Н.Н. Микропроцессорные средства и системы / Н.Н. Щелкунов, А.П. Дианов. — М.: Радио и связь, 1989. — 288 с.
3. Самофалов К.Г. Микропроцессоры / К.Г.Самофалов, О.В.Викторов. — К.: Техніка, 1989. — 312 с.
4. Лебедев О.Е. Микросхемы памяти. ЦАП и АЦП: справочник / О.Е.Лебедев — М.: Радио и связь, 1990. — 384 с.
5. Микропроцессорный комплект К1810: Структура, программирование, применение: Справочник / Ю.М.Казаринов, Н.В.Номоконов, Г.С.Подклетнов и др. // Под ред. Ю.М.Казаринова. — М.: Высш. шк., 1990. — 269 с.
6. Аналоговые и цифровые интегральные микросхемы: Справочное пособие / С.В.Якубовский, Н.А.Барканов, Л.И.Ниссельсон и др. // Под ред. С.В.Якубовского. — М.: Радио и связь, 1984. — 432 с.
7. Костров Б.В. Микропроцессорные системы : учебное пособие / Б.В. Костров, В.Н. Ручкин — М.: ТехБук, 2006. — 208 с.

ПРИЛОЖЕНИЕ А
(справочное)
Образец титульного листа

Министерство образования и науки Украины
Севастопольский национальный технический университет
Факультет радиоэлектроники
Кафедра радиотехники

КУРСОВАЯ РАБОТА
на тему

АВТОМАТИЧЕСКАЯ СИСТЕМА УПРАВЛЕНИЯ

по дисциплине
«Цифровые устройства»

Выполнил:
студент гр.Р-41з
А.Н.Васильев
№ зачетной книжки 456791

Принял:
к.т.н., доцент
А.А.Щекатурин

Севастополь
2007

ПРИЛОЖЕНИЕ Б
(справочное)
Образец заполнения бланка задания

Севастопольский национальный технический университет

Кафедра радиотехники
Дисциплина *Цифровые устройства*
Специальность *радиотехника*
Курс 4 Группа Р-41з Семестр 8

ЗАДАНИЕ
на курсовой проект (работу) студента

Васильева Александра Николаевича

- 1. Тема проекта (работы)** *Автоматическая система управления*
- 2. Срок сдачи студентом законченного проекта (работы)** *15.05.08*
- 3. Исходные данные для выполнения проекта (работы)** *Тип микропроцессора K1810BM86; ПЗУ – 3 килобайта, РПЗУ – 6 килобайт, ОЗУ (статическое) – 32 килобайта; 8 входных каналов, датчики аналоговые; 8 выходных каналов, исполнительные механизмы цифровые, $U_{вх} = 100 \text{ мВ}$*
- 4. Состав расчетно-пояснительной записки (перечень вопросов, подлежащих разработке)** *Введение 1. Разработка структурной схемы проектируемого устройства 2. Разработка принципиальной схемы проектируемого устройства. Выводы. Библиографический список.*
- 5. Перечень графических материалов (с точным указанием обязательных чертежей)** *1. Чертеж принципиальной схемы 2. Рисунок структурной схемы 3. Карта распределения памяти 4. Основные временные диаграммы работы устройства 5. Обобщенная блок-схема алгоритма работы устройства 6. Перечень элементов.*
- 6. Дата выдачи задания** *4.01.08*

КАЛЕНДАРНЫЙ ПЛАН

№ п/п	Название этапов курсового проекта (работы)	Сроки вы- полнения этапов про- екта (рабо- ты)	Примечания
1	<i>Изучение и анализ литератур- ных источников.</i>	<i>5.01.08 — 20.01.08</i>	
2	<i>Разработка структурной схе- мы</i>	<i>21.01.08 — 15.02.08</i>	
3	<i>Разработка принципиальной электрической схемы</i>	<i>16.02.08 – 30.04.08</i>	
4	<i>Оформление пояснительной за- писки и графических материа- лов</i>	<i>1.05.08 – 14.05.08</i>	

Студент

Руководитель

4 января 2008 г.