

У ДК 681.586

АЛГОРИТМ БЫСТРОГО ВЫЧИСЛЕНИЯ СРЕДНЕГО ЗНАЧЕНИЯ КВАДРАТА АНАЛОГОВОГО СИГНАЛА

Зиборов С.Р., Широков И.Б.

Севастопольский национальный технический университет, кафедра радиотехники
Студгородок Стрелецкая балка, г. Севастополь, 99053

E-mail: rt.sevgtu@stel.sebastopol.ua

Предложен алгоритм, который соединяет в себе достоинства аналогового и цифрового методов обработки и обеспечивает вычисление текущего среднего значения квадрата аналогового сигнала в широком динамическом диапазоне. Он состоит в последовательном выполнении следующих операций: аналогового сжатия сигнала по динамическому диапазону; аналогового возведения в квадрат сжатого сигнала; цифрового расширения квадрата сигнала по динамическому диапазону и цифрового усреднения расширенного сигнала. Проанализирована погрешность алгоритма, показаны возможности его схемотехнической реализации и области применения.

При решении многих технических проблем возникает необходимость вычисления текущего среднего значения квадрата сигнала в реальном масштабе времени (измерение эффективного значения, мощности и энергии сигналов, формирование сигналов управления в системах автоматического регулирования, исследование тепловых процессов и т. п.).

При аналоговой обработке сигнала указанная операция реализуется путём интегрирования квадрата сигнала $S(t)$ на заданном интервале усреднения T_{CP} [1]

$$\overline{S^2} = \frac{1}{T_{CP}} \int_0^{T_{CP}} [S(t)]^2 dt.$$

Возведение сигнала в квадрат приводит к расширению динамического диапазона и спектра сигнала, что вызывает увеличение погрешности преобразования. Поэтому входной динамический диапазон аналоговых квадраторов не превышает 40...60 дБ при погрешности 0,25...1% [2].

Если преобразуемый сигнал представляет собой нестационарный случайный процесс, то при аналоговом усреднении квадрата такого

сигнала постоянная времени усредняющего фильтра нижних частот (ФНЧ), с одной стороны, должна быть намного больше самого длинного интервала усреднения, с другой – достаточно малой для обеспечения заданного времени установления выходного сигнала ФНЧ. Поэтому для многих применений текущее среднее, которое определяется при помощи ФНЧ, не соответствует достаточно точно математическому среднему за заданный интервал усреднения. Кроме того, время усреднения ФНЧ ограничено величиной постоянной времени RC-фильтров, которая должна быть достаточно стабильной. Причинами погрешностей усреднения аналоговых ФНЧ являются:

- бесконечное время установления ФНЧ;
- нестабильность конденсаторов большой емкости и высокоомных резисторов, используемых в ФНЧ;
- малые рабочие токи узкополосных RC-фильтров, соизмеримые с входными токами операционных усилителей, которые подвержены температурному и временному дрейфам.

Дополнительные проблемы возникают, если указанную обработку сигнала необходимо выполнять непрерывно в течение нескольких дней или недель в условиях, когда параметры окружающей среды (температура, влажность и т.п.) могут изменяться в широком диапазоне.

При цифровой обработке сигнала среднее значение квадрата сигнала определяется соотношением

$$\overline{S^2} = \frac{1}{N} \sum_{i=1}^N S_i^2(iT_D),$$

где $S_i(iT_D)$ – значение i -го отсчёта сигнала; $N = T_{CP}/T_D$ – число отсчётов сигнала на интервале усреднения T_{CP} ; T_D – интервал дискретизации.

Реализация цифровых алгоритмов вычисления среднего значения

квадрата сигнала, значение которого изменяется в широком

динамическом диапазоне, за достаточно длительный интервал

осреднения требует большого объёма оперативной памяти, высокого

быстродействия и большой разрядности микропроцессора [1,2].

Однако, при выполнении указанных требований, цифровой алгоритм

обработки обеспечивает достаточно малую погрешность

преобразования при времени осреднения от секунд до дней.

Характерной особенностью цифровых методов обработки является высокая точность и независимость результатов от изменения параметров окружающей среды [1].

Известно, что из всех арифметических операций, выполняемых с двумя двоичными числами, наибольшего времени требует операция деления. Причём, быстрее всего выполняется деление двоичного числа на два, поскольку оно сводится к сдвигу делимого вдоль разрядной сетки на один разряд в сторону младших разрядов и реализуется микропроцессором за несколько машинных тактов. Поэтому для повышения быстродействия вычислительного устройства и уменьшения объёма оперативного запоминающего устройства (ОЗУ) предлагается алгоритм вычисления среднего значения, в котором медленная операция однократного деления на число усредняемых значений $N \gg 2$ заменена быстрым многократным делением на 2. При этом число усредняемых значений должно быть равно целой степени двух $N = 2^k$. В этом отношении предложенный алгоритм аналогичен алгоритму вычисления постоянной составляющей сигнала с помощью быстрого преобразования Фурье.

Сущность предложенного аналого-цифрового алгоритма вычисления среднего значения квадрата сигнала поясняется структурной схемой устройства обработки, изображенной на рисунке 1 [3].

Управляемый усилитель имеет n ступеней усиления

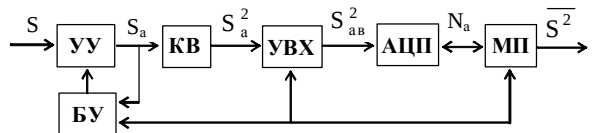


Рисунок 1 – Структурная схема устройства вычисления текущего среднего значения квадрата сигнала $S(t)$

УУ - управляемый усилитель; КВ – квадратор; УВХ – устройство выборки и хранения; АЦП – аналого-цифровой преобразователь; МП – микропроцессор; БУ – блок управления

где $D_0 = 2^m$ – отношение соседних ступеней усиления; m – целое число; $i = 1, 2, \dots, n$ – номер ступени усиления.

Выходной сигнал управляемого усилителя равен

$$X_a = X D_0^{n-i} = X 2^{m(n-i)}.$$

Переключение ступеней усиления управляемого усилителя

осуществляется под действием управляющего сигнала, вырабатываемого блоком управления. На входы блока управления подаются выходной сигнал управляемого усилителя и сигнал управления, вырабатываемый микропроцессором. Блок управления сравнивает сигнал X_a с пороговыми значениями X_0 и D_0X_0 , формируемыми в блоке управления. Если выполнено условие $X_0 < X_a < D_0X_0$, то коэффициент усиления управляемого усилителя не изменяется. При выполнении условия $X_a > D_0X_0$ блок управления уменьшает, а при выполнении условия $X_a < X_0$ – увеличивает коэффициент усиления управляемого усилителя до тех пор, пока не будет выполнено условие $X_0 < X_a < D_0X_0$. Если при минимальном усилении $K_{у\min} = 1$ выполнено условие $X_a < X_0$ или при максимальном усилении $K_{у\max} = D_0^{n-1} = 2^{m(n-1)}$ выполнено условие $X_a > D_0X_0$, то блок управления не изменяет коэффициент усиления управляемого усилителя.

Квадратор возводит в квадрат сигнал X_a , сжатый по динамическому диапазону. Устройство выборки и хранения дискретизирует выходной сигнал квадратора и хранит значение выборки в течение времени, необходимого для преобразования этого значения в цифровой код.

Аналого-цифровой преобразователь преобразует значения квадрата сигнала X_a^2 в пропорциональный ему двоичный код N_a . Возведение в квадрат сжатого сигнала может быть реализовано с помощью точного аналогового квадратора, работающего в узком динамическом диапазоне, а аналого-цифровое преобразование выборок – с помощью АЦП с числом разрядов от 8 до 12.

Таким образом, управляемый усилитель и блок управления образуют автоматический компрессор с коэффициентом передачи, равным $2^{m(n-i)}$, который осуществляет масштабное преобразование аналогового сигнала.

Микропроцессор МП восстанавливает динамический диапазон выборок квадрата сигнала, вычисляет текущее среднее значение квадрата сигнала $\overline{S^2}$ и синхронизирует работу аналого-цифрового преобразователя и блока управления.

Для восстановления исходного динамического диапазона сигнала микропроцессор получает от блока управления двоичный цифровой код номера ступени усиления управляемого усилителя. Поскольку отношение ступеней усиления является целой степенью числа два, то умножение двоичного цифрового кода числа на $D_0^{2(n-i)} = 2^{2m(n-i)}$ сводится к сдвигу кода числа по разрядной сетке на $2m(n-i)$ разрядов в сторону старших разрядов, а деление – к сдвигу кода числа на $2m(n-i)$ разрядов в сторону младших разрядов.

Алгоритм усреднения, реализуемый микропроцессором заключается в выполнении следующих операций.

1. Вычисляется среднее значение первой пары значений $\{a_1, a_2\}$,

$$\bar{a}_{1,2} = \frac{a_1 + a_2}{2} = \frac{1}{2} \sum_{i=1}^2 a_i$$

и запоминается в 1-ой ячейке памяти ОЗУ.

2. Вычисляется среднее значение второй пары значений $\{a_3, a_4\}$

$$\bar{a}_{3,4} = \frac{a_3 + a_4}{2} = \frac{1}{2} \sum_{i=3}^4 a_i$$

и запоминается во 2-ой ячейке памяти ОЗУ.

3. Вычисляется среднее значение первых двух пар, т.е. среднее значение первых четырёх значений $\{a_1, a_2, a_3, a_4\}$

$$\bar{a}_{1,4} = \frac{\bar{a}_{1,2} + \bar{a}_{3,4}}{2} = \frac{1}{4} \sum_{i=1}^4 a_i$$

и запоминается в 3-ей ячейке памяти ОЗУ, после чего первая и вторая ячейки памяти ОЗУ могут быть использованы повторно для записи новых значений.

4. Вычисляется среднее значение третьей пары значений $\{a_5, a_6\}$

$$\bar{a}_{5,6} = \frac{a_5 + a_6}{2} = \frac{1}{2} \sum_{i=5}^6 a_i$$

и запоминается в 1-ой ячейке памяти ОЗУ, замещая ранее записанное в эту ячейку значение $\bar{a}_{1,2}$.

5. Вычисляется среднее значение четвёртой пары значений $\{a_7, a_8\}$

$$\bar{a}_{7,8} = \frac{a_7 + a_8}{2} = \frac{1}{2} \sum_{i=7}^8 a_i$$

и запоминается во 2-ой ячейке памяти ОЗУ, замещая ранее записанное в эту ячейку значение $\bar{a}_{3,4}$.

6. Вычисляется среднее значение вторых двух пар, т.е. среднее значение второй четвёрки значений $\{a_5, a_6, a_7, a_8\}$,

$$\bar{a}_{5,8} = \frac{\bar{a}_{5,6} + \bar{a}_{7,8}}{2} = \frac{1}{4} \sum_{i=5}^8 a_i$$

и запоминается в 4-ой ячейке памяти ОЗУ, позволяя повторно использовать первую и вторую ячейки памяти ОЗУ.

7. Вычисляется среднее значение первых двух четвёрок, т.е. среднее значение первой восьмёрки значений $\{a_1, a_2, a_3, a_4, a_5, a_6, a_7, a_8\}$,

$$\bar{a}_{1,8} = \frac{\bar{a}_{1,4} + \bar{a}_{5,8}}{2} = \frac{1}{8} \sum_{i=1}^8 a_i$$

и запоминается в 5-ой ячейке памяти ОЗУ, позволяя повторно использовать ячейки памяти ОЗУ с первой по четвертую.

8. Повторяя п.п. 1–7 данного алгоритма, вычисляют среднее значение второй восьмёрки значений $\{a_9, a_{10}, a_{11}, a_{12}, a_{13}, a_{14}, a_{15}, a_{16}\}$

$$\bar{a}_{9,16} = \frac{\bar{a}_{9,12} + \bar{a}_{13,16}}{2} = \frac{1}{8} \sum_{i=9}^{16} a_i,$$

которое запоминается в 6-ой ячейке памяти ОЗУ, позволяя повторно использовать ячейки памяти ОЗУ с первой по четвертую.

9. Вычисляется среднее значение двух первых восьмёрок значений, т.е. среднее значение первых шестнадцати значений с a_1 по a_{16}

$$\bar{a}_{1,16} = \frac{\bar{a}_{1,8} + \bar{a}_{9,16}}{2} = \frac{1}{16} \sum_{i=1}^{16} a_i$$

и запоминается в 7-ой ячейке памяти ОЗУ, позволяя повторно использовать ячейки памяти ОЗУ с первой по шестую при вычислении среднего следующих шестнадцати значений с a_{17} по a_{32} .

Расчёты продолжаютсЯ до тех пор, пока не будет найдено среднее

значение заданного числа выборок

$$\bar{a}_{1,2^k} = \frac{\bar{a}_{1,2^{k-1}} + \bar{a}_{(2^{k-1}+1),2^k}}{2} = \frac{1}{2^k} \sum_{i=1}^{2^k} a_i$$

и записано в ячейку ОЗУ с номером $(2k-1)$, который можно определить по аналогии с номерами ячеек памяти ОЗУ, указанными выше (см. таблицу 1).

Таким образом, в процессе выполнения предложенного алгоритма всё множество усредняемых значений квадратов $\{a_1, a_2, \dots, a_3, a_4\}$ разбивается на 2^{k-1} пар вида: $\{a_1, a_2\}, \{a_3, a_4\} \dots \{a_{2^k}, a_{2^k-1}\}$. Для реализации алгоритма необходимо иметь ОЗУ, содержащее нечётное число $(2k-1)$ ячеек памяти. В ячейки с нечётными номерами записываются средние значения нечётных пар, а в ячейки с чётными номерами – чётных пар усредняемых чисел. Конечный результат записывается в нечётную ячейку с наибольшим номером.

Поскольку в данном алгоритме используется операция деления только на два, что эквивалентно сдвигу двоичного числа в запоминающем регистре на один разряд в сторону младших разрядов, то такой алгоритм обладает высоким быстродействием при минимальном объёме ОЗУ.

Например, при числе усредняемых выборок $N=10^6$, число выборок, которое необходимо усреднять в соответствии с предложенным алгоритмом, определяют из условия $N_A = 2^{2k} \geq N$. Наименьшее число, удовлетворяющее данному условию, равно $N = 2^{20} = 1048576$. В этом случае необходимое число ячеек ОЗУ будет $2k - 1 = 2 \cdot 20 - 1 = 39$.

Таблица 1 – Зависимость объёма ОЗУ вычислительного устройства от числа осредняемых выборок

Число усредняемых выборок	Число требуемых ячеек памяти ОЗУ
$2 = 2^1$	$2 \cdot 1 - 1 = 1$
$4 = 2^2$	$2 \cdot 2 - 1 = 3$
$8 = 2^3$	$2 \cdot 3 - 1 = 5$
$16 = 2^4$	$2 \cdot 4 - 1 = 7$
...	...
$N = 2^k$	$2 \cdot k - 1$

Погрешность рассмотренного алгоритма цифрового усреднения определяется погрешностью дискретизации по времени и погрешностью квантования по уровню. Погрешность дискретизации по времени зависит от динамических характеристик исходного сигнала, которые определяются верхней граничной частотой в спектре сигнала и полосой пропускания тракта измерительного преобразования. Погрешность квантования по уровню определяется разрядностью используемого аналого-цифрового преобразователя и его погрешностью нелинейности [2].

Предложенный алгоритм вычисления среднего значения квадрата сигнала был реализован при разработке измерительного комплекса, предназначенного для мониторинга фазных напряжений и токов мощного трёхфазного трансформатора промышленной частоты 50 Гц. Время усреднения, необходимое для вычисления значений средних квадратов фазных токов и напряжений, составляло от 2 до 5 минут при длительности мониторинга от 5 до 10 дней.

Алгоритм обработки измерительных сигналов может также найти применение в многоканальных информационно-измерительных и телеметрических системах и в радиоизмерительных приборах, сопрягающихся с ЭВМ.

Библиографический список

1. Anderson R.W. Signal averaging improves dynamic range resolution, and accuracy of R.F. measurements / R.W. Anderson; J.A.Doub, W.A.Ross. //Microwave Journal. — 1969. — V. 12. — № 10. — P. 104–112.
2. Справочник по нелинейным схемам / Под ред. Д. Шейнголда. — М.: Мир, 1977. — 523 с.
3. Зиборов С.Р. Функциональные преобразователи с дискретным компандированием сигнала / С.Р. Зиборов, В.К. Маригодов. — М.: Энергоатомиздат, 1988. — 144 с.

Поступила в редакцию 17.10.2001 г.