

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования
«Севастопольский государственный университет»

РАСЧЕТ ЭЛЕМЕНТОВ КОМПЬЮТЕРНЫХ СХЕМ

Методические указания к выполнению контрольной работы
по дисциплине «Электроника»

для студентов очной и очно-заочной форм обучения, обучающихся по
направлению 09.03.02 Информационные системы и технологии

Севастополь
2015

УДК 621.3.01

Расчет элементов компьютерных схем. Методические указания к выполнению контрольной работы по дисциплине «Электроника»/ Сост. И.В. Кудрявченко. – Севастополь: Изд-во СевГУ, 2015. – 13с.

Целью методических указаний является обеспечение самостоятельного выполнения студентами контрольной работы по расчету транзисторных ключей и синтезу комбинационных схем.

На выполнение работы отводится 4 часа СРС

Методические указания предназначены для студентов направления подготовки 09.03.02 очной и очно-заочной форм обучения

Методические указания рассмотрены и утверждены на заседании кафедры информационных систем (протокол №1 от 31 августа 2015 г.)

Допущено учебно-методическим центром СевГУ в качестве методических указаний

Рецензент: Карлусов В.Ю., к.т.н., доцент кафедры информационных систем

СОДЕРЖАНИЕ

1 Цель работы.....	3
2 Краткие теоретические сведения.....	3
3 Задание 1 «Расчет электронных ключей на транзисторах».....	11
4 Задание 2 «Расчет комбинационных устройств по заданным логическим выражениям».....	11
5 Содержание отчета о выполнении контрольной работы.....	12
Библиографический список.....	13

© И.В. Кудрявченко, 2015

1 ЦЕЛЬ РАБОТЫ

Выполнение контрольной работы имеет целью формирование навыков самостоятельных расчетов схем электронных транзисторных ключей (ЭК) и проектирования комбинационных устройств на микросхемах малой и средней интеграции.

2 КРАТКИЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

2.1 Общие положения

Современные информационные компьютерные системы содержат набор цифровых схем, которые позволяют решать задачи хранения, обработки, преобразования и передачи информации. Цифровые устройства обычно оперируют с импульсными сигналами, имеющими прямоугольную форму. Применение импульсных сигналов позволяет создавать электронные устройства, обладающие высокой точностью и надежностью, малым потреблением энергии, хорошими массогабаритными параметрами, умеренной стоимостью.

Величины напряжения, частоты и фазы электрического сигнала могут быть закодированы в двоичной форме цифрами 0 и 1. Например, низкий потенциал или отсутствие сигнала кодируется нулем, высокий потенциал или наличие сигнала — единицей.

При построении цифровых схем применяются линейные элементы (резисторы, конденсаторы) и ключевые схемы (ЭК). ЭК осуществляют под воздействием управляющих сигналов различные виды коммутации: включение и отключение пассивных и активных элементов, нагрузок, источников питания. Набор ЭК может быть использован для выполнения логических операций, реализуемых процессором ЭВМ. Основу ЭК составляют транзисторы и диоды, обладающие нелинейными зависимостями токов и напряжений. Различают транзисторные и диодные ЭК. Предпочтение отдается транзисторным ключам, поскольку в этом случае происходит усиление мощности сигналов. Ключи могут быть созданы на дискретных компонентах и интегральных микросхемах.

2.2 Расчет ЭК на транзисторах

Упрощенная принципиальная схема ключа на биполярном транзисторе изображена на рисунке 2.1.

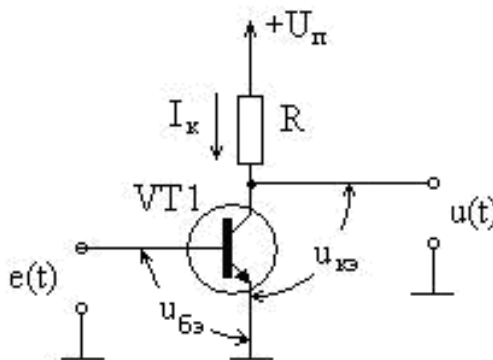


Рисунок 2.1 — Упрощенная принципиальная схема ключа на биполярном транзисторе

Анализ работы ЭК проводят на основании второго закона Кирхгофа для коллекторной цепи

$$U_{\Pi} = I_K R_K + U_{КЭ}.$$

В исходном состоянии ключ замкнут (транзистор VT1 находится в отсечке), т.к. $U_{бэ}=0$. Учитывая, что ток коллектора практически равен нулю ($I_K \approx 0$), напряжение на коллекторе максимально ($U_{КЭ} \approx U_{\Pi}$).

При подаче в момент времени t_1 (рисунок 2.1) положительного импульса длительности $t_{и} = t_3 - t_1$, ток базы скачком нарастает до величины $I_6^1 > I_{6н}$, а ток коллектора экспоненциально возрастает до величины тока коллектора насыщения $I_{Кн}$. Напряжение на коллекторе снижается примерно до нуля.

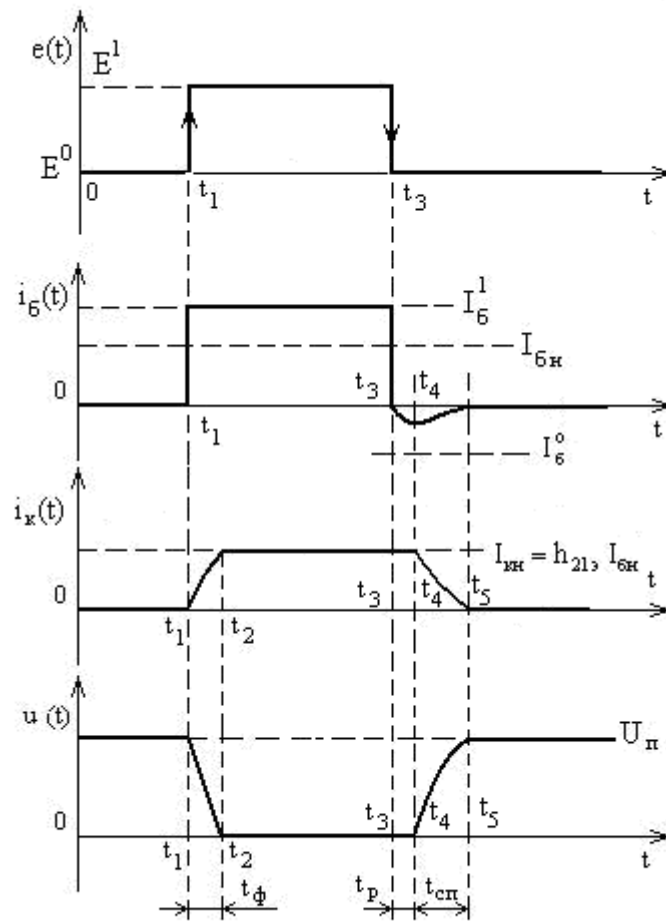


Рисунок 2.2 — Временные диаграммы работы транзисторного ключа

В силу инерционности носителей заряда, увеличение тока коллектора происходит не мгновенно, а продолжается определенный промежуток времени

$$t_{\phi} = t^{10} = t_{вкл} = t_2 - t_1.$$

При подаче импульса обратной полярности (момент t_3), в течение интервала времени $t_p = t_4 - t_3$ происходит рассасывание избыточных неосновных носителей заряда из базы, которые накопились в ней в процессе насыщения ключа. После завершения этого процесса ток коллектора изменяется примерно до нуля (промежуток времени $t_{сп} = t^{01} = t_5 - t_4$). Длительность выключения транзистора

$$t_{выкл} = t_p + t^{01}.$$

Исходными данными к расчету ключа являются: уровень логической единицы U^1 , длительности включения $t_{\text{вкл}}$ и выключения $t_{\text{выкл}}$.

Расчет ключа может быть выполнен в следующем порядке.

1. Осуществляется выбор транзистора по критерию быстродействия ключа. Если заданы допустимая длительность включения $t_{\text{вкл}}$ и выключения $t_{\text{выкл}}$, то у выбранного транзистора его постоянная времени τ_{213} должна быть одного порядка с величиной $t_{\text{вкл}}$ ($t_{\text{выкл}}$), причем выбирается меньшая величина времени включения (выключения). Получаем: $f_{\text{гр}} = 1/2\pi t_{\text{вкл}}$ (или $f_{\text{гр}} = 1/2\pi t_{\text{выкл}}$). У выбранного транзистора допустимое напряжение на коллекторе закрытого транзистора следует определять из условия $U_{\text{к доп}} \geq U_{\text{п}}$.

2. Напряжение питания $U_{\text{п}}$ выбирается по заданной амплитуде выходных перепадов напряжения по формуле: $U_{\text{п}} = (1,1 \dots 1,4)U^1$.

3. Ток коллектора насыщения $I_{\text{кн}}$ и величину сопротивления нагрузки $R_{\text{к}}$ выбирают исходя из следующих соображений. Выбор большего значения $I_{\text{кн}}$ (но меньшего чем $I_{\text{к доп}}$ выбранного транзистора) приводит к малому значению $R_{\text{к}}$ ($R_{\text{к}} = U_{\text{п}}/I_{\text{кн}}$), что способствует лучшей температурной стабильности ключа. Большая величина $I_{\text{кн}}$ приводит к увеличению мощности источника питания. Целесообразно, чтобы на практике выполнялось условие: $R_{\text{к}} \approx (0,5 \dots 5) \text{ кОм}$.

4. Определение тока базы, при котором происходит насыщение транзистора, осуществляется по формуле: $I_{\text{бн}} = U_{\text{п}}/(h_{213 \text{ мин}} R_{\text{к}})$. Величина тока базы $I_{\text{бн}}$ должна быть не более указанной на семействе выходных характеристик для данного транзистора. Задав величину коэффициента насыщения транзисторного ключа S (обычно $S = 5 \dots 10$), определяют амплитуду тока базы включающего сигнала $I_{\text{б}}^1 = SI_{\text{бн}}$. Поскольку в цепи базы отсутствует дополнительный источник питания (рисунок 2.1), амплитуду выключающего сигнала $I_{\text{б}}^0$ принимают равной $I_{\text{б}}^1$.

5. Рассчитывают величину длительности включения по формуле:

$$t_{\text{вкл}} = t^{10} = \tau_{213} \ln \frac{S}{S-1}, \text{ где } \tau_{213} = 1/2\pi f_{\text{гр}}.$$

При этом длительность включения, определяемая заданием на проектирование, должна быть больше расчетной величины

$$t_{\text{вкл зад}} \geq t_{\text{вкл}} = t^{10}.$$

6. Рассчитывают длительность выключения. Находят длительность рассасывания избыточных зарядов в базе транзистора $t_{\text{р}}$ и длительность спада выходного импульса t^{01} по формулам:

$$t_{\text{р}} = \tau_{213} \ln(2S/(S+1))$$

$$\text{и } t^{01} = \tau_{213} \ln((S+1)/S).$$

Длительность выключения определяют следующим образом (рисунок 2.2)

$$t_{\text{выкл расч}} = t_{\text{р}} + t^{01}.$$

Необходимо, чтобы $t_{\text{выкл зад}} \geq t_{\text{р}} + t^{01}$.

Примечания

1. В случае, если условия, указанные в п.п.5 и 6 не выполняются, следует уменьшить величину $R_{\text{к}}$ или использовать транзистор с большей величиной $f_{\text{гр}}$.

2. Сопротивление резистора R_k выбирать из стандартного ряда номиналов сопротивлений.
3. Напряжение источника питания выбирать из стандартного ряда значений.

2.3 Расчет комбинационных устройств по заданным логическим выражениям

В задаче синтеза комбинационного устройства (КУ) входит построение схемы устройства по заданным условиям его работы и при заданном базисе элементов. Задание КУ сводится к заданию тех функций, которые оно должно реализовать. Число функций определяется числом выходов КУ.

Процесс синтеза КУ устройств состоит из двух этапов.

1. Абстрактный синтез, в процессе которого на основе анализа предметной области осуществляется:
 - формирование задачи, словесное описание функций устройства, определение типа устройства;
 - описание устройства на формализованных языках (таблица истинности, карта Карно, аналитическое выражение);
 - минимизация булевых функций с одновременным учетом критерия Хаффмана;
 - построение логической (функциональной) схемы устройства.
2. Схемный синтез, в процессе которого осуществляется:
 - переход в требуемый базис: чаще других в цифровой электронике применяются базисы Шеффера (И-НЕ) или Пирса (ИЛИ-НЕ);
 - построение принципиальной схемы, составление перечня элементов;
 - разработка монтажной схемы;
 - изготовление устройства и его испытания.

В результате испытаний осуществляются корректировка (отладка) схемы и подготовка технической документации.

Если КУ выполнено на базе идеальных, т.е. безинерционных элементов, состояние выходов однозначно определяется состоянием входов в тот же момент времени. Однако, инерционность элементов приводит к задержке появления выходных сигналов КУ, т.е. сигналы на выходе КУ, соответствующие новому состоянию входных сигналов, появляются не сразу, а с некоторой задержкой. При этом в переходный период возможно появление на выходах устройства некоторых промежуточных значений сигналов, не соответствующих заданному состоянию устройства. Такое явление получило название состязаний или гонок.

Существует три основных способа борьбы с гонками:

- тактирование;
- построение противогоночных схем;
- учет минимального времени задержки распространения сигнала.

2.4 Пример синтеза КУ по заданному логическому выражению

Рассмотрим порядок синтеза КУ по заданному логическому выражению

$$y = x_1 x_2 x_3 + x_1 x_2 \bar{x}_3 + \bar{x}_1 \bar{x}_2 x_3 + \bar{x}_1 x_2 x_3 . \quad (2.1)$$

По уравнению (2.1) требуется создать комбинационное устройство. Из (2.1) следует, что если не минимизировать булеву функцию, то необходимо применить 4 трехходовых схемы «И», 3 инвертора (схемы «НЕ») и одну четырехходовую схему «ИЛИ». Такое решение задачи не является оптимальным и приведет к неоправданным затратам.

Поэтому предварительно упростим выражение (2.1), используя карту Карно (рисунок 2.3).

		$x_1 x_2$		x_1	
		00	01	11	10
x_3	0	0	0	1	0
	1	1	1	1	0
		x_2			

Рисунок 2.3 — Карта Карно для функции (2.1)

Если выполнить склеивание по выделенным овалам, то получим два варианта булевых функций:

$$Y_1 = x_1 x_2 + \bar{x}_1 x_3 \quad (2.2)$$

и

$$Y_2 = x_1 x_2 + \bar{x}_1 x_3 + x_2 x_3. \quad (2.3)$$

Уравнение (2.3) получено с учетом критерия Хаффмана: *повышение функциональной надежности цифрового устройства достигается путем охвата соседних клеток на карте Карно овалом. Чтобы устранить ненадежность (исключить гонки), необходимо склеить все соседние клетки, содержащие единицы.*

Очевидно, что более простой является булева функция (2.2). Поэтому ее реализация потребует меньших аппаратных затрат, чем реализация функции (2.3).

Приведем выражение (2.2) к логическому базису 2И-НЕ, используя закон двойственности (правило де Моргана).

$$Y_1 = x_1 x_2 + \bar{x}_1 x_3 = \overline{\overline{x_1 x_2 + \bar{x}_1 x_3}} = \overline{\overline{x_1 x_2} \cdot \overline{\bar{x}_1 x_3}} = \overline{\overline{x_1 x_2} \cdot x_1 \bar{x}_3}. \quad (2.4)$$

Комбинационная схема, соответствующая упрощенному выражению (2.4) изображена на рисунке 2.4.

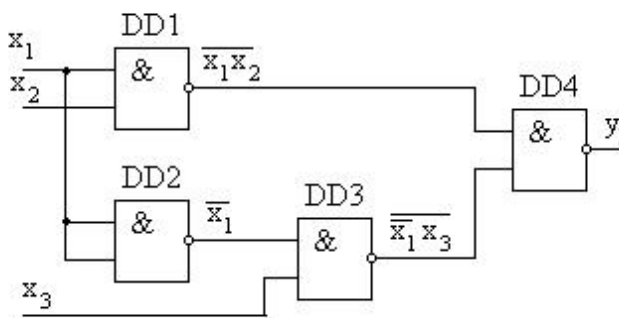


Рисунок 2.4 — Схема КУ, реализующего функцию (2.2)

Отметим, что данное устройство можно реализовать на одной микросхеме, например К555ЛА3. Недостатком схемы на рисунке 2.4 является возможность возникновения состязаний (гонок).

Для устранения явления состязаний построим противогоночную схему (рисунок 2.5), в соответствии с уравнением (2.3).

Приведем выражение (2.3) к логическому базису И–НЕ.

$$Y_2 = X_1 X_2 + \overline{X_1} X_3 + X_2 X_3 = \overline{\overline{X_1 X_2} \cdot \overline{\overline{X_1} X_3} \cdot \overline{X_2 X_3}} . \quad (2.5)$$

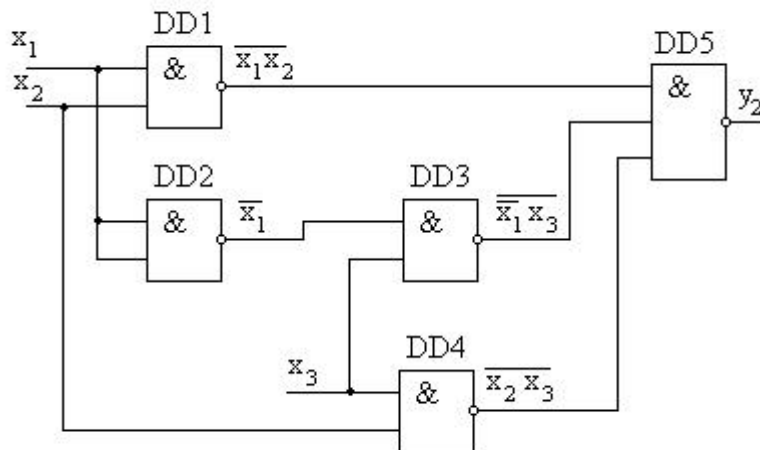


Рисунок 2.5 — Схема КУ с учетом критерия Хаффмана

Отметим, что усложнение устройства приводит к уменьшению электрической надежности и увеличению мощности, потребляемой от источника питания.

2.5 Составление перечня элементов

Данные об элементах и устройствах, изображенных на схеме изделия, записывают в перечень элементов (ПЭ). Допускается все сведения об элементах размещать рядом с их изображениями на свободном поле схемы. Связь между УГО и ПЭ осуществляется через позиционные обозначения. ПЭ оформляют в виде таблицы 2.1.

Таблица 2.1 – Пример оформления упрощенного перечня элементов

Поз. обозначение	Наименование	Кол.	Примечание
D1	Микросхема К155ТМ2	1	
D2	Микросхема К155ЛА3	1	
...	...	...	

В графах таблицы 2.1 указывают следующие данные:

- в графе «Поз. обозначение» — позиционное обозначение элемента, устройства или функциональной группы;
- в графе «Наименование» — наименование элемента (устройства) в соответствии с документом, на основании которого он применен, и

обозначение этого документа (основной конструкторский документ, государственный стандарт, технические условия);

— в графе «Кол» – количество одинаковых элементов;

— в графе «Примечание» – технические данные элемента (устройства), не содержащиеся в его наименовании.

Если ПЭ выпускают в виде самостоятельного документа, то ему присваивают код, который должен состоять из буквы «П» и кода схемы, например, ПЭЗ – код ПЭ к электрической принципиальной схеме.

ПЭ позволяет осуществлять расчет потребности комплектующих на этапах проектирования и производства изделий электронной техники.

2.6 Примеры синтеза КУ на основе мультиплексоров

Кроме функции коммутации каналов, мультиплексоры (MS) позволяют реализовать КУ на m входов (где m —количество управляющих входов) и один выход. Если КУ, построенное на базе мультиплексора, не требует подключения дополнительных элементов логики, оно называется универсальным логическим модулем (УЛМ). Отметим, что мультиплексор $8 \rightarrow 1$ (3 управляющих и 8 информационных входов) позволяет реализовать любую функцию трех переменных.

Для получения УЛМ управляющие входы MS представляют как информационные, а информационные входы — как настроечные (т.е., у MS $8 \rightarrow 1$ будут три информационных и 8 настроечных входов).

Пример 1

Пусть функция задана в виде карты Карно (рисунок 2.6).

		$x_1 x_2$			
		x_1			
x_3	0	00	01	11	10
	1	0	1	0	1
		x_2			

Рисунок 2.6 — Карта Карно функции, реализуемой мультиплексором

При построении УЛМ на карте Карно минимизационные овалы не строятся. По карте записывается совершенная дизъюнктивная нормальная форма (СДНФ) с учетом состояния информационных (настроечных) входов мультиплексора.

$$f(x) = a_1 \overline{x_3} \overline{x_2} \overline{x_1} + a_2 \overline{x_3} \overline{x_2} x_1 + a_3 \overline{x_3} x_2 \overline{x_1} + a_4 \overline{x_3} x_2 x_1 \quad (2.6)$$

Сопоставляя полученную СДНФ (2.6) с уравнением мультиплексора

$$Y = D_0 \overline{S_2} \overline{S_1} \overline{S_0} + D_1 \overline{S_2} S_1 \overline{S_0} + D_2 \overline{S_2} \overline{S_1} S_0 + D_3 \overline{S_2} S_1 S_0 + \\ + D_4 S_2 \overline{S_1} \overline{S_0} + D_5 S_2 \overline{S_1} S_0 + D_6 S_2 S_1 \overline{S_0} + D_7 S_2 S_1 S_0,$$

определяем соответствие информационных входов коэффициентам « a_i »:

$$D_0 = a_1; D_3 = a_2; D_5 = a_3; D_6 = a_4.$$

Следовательно, $D0 = D3 = D5 = D6 = 1$, а $D1 = D2 = D4 = D7 = 0$.

Схема КУ, построенного на базе мультиплексора $8 \rightarrow 1$ и реализующего функцию $f(x)$, изображена на рисунке 2.7, из которого видно, что построение КУ на базе мультиплексора сводится к объединению настроечных входов так, чтобы получилось две группы. На одну группу входов, в соответствии с заданной функцией, подают логический «0», а на другую — «1».

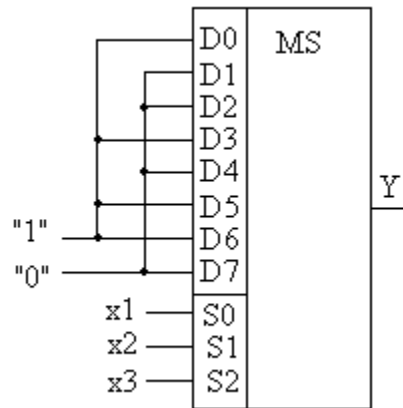


Рисунок 2.7 — Схема соединений настроечных входов мультиплексора, реализующего функцию (2.6)

Пример 2

На базе мультиплексоров можно синтезировать КУ, которые реализуют функции на большее число переменных, чем количество управляющих (адресных) входов мультиплексора.

Пусть требуется синтезировать генератор логической функции

$$y = x_1 \bar{x}_2 x_3 + \bar{x}_1 x_2 \bar{x}_3 + x_1 x_2 x_3 + \bar{x}_1 \bar{x}_2 x_3 \quad (2.7)$$

на основе мультиплексора $4 \rightarrow 1$.

Преобразуем выражение (2.7) к следующему виду

$$y = x_3 \cdot \bar{x}_1 \bar{x}_2 + \bar{x}_3 \cdot \bar{x}_1 x_2 + x_3 \cdot x_1 \bar{x}_2 + x_3 \cdot x_1 x_2 \quad (2.8)$$

Если принять, что переменные x_1 и x_2 поступают на управляющие (адресные) входы $S1$ и $S0$, то, используя уравнение мультиплексора $4 \rightarrow 1$, можно записать

$$y = D0 \cdot \bar{x}_1 \bar{x}_2 + D1 \cdot \bar{x}_1 x_2 + D2 \cdot x_1 \bar{x}_2 + D3 \cdot x_1 x_2$$

Откуда $D0 = x_3$; $D1 = \bar{x}_3$; $D2 = x_3$; $D3 = x_3$.

Схема КУ на основе мультиплексора $4 \rightarrow 1$, реализующего функцию (2.7), изображена на рисунке 2.8.

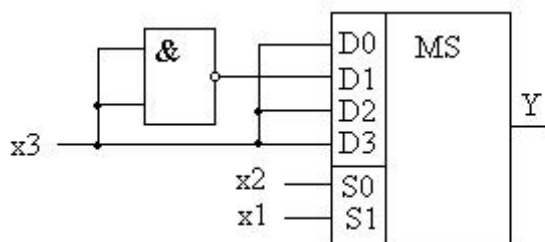


Рисунок 2.8 — Схема КУ, реализующего функцию (2.7)

Сравним схемы на рисунках (2.8) и (2.7).

1. Схема на рисунке (2.8) надежнее, экономичнее (потребляет меньшую мощность от источника питания).
2. Схема на рисунке (2.7) проще программируется (синтезируется).

При синтезе КУ на мультиплексорах можно использовать следующую последовательность действий:

1. составить таблицу истинности КУ;
2. подать на управляющие входы мультиплексора младшие переменные;
3. представить информационные сигналы функциями остальных переменных и составить карту Карно для каждого информационного сигнала;
4. минимизировать логические выражения для сигнала на каждом информационном входе;
5. по логическим выражениям составить схему формирования сигналов, подаваемых на информационные входы мультиплексора.

3. ЗАДАНИЕ 1 «РАСЧЕТ ЭЛЕКТРОННЫХ КЛЮЧЕЙ НА ТРАНЗИСТОРАХ»

Рассчитать схему ЭК, изображенную на рисунке 2.1, в соответствии с вариантом, указанным в таблице 3.1.

Таблица 3.1 – Варианты задания 1

№ варианта	Параметры ЭК		
	$t_{\text{вкл}}, \text{нс}$	$t_{\text{выкл}}, \text{нс}$	$U^1, \text{В}$
1	0,8	1	5
2	0,7	0,8	9
3	1	1,2	12
4	2	3	15
5	0,8	1	15
6	0,4	0,6	12
7	0,3	0,5	9
8	1	1,2	5
9	0,8	1	5
10	0,6	0,8	9
Примечания 1. Рекомендуется применять транзисторы КТ-315 или транзисторы малой мощности с большими значениями $f_{\text{гр}}$. 2. Вариант задания выбирать по согласованию с преподавателем.			

4 ЗАДАНИЕ 2 «РАСЧЕТ КОМБИНАЦИОННЫХ СХЕМ ПО ЗАДАНЫМ ЛОГИЧЕСКИМ ВЫРАЖЕНИЯМ»

По заданным в таблице 4.1 логической функции и быстродействию разработать функциональную и принципиальную схему функционально надежного цифрового комбинационного устройства. Составить перечень элементов к принципиальной схеме. Устройство реализовать на микросхемах

малой и средней интеграции. Для микросхем малой степени интеграции логический базис выбрать самостоятельно. Рассчитать потребляемую мощность для обоих вариантов.

Таблица 4.1 – Варианты задания 2

№ варианта	Логическая функция	Быстродействие
1	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + X_1 \cdot \overline{X_2} \cdot \overline{X_3} \cdot X_4 + X_1 \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot X_2 \cdot X_3 \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot X_3 \cdot \overline{X_4}$	Среднее
2	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + X_1 \cdot X_2 \cdot \overline{X_3} \cdot X_4 + X_1 \cdot \overline{X_2} \cdot \overline{X_3} \cdot X_4 + X_1 \cdot \overline{X_2} \cdot X_3 \cdot X_4$	Высокое
3	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot \overline{X_2} \cdot X_3 \cdot X_4$	Сверхвысокое
4	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot \overline{X_2} \cdot \overline{X_3} \cdot \overline{X_4}$	Среднее
5	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + X_1 \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + X_1 \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot X_2 \cdot X_3 \cdot \overline{X_4}$	Высокое
6	$Y = X_1 \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot \overline{X_2} \cdot X_3 \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot \overline{X_4}$	Сверхвысокое
7	$Y = X_1 \cdot \overline{X_2} \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + X_1 \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot \overline{X_2} \cdot X_3 \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4$	Среднее
8	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot X_2 \cdot X_3 \cdot X_4$	Высокое
9	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot \overline{X_2} \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot \overline{X_4} + X_1 \cdot X_2 \cdot \overline{X_3} \cdot X_4$	Сверхвысокое
10	$Y = \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot \overline{X_4} + \overline{X_1} \cdot X_2 \cdot \overline{X_3} \cdot X_4 + \overline{X_1} \cdot \overline{X_2} \cdot X_3 \cdot X_4 + \overline{X_1} \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot X_2 \cdot \overline{X_3} \cdot X_4$	Среднее

Примечания

1. Знаком «·» отмечена операция логического умножения (конъюнкция); знаком «+» отмечена операция логического сложения (дизъюнкция).
2. Вариант задания выбирать по согласованию с преподавателем.

5 СОДЕРЖАНИЕ ОТЧЕТА О ВЫПОЛНЕНИИ КОНТРОЛЬНОЙ РАБОТЫ

5.1 Название и цель работы.

5.2 Схемы электрические принципиальные по разделам 3 и 4. К отчету по заданию 2 дополнительно приложить схемы электрические функциональные.

5.3 Временные диаграммы, поясняющие работу ЭК.

5.4 Результаты компьютерного моделирования (скриншоты) с использованием программы Electronics Workbench в отчете по заданию 2.

5.5 Результаты расчетов по разделу 3.

5.6 В отчете по разделу 4 привести таблицу истинности, карты Карно и необходимые преобразования исходного логического выражения с использованием законов и правил алгебры логики.

5.7 Выводы по работе.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1 Лачин В.И., Савелов Н.С. Электроника [Текст]: учеб. пособие /В.И.Лачин, Н.С. Савелов. – Ростов н/Д: Феникс, 2007. – 703с.

2 Новиков Ю. В. Введение в цифровую схемотехнику [Текст]: учеб. пособие/ Ю.В. Новиков. – М. : Бином: Лаборатория Знаний, 2007. – 344с.

3 Бабич Н.П. Основы цифровой схемотехники [Текст]: учеб. пособие/ Н.П. Бабич. – М. : К. : Додэка – XXI : МК – Пресс, 2007. – 480с.

4 Немцов М.В. Электротехника: [Текст]: учебник: В 2 кн. Кн.1/М.В. Немцов. – М. : «Академия», 2014. – 240с.

5 Немцов М.В. Электротехника [Текст]: учебник: В 2 кн. Кн.2/М.В. Немцов. – М. : «Академия», 2014. – 288с.

6 Белов Н.В. Электротехника и основы электроники [Текст]: учеб. пособие /Н. В. Белов, Ю.С. Волков. – СПб.; М.; Краснодар: Лань, 2012. – 430с.

7 Гусев В.Г. Электроника и микропроцессорная техника [Текст]: учебник /В. Г. Гусев. – М. : КНОРУС, 2013. – 800 с.

8 Усатенко С.Т. Выполнение электрических схем по ЕСКД [Текст]: Справочник/ С.Т. Усатенко, Т.К. Каченюк, М.В. Терехова. – М.: Издательство стандартов, 1989. – 325 с.

9 ГОСТ 7.32 – 2001 Система стандартов по информации, библиотечному и издательскому делу. Отчет о научно-исследовательской работе. Структура и правила оформления. – М.: Изд. Стандартов, 2001. – 22с.

10 Кузовкин В.А. Электротехника и электроника [Текст]/ В. А. Кузовкин, В.В. Филатов. – М.: Юрайт, 2014. – 430с.

11 Лаврентьев Б.Ф. Схемотехника электронных средств [Текст]: учеб. пособие/Б.Ф. Лаврентьев. – М.: Академия, 2010. – 336с.

12 Применение интегральных схем [Текст]: практ. руководство. В 2 кн. Кн.1/под ред. А.Уильямса. – М.: Мир, 1987. – 432с.

13 Применение интегральных схем [Текст]: практ. руководство. В 2 кн. Кн.2/под ред. А.Уильямса. – М.: Мир, 1987. – 413с.

14 Цифровые и аналоговые интегральные микросхемы [Текст]: справочник/С.В. Якубовский, Л.И. Ниссельсон, В.И. Кулешова и др.; под ред. С.В. Якубовского. — М.: Радио и связь, 1990. — 496 с.

15 Шило В.Л. Популярныe цифровые микросхемы [Текст]: справочник / В.Л. Шило. — Челябинск: Металлургия, 1989. — 352 с.

