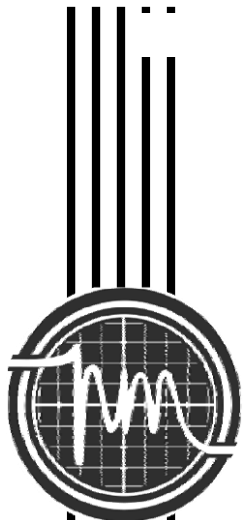


**Министерство образования и науки Российской
Федерации ФГАОУ ВО «Севастопольский
государственный университет»**

**Институт радиоэлектроники и информационной
безопасности Кафедра информационной
безопасности**



МЕТОДИЧЕСКИЕ УКАЗАНИЯ

**Лабораторный практикум по дисциплине
«Аппаратные средства вычислительной техники»**

**для студентов очной и очно-заочной форм обучения
направления 10.03.01: «Информационная безопасность»**

**Севастополь
2017**

УДК 621.396.1

Рецензент:

кандидат технических наук, доцент **Дегтярев А.Н.**

Составитель: А.Б. Букач

Методические указания «Лабораторный практикум по дисциплине «Аппаратные средства вычислительной техники» для студентов очной и очно-заочной форм обучения направления 11.03.01 «Информационная безопасность»/ СевГУ; Сост. доцент к.т.н. А.Б. Букач. — Севастополь: Изд-во СевГУ, 2017. — 36 с.

Целью методических указаний является оказание помощи студентам очной и заочной форм обучения в подготовке и проведении лабораторного практикума по дисциплине «Аппаратные средства вычислительной техники», а также в получении ими теоретических знаний и практических навыков при использовании средств вычислительной техники.

УДК 621.396.1

Методические указания утверждены на заседании кафедры информационной безопасности (протокол № 9 от 14 марта 2017 г.).

Допущено методической комиссией Института радиоэлектроники и информационной безопасности в качестве методических указаний для студентов дневной и заочной форм обучения (протокол № 9 от 27 апреля 2017 г.)

Издательский номер 70/17

СОДЕРЖАНИЕ

Введение.....	4
 1. Лабораторная работа № 1	
Изучение элементной базы вычислительной техники с помощью электронной лаборатории Electronics Workbench	5
 2. Лабораторная работа № 2	
Изучение суммирующего, вычитающего и реверсивного счетчиков.....	14
 3. Лабораторная работа № 3	
Изучение работы последовательного регистра на D- триггерах.....	22
 4. Лабораторная работа № 4	
Изучение принципа действия сумматора.....	28
 Библиографический список.....	33

ВВЕДЕНИЕ

Большинство современных систем автоматики, вычислительной техники, системы передачи и обработки информации выполняются на цифровых устройствах. Поэтому знание принципов применения цифровых устройств и построения на их основе систем различного назначения имеет актуальное значение и большую практическую ценность, как в инженерной деятельности, так и при исследованиях методологического характера.

Дисциплина «Аппаратные средства вычислительной техники» относится к базовой части профессионального цикла. Целью дисциплины является формирование основополагающих знаний, умений, навыков и компетенций у студентов по аппаратным средствам вычислительной техники.

Основные задачи методических указаний «Лабораторный практикум по дисциплине «Аппаратные средства вычислительной техники» следующие:

- изучение основ вычислительной техники;
- изучение принципов построения СВТ и основных особенностей различных классов ЭВМ;
- изучение принципов работы микропроцессорных систем, архитектуры и принципов работы ПЭВМ;
- овладение аппаратно-программными средствами диагностики ПЭВМ;
- ознакомление с перспективными направлениями развития СВТ.

Лабораторная работа проводится на персональном компьютере с использованием программы **Electronics Workbench**.

Пакет **Electronics Workbench (EWB)** предназначен для моделирования и анализа электрических и электронных схем

В основу лабораторного практикума положен фронтальный метод, суть которого заключается в том, что студенческая группа, разбитая на бригады, выполняет одну и ту же лабораторную работу. Бригада состоит, как правило, из 2-3 студентов.

В процессе выполнения работы студенты должны вести подробный протокол, в котором излагают весь ход работы. После завершения работы преподаватель просматривает полученные данные и подписывает протокол. На основании протокола каждый студент оформляет отчет, который должен иметь титульный лист и содержать следующие разделы: цель работы; схему лабораторного макета; экспериментальные данные; выводы по работе.

Защита отчета проводится на очередном занятии перед выполнением следующей лабораторной работы.

ЛАБОРАТОРНАЯ РАБОТА №1

ИЗУЧЕНИЕ ЭЛЕМЕНТНОЙ БАЗЫ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ С ПОМОЩЬЮ ЭЛЕКТРОННОЙ ЛАБОРАТОРИИ ELECTRONICS WORKBENCH

1.1 Цель работы

Приобрести практические навыки работы с программой моделирования электронных схем и изучить работу логического элемента И-НЕ и триггера.

1.2. Теоретические сведения

Логические элементы - это электронные устройства, предназначенные для обработки информации представленной в виде двоичных кодов, отображаемых напряжением (сигналом) высокого и низкого уровня.

Логический элемент **И-НЕ** выполняет операцию логического умножения над входными переменными, а затем инвертирует полученный результат и выдаёт его на выход.

Базовый элемент транзисторно-транзисторной логики (ТТЛ) состоит из ряда транзисторов и сопротивлений. На рисунке 1.1 показана схема логического элемента **И-НЕ** ТТЛ с простым одностранзисторным ключом.

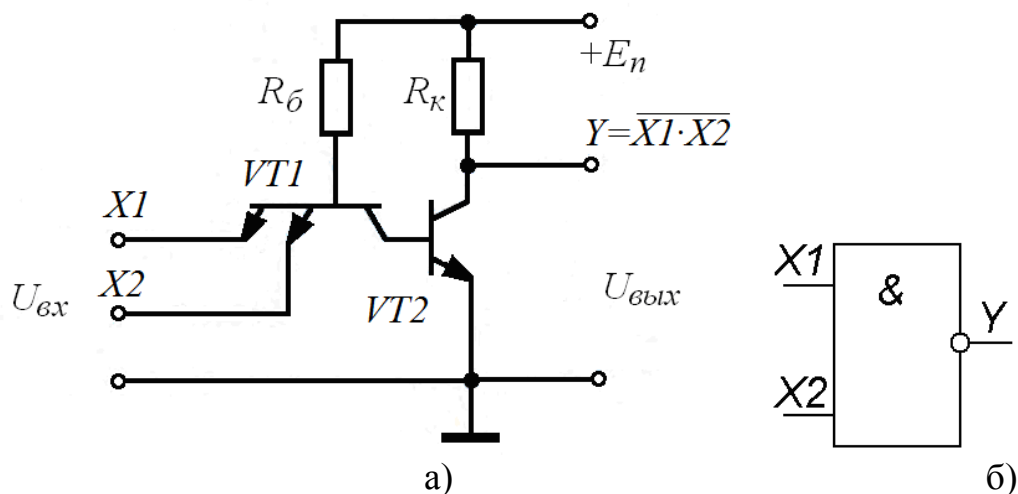


Рис.1. 1 – базовый элемент транзисторно-транзисторной логики (ТТЛ), а – внутреннее устройство, б – условное графическое обозначение логического элемента И-НЕ.

Триггер - это устройство, имеющее два устойчивых состояния и способное под действием управляющих сигналов скачкообразно переходить из одного состояния в другое и состоящих из минимум 2 -х элементов **И-НЕ**.

Наряду с выходом Q, называемым прямым, триггер имеет и инверсный выход. Состояние триггера определяется значением его прямого выхода.

Все известные на сегодняшний день триггеры по функциональному признаку можно разделить на четыре основных типа:

а) **RS-триггеры** – триггеры с двумя установочными входами;

- б) **D-триггеры** – триггеры задержки с одним входом;
- с) **T-триггеры** с одним счетным входом;
- д) универсальные триггеры с несколькими входами.

Синхронный RS-триггер строится из четырех логических элементов **И-НЕ** (рис.1. 2). Переключение триггера из одного устойчивого состояния в другое под действием сигналов на входах S и R происходит только при наличии сигнала высокого уровня на входе C ($C=1$).

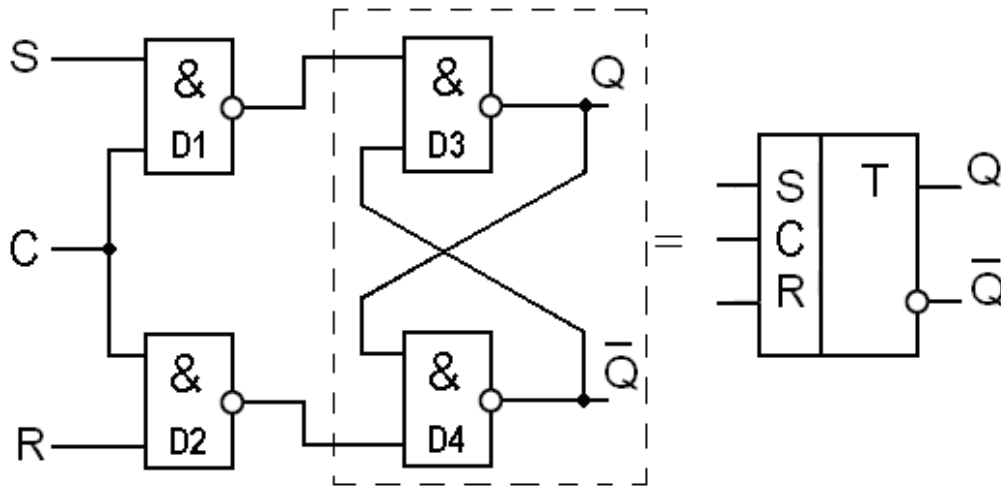


Рис.1. 2 – синхронный RS-триггер с прямыми статическими входами на элементах И-НЕ и его условное обозначение.

Лабораторная работа проводится на персональном компьютере с использованием программы **Electronics Workbench**.

Пакет **Electronics Workbench (EWB)** предназначен для моделирования и анализа электрических и электронных схем и работает с операционными системами **Windows 95/98/NT/2000/XP**.

Пакет EWB запускается как любое другое приложение с помощью иконки в меню «Пуск».

Для моделирования устройств необходимо:

Интерфейс пользователя EWB состоит из полосы меню, панели инструментов и рабочей области

Полоса меню состоит из следующих компонент:

Меню File: первые четыре команды меню типовые и пояснений не требуют.

- **Revert to Saved** -стирание всех изменений, внесенных в текущем сеансе редактирования, и восстановление схемы в первоначальном виде.

- **Install** - установка дополнительных программ с жёстких дисков.

- **Import** - импорт текстовых файлов описания схемы .

- **Export** - составление текстового описания схемы и задания на моделирование в формате SPICE.

Меню Edit:

- **CUT** - стирание (вырезание) выделенной части схемы с сохранением в буфере обмена. Выделение одного компонента производится щелчком

мыши на изображении компонента. Для выделения части схемы или нескольких компонентов курсор мыши в левый угол воображаемого прямоугольника, охватывающего выделяемую часть, нажать левую кнопку мыши и, не отпуская её, протянуть курсор по диагонали этого прямоугольника, контуры которого появляются уже в начале движения мыши, и затем отпустить кнопку. Выделенные компоненты окрашиваются в красный цвет.

- **COPY** - копирование выделенной части схемы в буфер обмена.
- **PAST**- вставка содержимого буфера обмена на рабочее поле программы. Фрагмент затем ещё будучи отмеченным перетаскивается с помощью мыши в нужное место.

- **DELETE** - стирание выделенной части схемы.

- **SELECT ALL** - выделение всей схемы.

- **Show Clipboard**- показать содержимое буфера обмена.

- **Copy as Bitmap** - копирует выделенный участок в буфер обмена.

Меню Circuit - используется при подготовке схем, а также для задания параметров моделирования.

- **Zoom** - раскрытие (развёртывание) выделенной подсхемы или контрольно-измерительного прибора, команда выполняется также двойным щелчком мыши по иконке компонента или прибора.

- **Rotate**- вращение выделенного компонента.

- **Subcircuit** - преобразование предварительно выделенной части схемы в подсхему.

- **Wire Color** - изменение цвета предварительно выделенного проводника. Расцветка проводников важна в случае применения логического анализатора, - в этом случае цвет проводника определяет цвет временной диаграммы.

- **Preferences**- выбор элементов оформления схемы в соответствии с меню.

Осциллограф (Oscilloscope). Двухканальный осциллограф графически отображает законы изменения двух электронных сигналов во времени. Осциллограф имеет два канала (**CHANNEL**) **A** и **B** с отдельной регулировкой чувствительности в диапазоне от 10 мкВ/дел (**mV/Div**) до 5 кВ/дел (**kV/Div**) и регулировкой смещения по вертикали (**Y POS**). Выбор режима по входу осуществляется нажатием кнопок [**AC**], [**DC**], [**0**]. Режим **AC** предназначен для наблюдения только сигналов переменного тока. В режиме **0** входной зажим замыкается на землю. В режиме **DC** (включен по умолчанию) можно проводить осциллографические измерения как постоянного, так и переменного тока. С правой стороны от кнопки **DC** расположен входной зажим.

Режим развертки выбирается кнопками [**Y/T**], [**B/A**], [**A/B**]. В режиме **Y/T** (обычный режим, включен по умолчанию) реализуются следующие режимы развертки: по вертикали — напряжение сигнала, по горизонтали — время; в режиме **B/A**: по вертикали — сигнал канала **B**, по горизонтали —

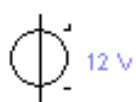
сигнал канала А; в режиме А/В: по вертикали — сигнал канала А, по горизонтали — сигнал канала В.

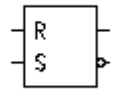
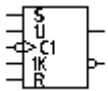
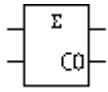
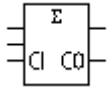
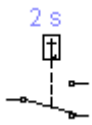
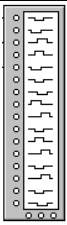
В режиме развертки **Y/T** длительность развертки (**TIME BASE**) может быть задана в диапазоне от 0,1 нс/дел (ns/div) до 1 с/дел (s/div) с возможностью установки смещения в тех же единицах по горизонтали, т.е. по оси **X (X POS)**.

В режиме **Y/T** предусмотрен также ждущий режим (**TRIGGER**) с запуском развертки (**EDGE**) по переднему или заднему фронту запускающего сигнала (выбирается нажатием кнопок  и ) при регулируемом уровне (**LEVEL**) запуска, а также в режиме **AUTO** (от канала А или В).

Изображение можно инвертировать нажатием кнопки [**REVERSE**] и записать данные в файл нажатием кнопки [**SAVE**]. Возврат к исходному состоянию осциллографа — нажатием кнопки [**REDUCE**].

Для получения разноцветных осциллограмм необходимо изменить цвет проводников (путем двойного нажатия на их изображение), подключенных к выводам осциллографа.

Базовые компоненты	
	Соединяющий узел. Узел применяется для соединения проводников и создания контрольных точек. К каждому узлу может подсоединяться не более четырех проводников.
	Заземление. Компонент «заземление» имеет нулевой потенциал и обеспечивает исходную точку для отсчета потенциалов равную «0»
Источники (Sources)	
	Источник постоянного тока. Ток источника постоянного тока (direct current) измеряется в Амперах и задается производными величинами (от мкА до кА). Стрелка указывает направление тока (от «+» к «-«).
	Источник прямоугольных сигналов (Sources->Clock). Выполняет функцию синхронизатора, который обеспечивает одновременность подачи сигналов на входы элементов И-НЕ, триггеров и т.д.
	светодиодный индикатор
	Резистор. Сопротивление резистора измеряется в Омах и задается производными величинами (от Ом до Мом).

	Логический элемент "И- НЕ"
	R-S Триггер
	JK-триггер с прямым тактовым входом и входами предустановки
	полусумматор по модулю два
	полный сумматор
	переключатель , автоматически срабатывающий через заданное время на включение и выключение (время в секундах).
	переключатель , управляемый нажатием задаваемой клавишей клавиатуры (в квадратных скобках), по умолчанию- клавиша пробела.
	Логический анализатор (Logic Analyzer) - предназначен для отображения на экране монитора 8-разрядных кодовых последовательностей одновременно в восьми точках схемы
	Осциллограф (Oscilloscope) 2-х каналный.
	Функциональный генератор (Function Generator)

Для открытия нужной библиотеки компонентов нужно подвести курсор мыши к соответствующей иконке и нажать один раз её левую кнопку. В выпадающем множестве выбирается необходимый значок, и передвигается при удержании левой клавиши мыши на рабочее поле программы. Для установки параметров необходимо двойным нажатием левой кнопкой мыши раскрыть меню настройки параметров компонента. Выбор подтверждается нажатием кнопкой Ассерт и клавишей Enter.

После размещения компонентов производится соединение их выводов проводниками. При этом необходимо учитывать, что к выводу компонента можно подключить только один проводник.

Для выполнения подключения курсор мыши подводится к выводу компонента нажимается левая кнопка и появляющийся при этом проводник протягивается к выводу другого компонента до появления на нём **такой же прямоугольной площадки**. При необходимости подключения к этим выводам других проводников в библиотеке Passive выбирается точка (символ соединения) и переносится на ранее установленный проводник. После удачной постановки точки к проводнику подсоединяется ещё два проводника.

Точка соединения может быть использована не только для подключения проводников, но и для введения надписей.

Если необходимо переместить отдельный сегмент проводника, к нему подводится курсор, нажимается левая кнопка и после появления в вертикальной или горизонтальной плоскости двойного курсора производятся нужные перемещения.

Подключение к схеме контрольно-измерительных приборов производится аналогично. Причём для таких приборов, как осциллограф или логический анализатор, соединения целесообразно проводить цветными проводниками, поскольку их цвет определяет соответствующую осциллограмму.

1. 3. Порядок выполнения работы

1) сформировать электрическую схему анализируемого устройства, приведенную на рисунке 1.3 с помощью встроенного редактора, для чего нужные элементы следует переместить с панели компонентов в рабочую область и соединить друг с другом с помощью проводников;

2) к схеме подключить необходимые тестовые инструменты: источник постоянного тока, генератор прямоугольных сигналов, осциллограф, светодиодный индикатор.

3) установить значения напряжение источника питания +5в, величину сопротивления 1 ком, частоту генератора 100гц в возникающем окне, при щелчке правой кнопкой мыши по данному элементу.

4) активизировать работу схемы нажатием на виртуальный выключатель питания, получить на осциллографе, с помощью кнопок управления представленные на рисунке 1. 3 осциллограммы.

5) создать новый документ в формате doc и скопировать туда полученные осциллограммы.

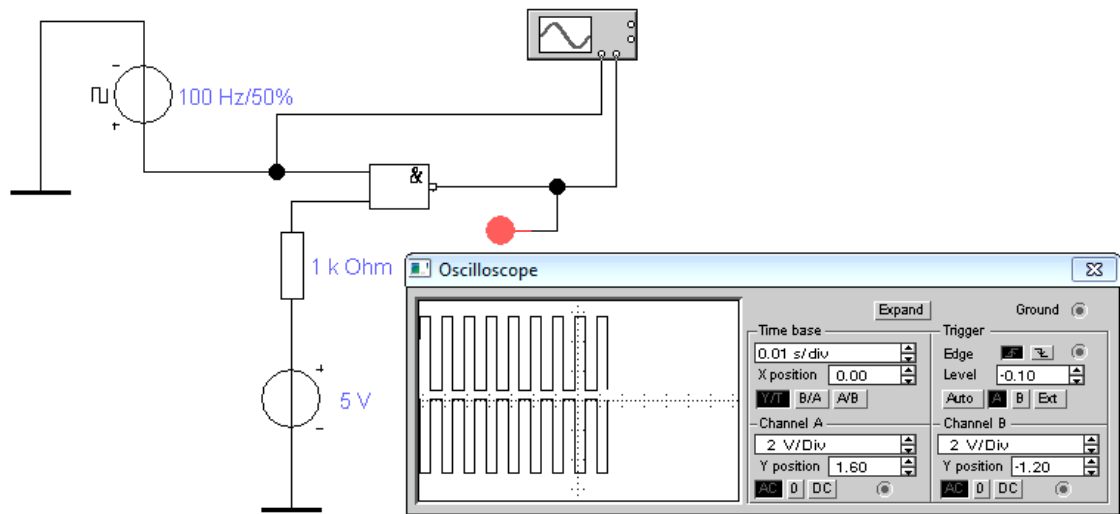


Рис. 1.3 – Принципиальная схема проверки работы логического элемента "И- НЕ", при подачи на вход «1»

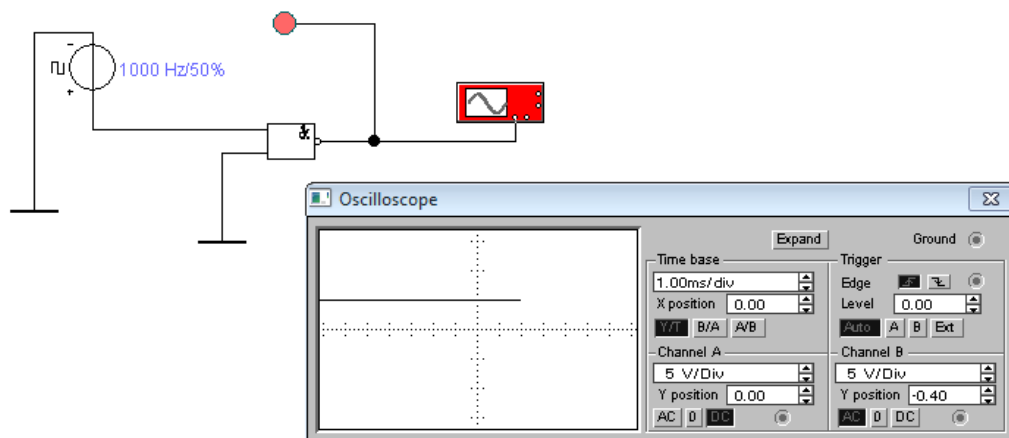


Рис. 1.4 – Принципиальная схема проверки работы логического элемента "И- НЕ", при подачи на вход «0»

6) поменять на входе элемента "И-НЕ" потенциал с «1» на «0», как это показано на рисунке 1.4.

7) убедиться что горит светоиндикатор, а на экране осциллографа полоса, это означает что на выходе элемента "И-НЕ" потенциал равный «1».

8) сформировать электрическую схему анализируемого устройства, приведенную на рисунке 1.5 с помощью встроенного редактора.

9) к схеме подключить необходимые тестовые инструменты: источник постоянного тока, функциональный генератор, логический анализатор, светодиодный индикатор.

10) установить значения напряжение источника питания +5в, частоту функционального генератора 1гц, прямоугольные импульсы длительностью 25% и напряжение 5 вольт в возникающем окне, при щелчке правой кнопкой мышки по данному элементу а на на логическом анализаторе установить частоту 10гц в возникающем окне, при щелчке правой кнопкой мышки по окошку Set.

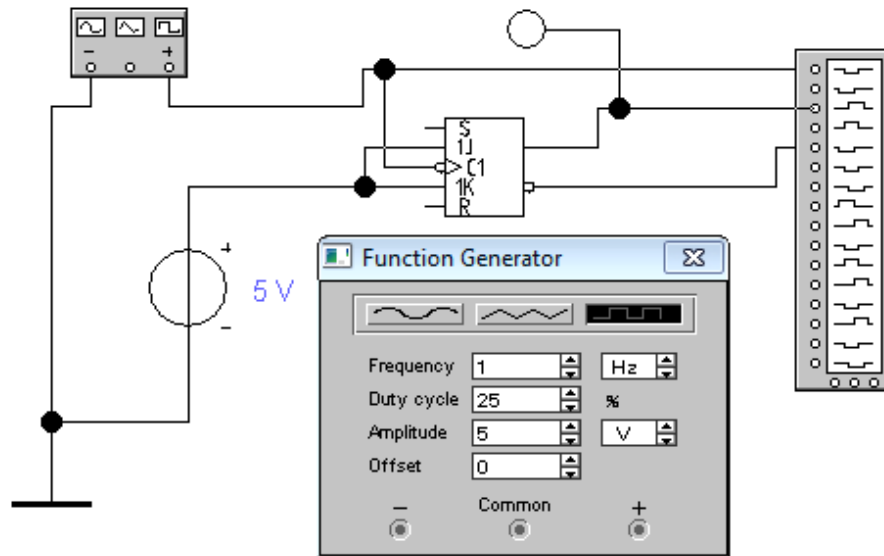


Рис. 1. 5 – Принципиальная схема проверки работы триггера

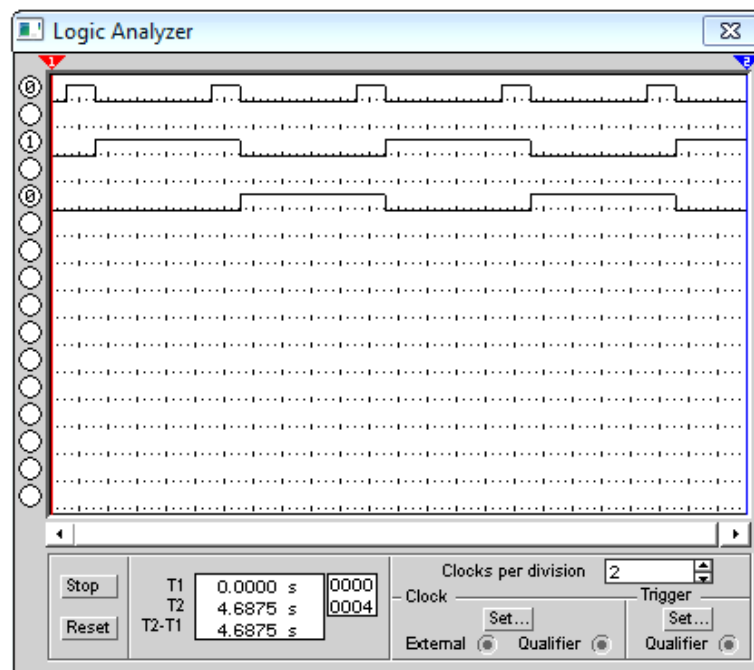


Рис. 1. 6 – осциллограммы работы триггера

- 11) активизировать работу схемы нажатием на виртуальный выключатель питания, получить на экране логического анализатора, с помощью кнопок управления, представленные на рисунке 1.6 осциллограммы
- 12) скопировать полученную схему и осциллограмму.
- 13) по результатам проведения лабораторной работы подготовить отчет.

1.4. Содержание отчета.

1. В отчете кратко указать правила запуска и настройки программного моделирующего комплекса EWB и перечень основных элементов из библиотеки EWB, необходимый для моделирования логических схем и цифровых устройств ЭВМ.
2. Привести полученную в ходе эксперимента схему и осциллограммы. Описать принцип работы элемента «И-НЕ» в динамическом режиме.
3. Описать принцип работы триггера по полученным осциллограммам.

1.5. Контрольные вопросы

1. Каким образом можно подключить вывод компонента к проводнику?
2. Кратко опишите интерфейс пакета EWB.
3. Какие компоненты располагаются в каталогах библиотек EWB?
4. Каков принцип работы элемента «И-НЕ» в динамическом режиме?
5. Функции каких триггеров может выполнять универсальный J-K триггер?

ЛАБОРАТОРНАЯ РАБОТА № 2

ИЗУЧЕНИЕ СУММИРУЮЩЕГО, ВЫЧИТАЮЩЕГО И РЕВЕРСИВНОГО СЧЕТЧИКОВ

2.1. Цель работы

Приобрести практические навыки работы с программой моделирования электронных схем и изучить работу суммирующего, вычитающего и реверсивного счетчиков.

2.2. Теоретическая часть

Одной из наиболее распространенных операций, выполняемых в вычислительных устройствах цифровой обработки информации является подсчет числа сигналов импульсного или потенциального вида. Узел вычислительных устройств, предназначенный для подсчета числа входных сигналов, называется счетчиком.

Счетчики широко применяются почти во всех цифровых устройствах автоматики и вычислительной техники. В ЦВМ счетчики используются: для подсчета шагов программы, для подсчета циклов сложения и вычитания при выполнении арифметических операций, для преобразования кодов, в делителях частоты и распределителях сигналов и т.д.

Классификация счетчиков по основным признакам:

- по системе счисления счетчики делятся на: двоичные, двоичнодесятичные, десятичные, счетчики с основанием системы счисления неравным 2 и 10 (пересчетные схемы).
- по реализуемой операции счетчики подразделяются на: суммирующие, вычитающие и реверсивные.

Простейшим счетчиком является триггер со счетным входом, считающий сигнал по модулю 2. Соединяя определенным образом несколько счетных триггеров, можно получить схему многоразрядного счетчика.

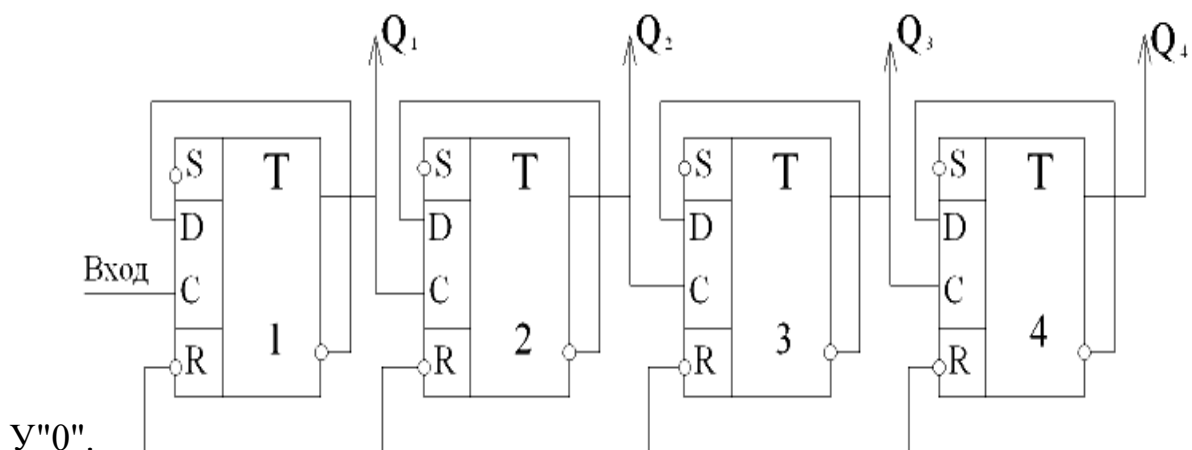


Рис 2. 1 – Схема асинхронного 4-х разрядного суммирующего счетчика на D –триггерах:

В настоящее время в составе большинства современных серий логических микросхем /133, К133, 155, К155 и др./ имеются широко используемые D и J-K –триггеры.

Для построения суммирующего асинхронного счетчика на J-K-триггерах необходимо соединить прямые выходы предыдущих триггеров со входом «С» последующих триггеров

Схема асинхронного 4-х разрядного суммирующего счетчика на J-K – триггерах приведена на рис.2.1.

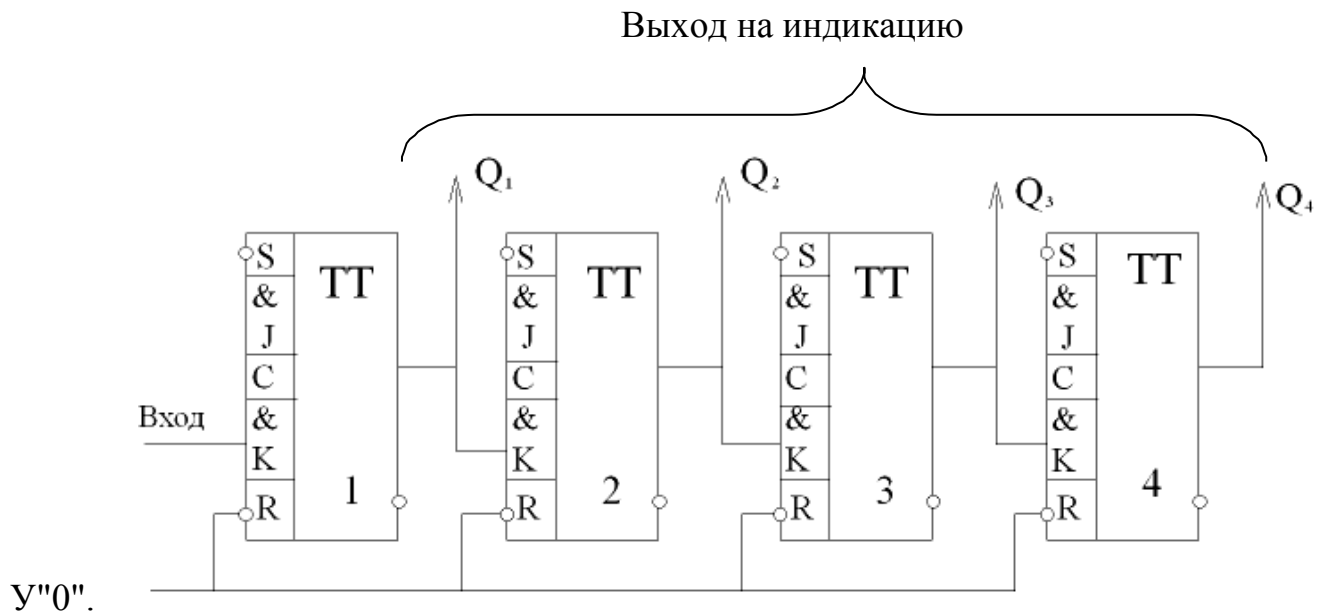


Рис 2. 2 – Схема вычитающего асинхронного 4-х разрядного счетчика на J-K-триггерах

Вычитающий асинхронный счетчик на J-K – триггерах можно получить, если инверсный выход предыдущего триггера соединить со входом «С» последующего триггера.

Схема асинхронного 4-х разрядного суммирующего счетчика на J-K – триггерах приведена на рис.2.2.

Реверсивные счетчики осуществляют подсчет сигналов как в прямом , так и в обратном направлении, т.е. они могут работать в режиме сложения и в режиме вычитания сигналов.

Для построения реверсивных счетчиков необходимо предусмотреть схемы, пропускающие сигналы на вход следующих триггеров либо с инверсионного /при суммировании/, либо с прямого /при вычитании/ выходов предыдущего триггера.

Схема асинхронного последовательного реверсивного счетчика на J-K – триггерах со схемой управления прямым и обратным счетом на J-K-триггере представлена на рис. 2.3.

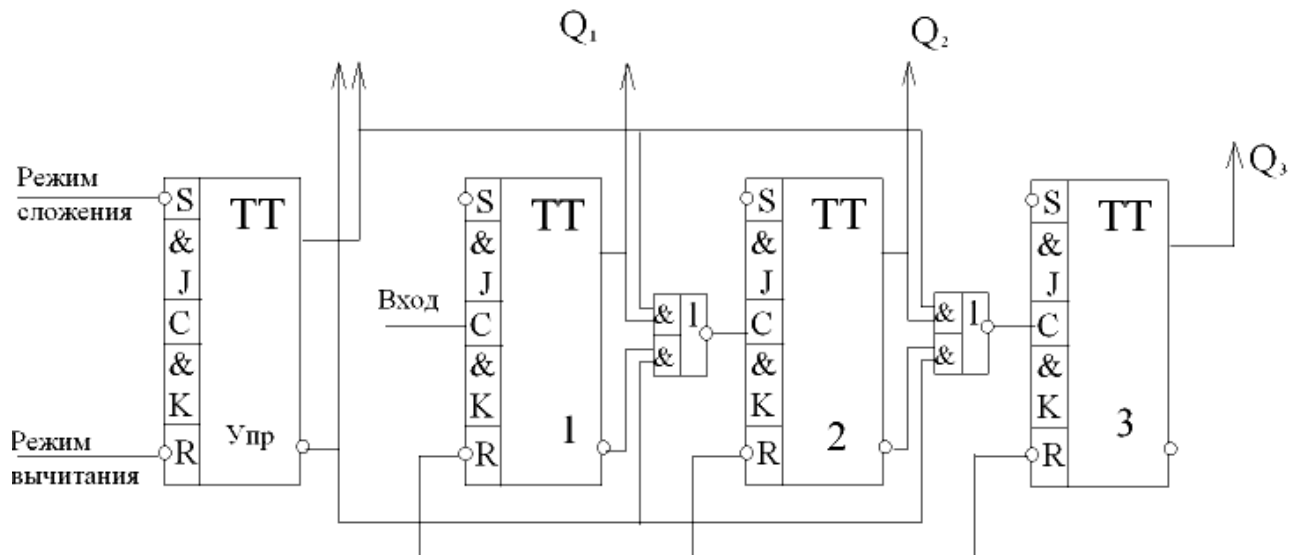


Рис 2. 3 – схема асинхронного последовательного реверсивного счетчика на J-K – триггерах со схемой управления прямым и обратным счетом на J-K-триггере

Порядок проведения исследования работы счетчиков. Собрать четырёхразрядный асинхронный суммирующий счётчик на J-K триггерах. К прямым выходам триггеров подсоединить светодиодные индикаторы.

Исследовать и скопировать временную диаграмму работы счётчика. Переделать схему в вычитающий счётчик. Зарисовать временную диаграмму и пояснить с помощью светодиодов, в какой момент осуществляется передача счётного сигнала старшему разряду.

Функциональный генератор (Function Generator)

Управление генератором осуществляется следующими органами управления:



- выбор формы выходного сигнала: синусоидальной (выбрана по умолчанию), треугольной и прямоугольной;

Frequency 1 Hz - установка частоты

выходного сигнала;

Duty cycle 50 % - установка коэффициента

заполнения в %: для импульсных сигналов это отношение длительности импульса к периоду повторения – величина, обратная скважности, для треугольных сигналов – соотношение между длительностями переднего и заднего фронта;

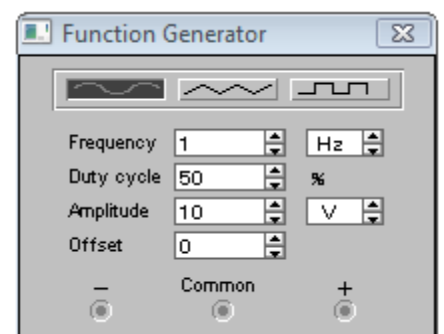
Amplitude 10 V - установка амплитуды выходного сигнала;

Offset 0 - установка смещения (постоянной составляющей)

выходного сигнала;



- выходные зажимы; при заземлении клеммы COM (общий) на клеммах «-» и «+» получаем парафазный сигнал.



Лицевая панель функционального генератора

Логический анализатор (Logic Analyzer)

Внешний вид анализатора показан на рисунке. Он предназначен для отображения на экране монитора 8-разрядных кодовых последовательностей одновременно в восьми точках схемы, а также в виде двоичных чисел на входных клеммах-индикаторах и в виде шестнадцатеричных чисел в окне **HEX**. Длительность развертки задается в окне **TIME BASE**, при нажатии кнопки **CLEAR** информация на экране стирается.

В блоке **TRIGGER** расположены кнопки запуска по положительному (включена по умолчанию) или отрицательному спаду сигнала и клемма для подключения внешнего источника синхронизации, например, генератора слова (подключается после нажатия кнопки **EXTERNAL**).

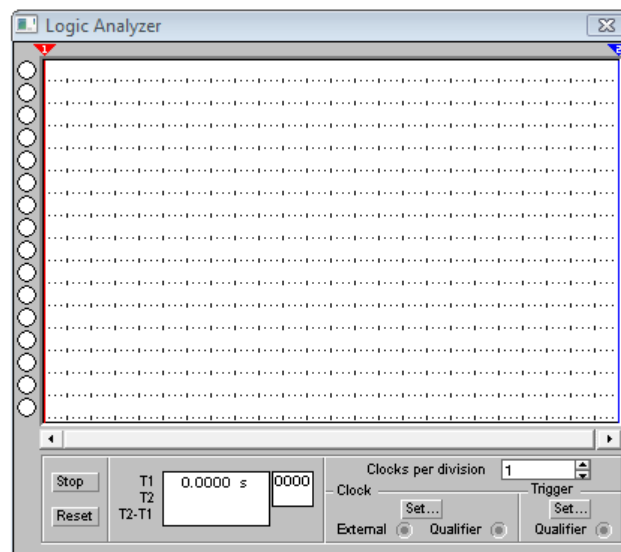


Рис 2. 4 – лицевая панель логического анализатора

Кроме того, предусмотрен автозапуск (после нажатия кнопки **BURST**) и запуск по заданной двоичной комбинации (после нажатия кнопки **PATTERN**), устанавливаемой пользователем в окошке под кнопкой путем введения туда с клавиатуры 1, 0 или X (неопределенное состояние), предварительно щелкнув мышью на нужном разряде.

2.3. Порядок выполнения работы

1) сформировать электрическую схему анализируемого устройства, приведенную на рисунке 2.5 с помощью встроенного редактора, для чего нужные элементы следует переместить с панели компонентов в рабочую область и соединить друг с другом с помощью проводников;

2) к схеме подключить необходимые тестовые инструменты: источник постоянного тока, функциональный генератор или генератор прямоугольных сигналов, логический анализатор, светодиодный индикатор.

3) установить значения напряжение источника питания +5в, величину сопротивления 1 ком, частоту функционального генератора 1гц, прямоугольные импульсы длительностью 25% и напряжение 5 вольт в возникающем окне, при щелчке правой кнопкой мышки по данному элементу.

4) установить на логическом анализаторе частоту 10гц в возникающем окне, при щелчке правой кнопкой мышки по окошку Set.

5) активизировать работу схемы нажатием на виртуальный выключатель питания;

6) получить на экране логического анализатора,, с помощью кнопок управления представленные рисунке 2.6 осциллограммы.

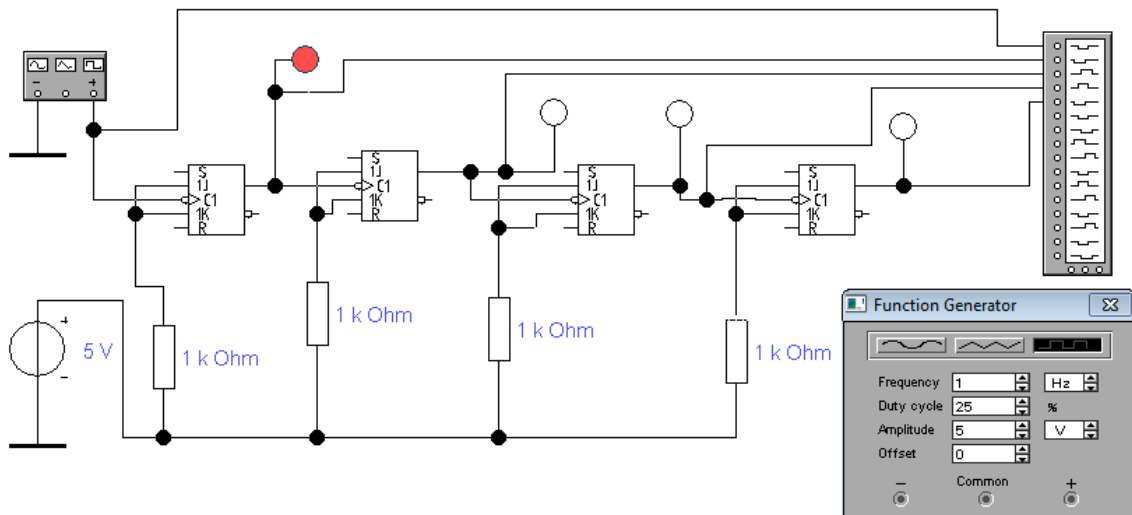


Рис. 2. 5 – принципиальная схема проверки работы суммирующего счетчика

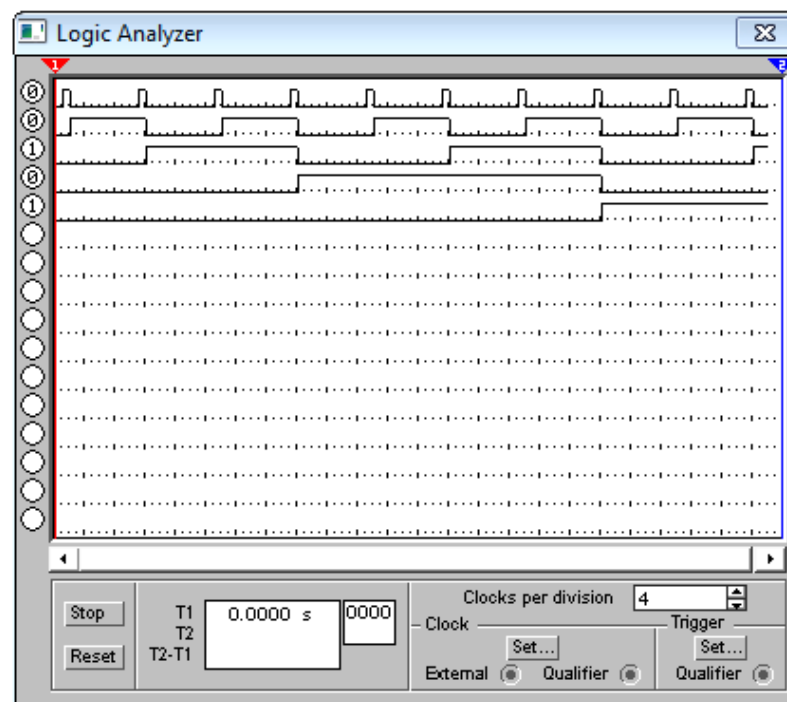


Рис. 2. 6 – осциллограммы работы суммирующего счетчика на экране логического анализатора.

7) убедиться, что по работе светоиндикаторов, что счетчик суммирует, поступающие на его вход импульсы.

8) скопировать полученную схему и осциллограмму.

9) по результату эксперимента заполнить таблицу от 0 до 16 входных импульсов.

имп	T1	T2	T3	T4
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0

10) сформировать электрическую схему вычитающего счетчика, приведенную на рисунке 2.7 путем отсоединения входа каждого последующего триггера от прямого выхода и подсоединения его к инверсному выходу предыдущего триггера, подсоединить выключатель с временем включения 1 сек к входам R триггеров.

11) активизировать работу схемы нажатием на виртуальный выключатель питания;

12) убедиться, что по работе светоиндикаторов, что счетчик вычитает, поступающие на его вход импульсы и получить на экране логического анализатора осциллограммы, подтверждающие это.

13) скопировать полученную схему и осциллограмму.

14) по результату эксперимента заполнить таблицу от 0 до 16 входных импульсов.

имп	T1	T2	T3	T4
0	0	0	0	0
1	1	1	1	1
2	0	1	1	1

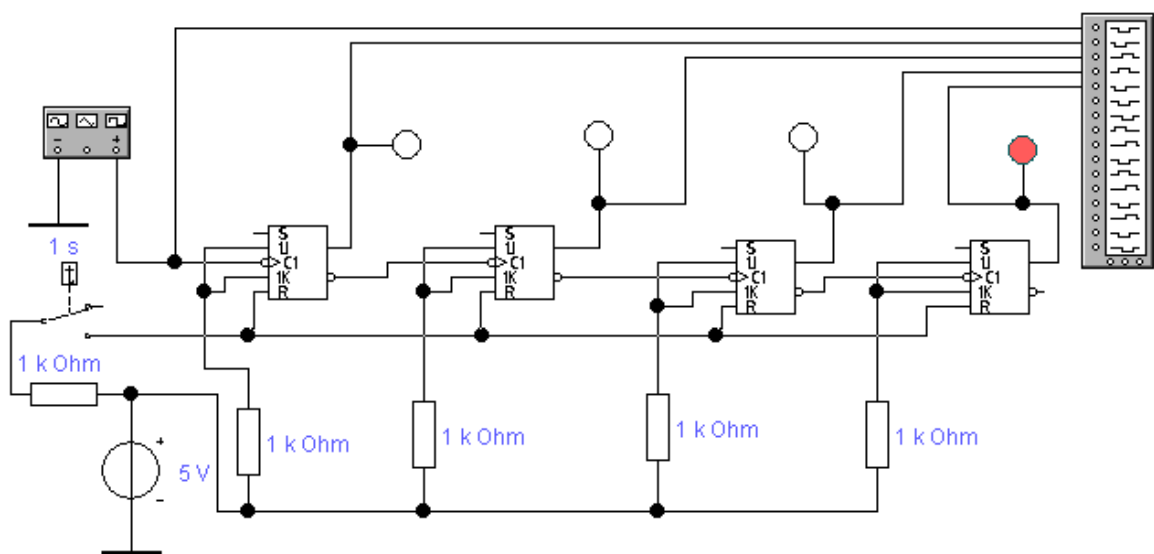


Рис. 2. 7 – принципиальная схема проверки работы вычитающего счетчика

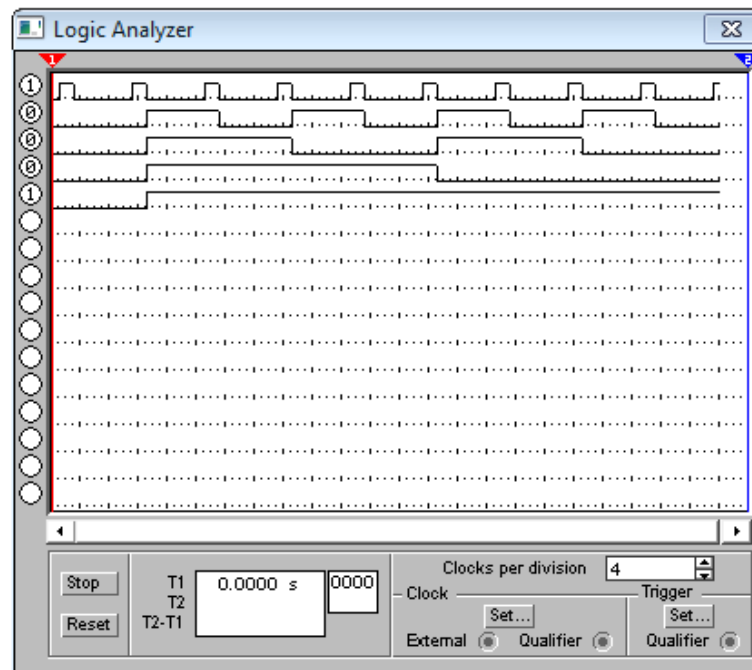


Рис. 2. 8 – осциллограммы работы вычитающего счетчика на экране логического анализатора.

- 15) сформировать электрическую схему реверсивного счетчика, приведенную на рисунке 2.9.
- 16) активизировать работу схемы нажатием на виртуальный выключатель питания;
- 17) подать на вход S триггера знака единицу, убедиться, что счетчик суммирует, поступающие на вход импульсы.

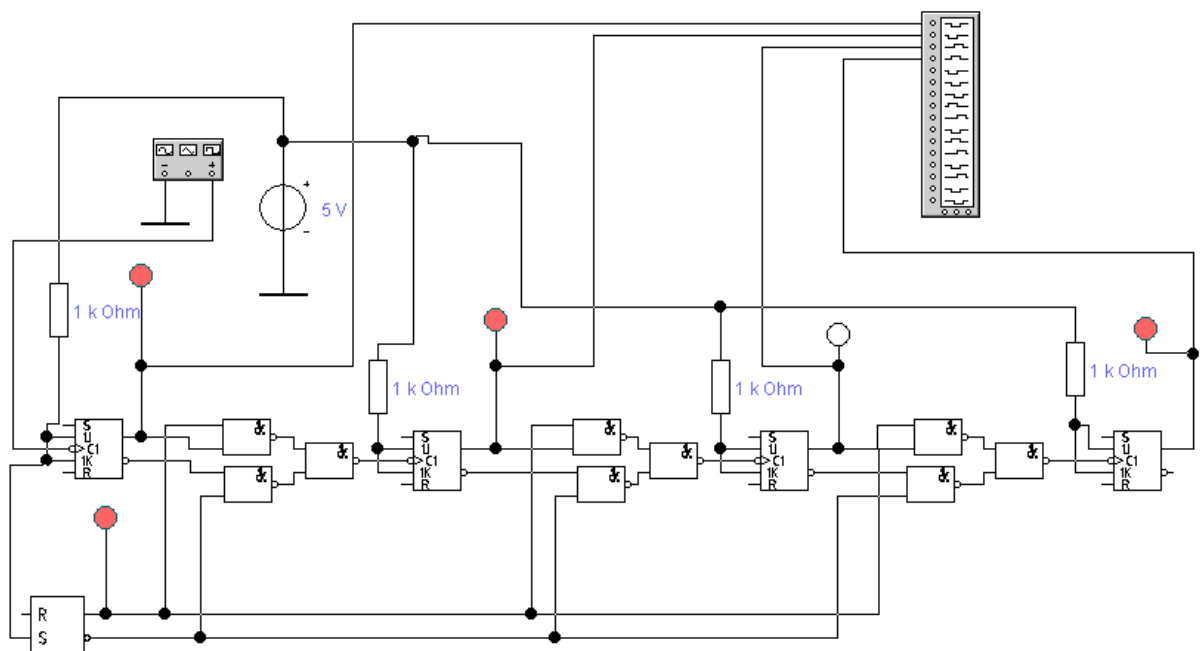


Рис. 2. 9 – принципиальная схема проверки работы реверсивного счетчика

- 18) подать на вход R триггера знака единицу, убедиться, что счетчик вычитает, поступающие на вход импульсы.
- 19) скопировать полученную схему.
- 20) по результатам проведения лабораторной работы подготовить отчет.

1.4. Содержание отчета.

1. В отчете сделать вывод по результатам эксперимента.
2. Привести полученную, в ходе эксперимента схемы, таблицы и осциллограммы.
3. Кратко описать принцип работы суммирующего, вычитающего и реверсивного счетчиков.
4. Ответить на вопросы приведенные в пункте 1.5.

1.5. Контрольные вопросы

1. Каким образом происходит суммирование импульсов в суммирующем счетчике?
2. Чем схемно отличается суммирующий счетчик от вычитающего?
3. Как реверсивный счетчик сочетает функции суммирующего и вычитающего счетчиков?

ЛАБОРАТОРНАЯ РАБОТА № 3

ИЗУЧЕНИЕ РАБОТЫ ПОСЛЕДОВАТЕЛЬНОГО РЕГИСТРА НА D-ТРИГГЕРАХ

3.1. Цель работы

Изучить работу D-триггера и последовательного регистра на D-триггерах

3.2 .Теоретическая часть

Регистром называется устройство, предназначенное для приема, кратковременного хранения и выдачи кодов слова, а также выполняющее логические преобразования над кодом слова.

Регистр представляет собой совокупность триггеров и вспомогательных логических схем, количество и схема соединений которых зависит от количества разрядов в коде и набора операций, выполняемых регистром.

Помимо хранения кода слова регистры, в общем случае, обеспечивают выполнение следующих операций:

- установка регистра в нулевое состояние «сброс»;
- прием кода слова из другого устройства;
- передача кода слова в другое устройство;
- преобразование кода числа: преобразование прямого кода в обратный и наоборот;
- преобразование последовательного кода слова в параллельный и наоборот.
- сдвиг кода слова вправо или влево на требуемое число разрядов.

Регистры, как правило, строятся на D-триггерах, т.к. эти триггеры позволяют производить запись информации однофазным кодом без предварительного "обнуления" по входу D .

Приём информации в регистр и выдача может осуществляться параллельно и последовательно. В первом случае слово представляется в виде параллельного кода. При записи и при считывании все разряды кода слова передаются одновременно, каждый разряд по своей кодовой шине. При последовательной передаче кода слова, все разряды кода слова передаются последовательно во времени один за другим и строго в определенные дискретные моменты времени, совпадающие с управляющими сигналами.

Регистр с приёмом информации параллельным кодом. Эти регистры предназначены для приёма, хранения и выдачи информации кода одного m-разрядного слова, т.е. приём и выдача информации осуществляется в параллельном коде, m-разрядный, регистр можно представить как совокупность одноразрядных регистров, имеющих общие шины управления.

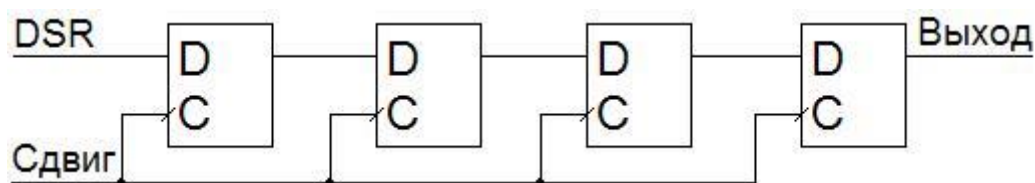
Различают, сдвигающие регистры, в которых возможен сдвиг хранимого кода и регистры без сдвига с приемом информации параллельным кодом.

Регистры – самые распространённые узлы цифровых устройств. Они оперируют с множеством связанных переменных, составляющих слово. Над словами выполняется ряд операций: приём, выдача, хранение, сдвиг в разрядной сетке, поразрядные логические операции.

Регистры сдвига применяют в качестве запоминающих устройств, качестве преобразователей последовательного кода в параллельный, в качестве устройств задержки.

Регистры состоят из разрядных схем, в которых имеются триггеры и, чаще всего, также и логические элементы. Действуют они как единое целое. В последовательных регистрах слова принимаются и выдаются разряд за разрядом. Их называют сдвигающими, так как тактирующие сигналы при вводе и выводе слов перемещают их в разрядной сетке. Сдвигающий регистр может быть нереверсивным (с однонаправленным сдвигом) или реверсивным (с возможностью сдвига в обоих направлениях).

Для современной схемотехники характерно построение регистров на триггерах D-типа, преимущественно с динамическим управлением. Внутри сдвигового регистра триггеры соединены последовательно, то есть выход первого соединён с входом второго и т.д.



№ такта	1	2	3	4
Q0	1	0	1	1
Q1	X	1	0	1
Q2	X	X	1	0
Q3	X	X	X	1

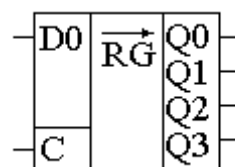


Рис 3. 1 – схема последовательного (сдвигового) регистра и таблица его работы

Входы синхронизации в последовательных (сдвиговых) регистрах, как и в параллельных регистрах, объединяются. Это обеспечивает одновременность смены состояния всех триггеров, входящих в состав последовательного (сдвигового) регистра.

Триггер задержки или D – триггер, который используют для создания регистров сдвига и регистров хранения, неотъемлемая часть любого микропроцессора.

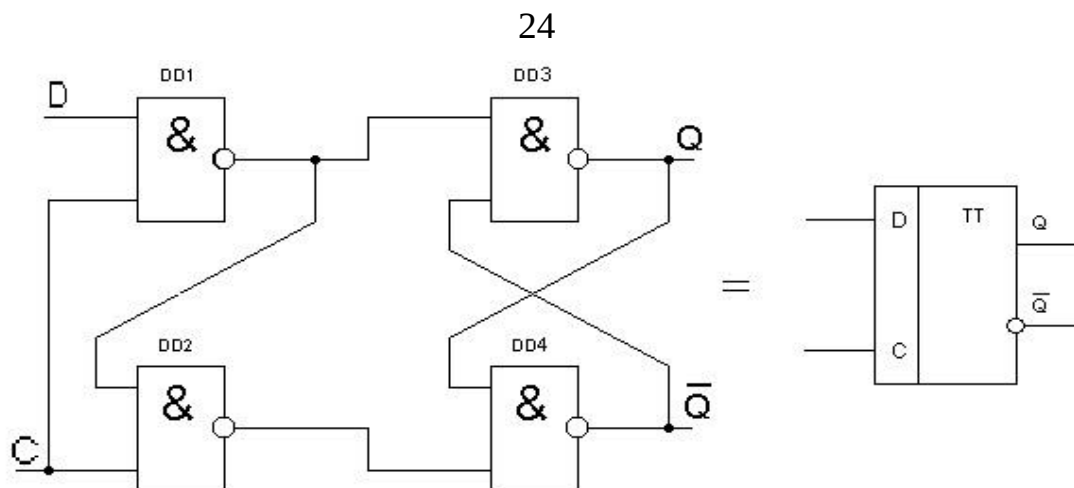


Рис 3. 2 – схема D-триггера

D – триггер имеет два входа – информационный и синхронизации. При состоянии $C=0$ триггер устойчив и при этом сигнал на выходе не зависит от сигналов, поступающих на информационный вход. В отличие от R-S триггера D – триггер по управляется синхроимпульсами по входу C, а информация записывается по входу D.

Эта особенность D – триггера обусловлена спецификой его применения, например в регистрах сдвига. Синхроимпульсы или тактовые $\Phi 1, \Phi 2, \Phi 3$ и т.д. постоянно подаются на вход C (на рисунках 3.4 и 3.6 первая строка на экране логического анализатора). При подачи информации, например 1 на вход D (вторая строка на экране логического анализатора рис 3.4) она (1) появляется на выходе Q триггера после прихода первого тактового импульса $\Phi 1$ (третья строка экране логического анализатора).

2. 3. Порядок выполнения работы

- 1) сформировать электрическую схему анализируемого устройства, приведенную на рисунке 3.3 с помощью встроенного редактора, для чего нужные элементы следует переместить с панели компонентов в рабочую область и соединить друг с другом с помощью проводников;
- 2) к схеме подключить необходимые тестовые инструменты: функциональный генератор, переключатель (клавиша пробел), логический анализатор, светодиодные индикаторы.
- 3) установить частоту функционального генератора 2Гц, прямоугольные импульсы, скважность 25% и напряжение 5 вольт в возникающем окне, при щелчке правой кнопкой мышки по данному элементу.
- 4) установить на логическом анализаторе частоту 10Гц в возникающем окне, при щелчке правой кнопкой мышки по окошку Set.
- 5) активизировать работу схемы нажатием на виртуальный выключатель питания;
- 6) убедиться по миганию светодиодами, что триггер работает в соответствии с описанной выше теорией.

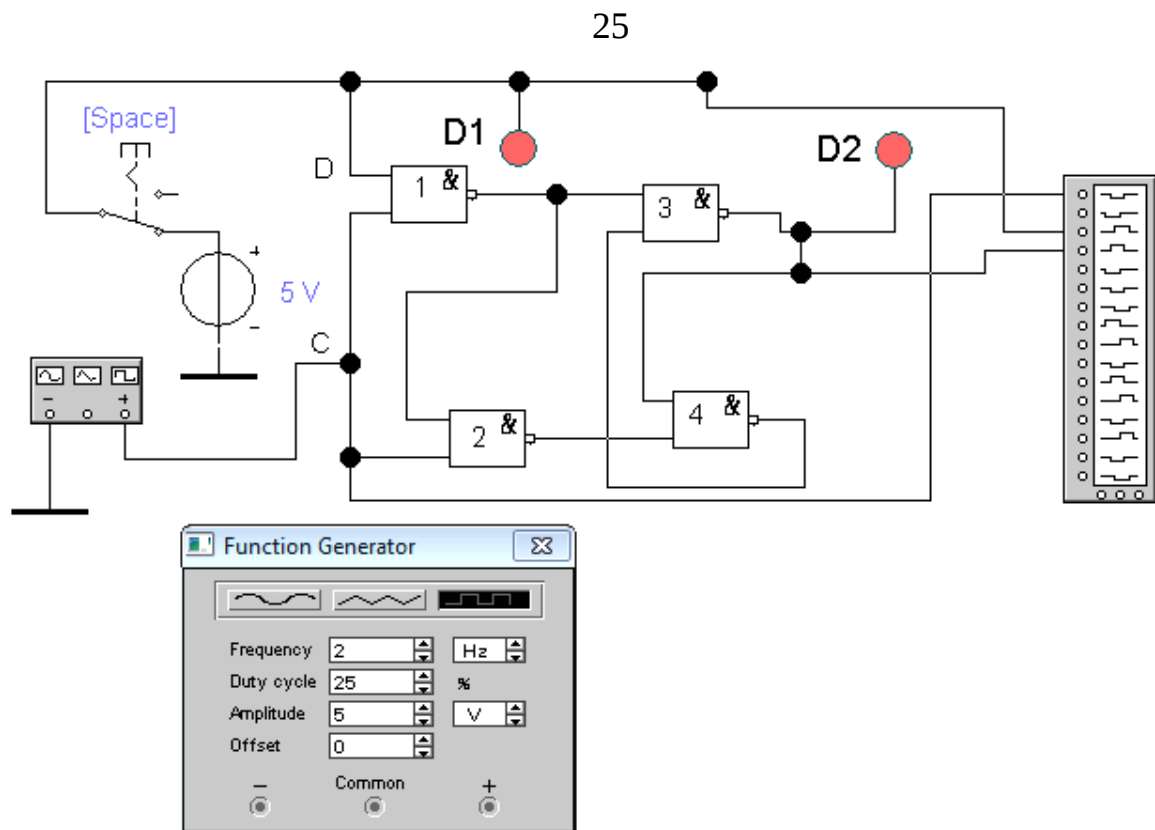


Рис. 3. 3 – принципиальная схема проверки работы D-триггера

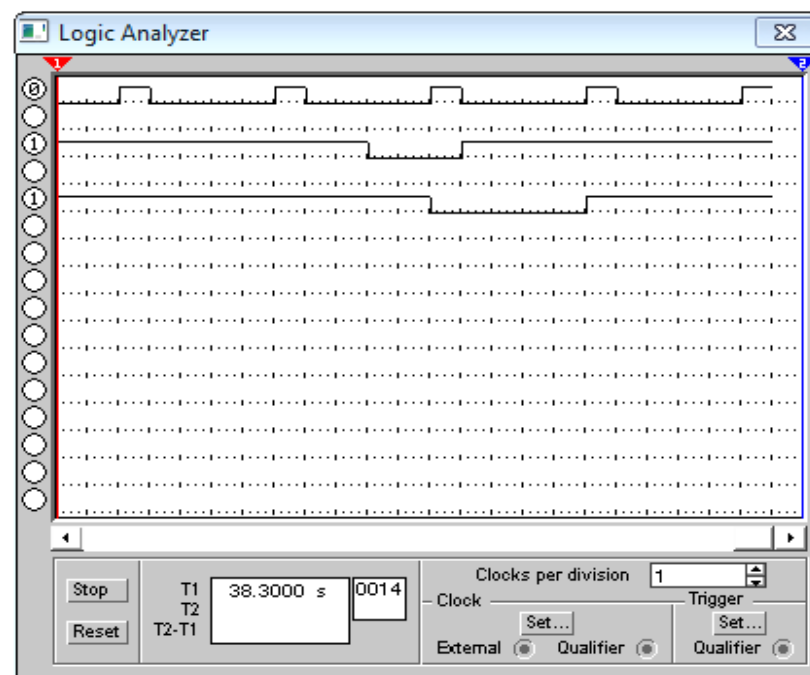


Рис. 3. 4 – осциллограммы работы D-триггера на экране логического анализатора.

- 7) получить на экране логического анализатора, с помощью кнопок управления представленные рисунке 3.4 осциллограммы.
- 8) сформировать электрическую схему анализируемого устройства – регистра сдвига, приведенную на рисунке 3.5.

- 9) к схеме подключить необходимые тестовые инструменты: функциональный генератор, переключатель, логический анализатор, светодиодные индикаторы.

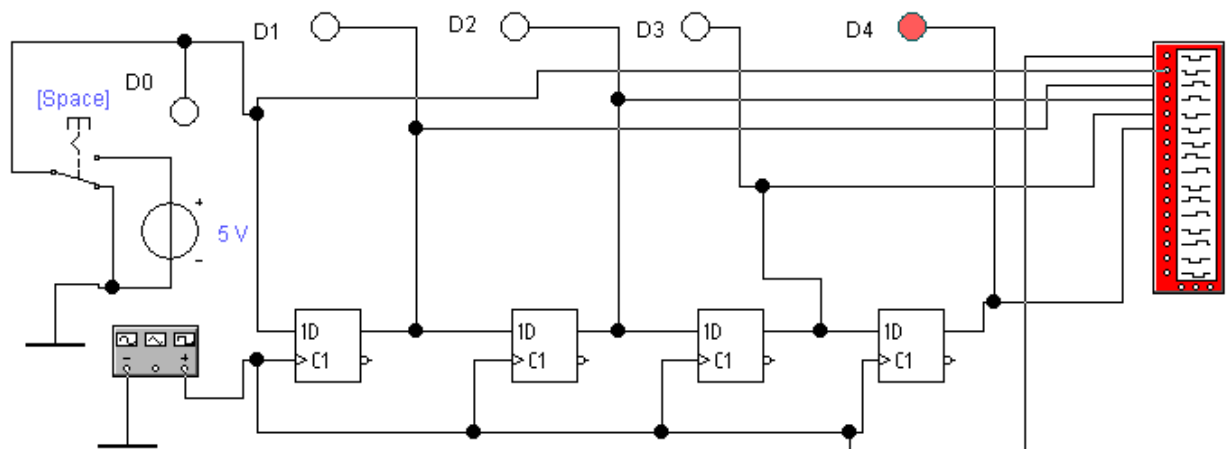


Рис. 3. 5 – принципиальная схема проверки работы регистра.

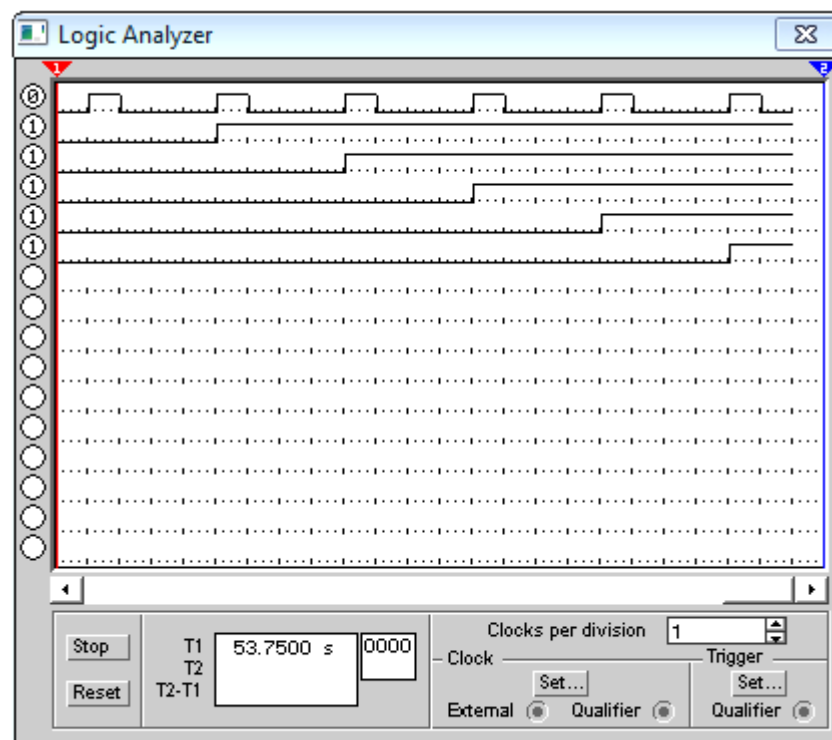


Рис. 3. 6 – осциллограммы работы регистра на экране логического анализатора.

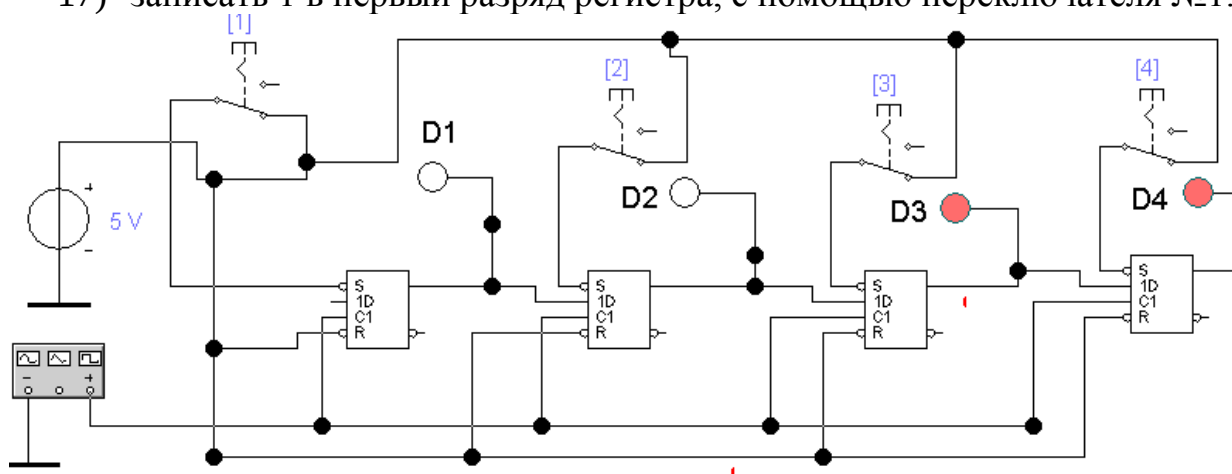
- 10) установить частоту функционального генератора 1гц, прямоугольные импульсы, скважность 25% и напряжение 5 вольт в возникающем окне, при щелчке правой кнопкой мышки по данному элементу.
- 11) установить на логическом анализаторе частоту 4гц в возникающем окне, при щелчке правой кнопкой мышки по окошку Set

- 12) убедиться по миганию светоиндикаторов, что регистр работает в соответствии с описанной выше теорией. Запись информации в регистр производится путем подачи D вход 0 или 1 путем нажатия на пробел (перебрасывается при этом переключатель).
- 13) заполнить таблицу 3.1 в соответствии с работой сдвигающего регистра на D– триггерах.
- 14) Предъявить преподавателю заполненную таблицу 3.1

Таблица 3.1

№такта Ф	Ф1	Ф2	Ф3	Ф4	Ф5	Ф6	Ф7	Ф8
Вход D0	1				0			
D1	0							
D2	0							
D3	0							
D4	0							

- 15) получить на экране логического анализатора, с помощью кнопок управления, представленные рисунке 3.6 временные диаграммы, на которых видно, что записанная по входу D информация в виде 0 или 1 сдвигается в регистре в соответствии с тактовыми импульсами.
- 16) сформировать электрическую схему регистра сдвига, с параллельным занесением информации, приведенную на рисунке 3.7.
- 17) записать 1 в первый разряд регистра, с помощью переключателя №1.

**Рис. 3.7 – принципиальная схема регистра сдвига с параллельной записью информации**

- 18) убедиться по миганию светоиндикаторов, что эта единица сдвигается по регистру.
- 19) записать 1 в второй разряд регистра, с помощью переключателя №2.
- 20) убедиться по миганию светоиндикаторов, что эта единица сдвигается по регистру.
- 21) скопировать полученные схемы и временные диаграммы, поясняющие работу регистров.
- 22) по результатам проведения лабораторной работы подготовить отчет.

1.4. Содержание отчета.

1. В отчете сделать вывод по результатам эксперимента.
2. Привезти полученные, в ходе эксперимента схемы, таблицу и осциллограммы.
3. Подробно описать принцип работы D –триггера по временным диаграммам, поясняющие работу устройства.
4. Подробно описать принцип работы регистра, основываясь на полученных результатах наблюдения за миганием светодиодов и вида осциллограмм.
4. Письменно ответить на вопросы, приведенные в пункте 1.5.

1.5. Контрольные вопросы

4. Каким образом происходит сдвиг информации в регистре?
5. Как с помощью переключателя (клавиша пробел) можно заносить последовательный код в регистр?
3. Назначение синхросигнала в работе универсального регистра.
5. Последовательность действий, выполняемых на регистрах с целью преобразования параллельного кода в последовательный код и обратно.

ЛАБОРАТОРНАЯ РАБОТА № 4

ИЗУЧЕНИЕ ПРИНЦИПА ДЕЙСТВИЯ СУММАТОРА

4.1. Цель работы

Изучить работу сумматоров

4.2. Теоретическая часть

Сумматор- это электронное устройство, выполняющее арифметическое сложение кодов двух чисел. Сумматоры применяются и для выполнения операции вычитания, но для этого осуществляются дополнительные преобразования кодов чисел.

В зависимости от системы счисления различают:

- двоичные сумматоры;
- двоично-десятичные;
- десятичные;
- и другие.

По количеству одновременно обрабатываемых разрядов складываемых чисел сумматоры бывают:

- одноразрядные;
- многоразрядные.

По числу входов и выходов одноразрядных двоичных сумматоров различают:

- четвертьсумматоры (элементы "сумма по модулю 2", то есть "исключающее ИЛИ"), имеют два входа для двух одноразрядных чисел и одним выходом, на котором реализуется их арифметическая сумма;

- полусумматоры, характеризующиеся наличием двух входов, на которые подаются одноимённые разряды двух чисел и двух выходов: на одном реализуется арифметическая сумма в данном разряде, а на другом - перенос в следующий (более старший разряд);

- полные одноразрядные двоичные сумматоры, характеризующиеся наличием трёх входов, на которые подаются одноимённые разряды двух складываемых чисел и перенос из предыдущего (более младшего) разряда и двумя выходами:

- на одном реализуется арифметическая сумма в данном разряде, а на другом - перенос в следующий (более старший разряд).

По способу представления и обработки складываемых чисел многоразрядные сумматоры подразделяются на:

- последовательные, в которых обработка чисел ведётся поочерёдно, разряд за разрядом на одном и том же оборудовании;

- параллельные, в которых слагаемые складываются одновременно по всем разрядам, и для каждого разряда имеется своё оборудование.

Параллельный сумматор в простейшем случае представляет собой n одноразрядных сумматоров, последовательно соединённых цепями переноса.

По способу выполнения операции сложения выделяются два типа сумматоров:

- комбинационный сумматор, выполняющий микрооперацию " $S=A+B$ ", в котором результат выдаётся по мере его образования;
- накапливающий сумматор, на вход которого операнды подаются последовательно с некоторой задержкой.

Сумматоры классифицируют:

- По принятой системе счисления и кодирования различают: двоичные, двоично-десятичные, десятичные и др;
- В зависимости от количества входов и выходов бывают: сумматоры по модулю 2, полусумматоры и полные сумматоры;
- По способу организации процесса суммирования одноразрядной суммирующей схемы: комбинационного типа, накапливающего типа и комбинированные;
- По способу организации цепей переноса между разрядами: с последовательным, с параллельным, с групповым и с одновременным переносами;
- По способу обработки многоразрядных чисел различают: последовательные, параллельные и комбинированные.

Для сложения многоразрядных чисел сумматор представляет собой набор одноразрядных сумматоров, имеющих входы для слагаемых и переноса из младшего разряда и выходы суммы и переноса в старший разряд.

Сумматор – комбинационное устройство, построенное на логических элементах и предназначенное для арифметического сложения двоичных чисел (двух n -разрядных двоичных кодов). На электрических схемах сумматор обозначается как SM.

Особенность арифметического сложения состоит в том, что учитывается перенос из младшего разряда при суммировании текущего разряда, и формируется перенос в следующий разряд суммы – в отличие от логического сложения, при котором перенос не формируется.

A = 1011	+	1 1 1 0	P – перенос
B = 1110	+	1 0 1 1	A – разряды слагаемого
	+	1 1 1 0	B – разряды слагаемого
Перенос из старшего разряда суммы	–	1	
		1 0 0 1	S – разряды суммы

Рис. 4.1 – Принцип арифметического сложения двоичных чисел

Сумматоры – это цифровые функциональные устройства, предназначенные для выполнения операции сложения чисел, представленных в различных кодах.

Сумматор по модулю два – Это устройство с двумя входами (a и b), на выходе у которого сигнал "1" появляется только в том случае, когда на входах действуют противоположные сигналы, т. е. "0" и "1". Сумматор не обладает памятью. Его таблица истинности и логическое уравнение имеют вид:

Таблица 4.1

a	b	y
0	0	0
0	1	1
1	0	1
1	1	0

$$y = \bar{a}b \vee a\bar{b}$$

Название “по модулю два” этот сумматор получил потому, что y соответствует значению младшего разряда при суммировании одноразрядных двоичных чисел A и B . На рисунке 4.2 представлена схема сумматора по модулю два.

$$y = \bar{a}b \vee a\bar{b} = \overline{\overline{\bar{a}b} \cdot \overline{a\bar{b}}} = \overline{\overline{ab} \cdot \overline{ab}} = \overline{ab \cdot ab}$$

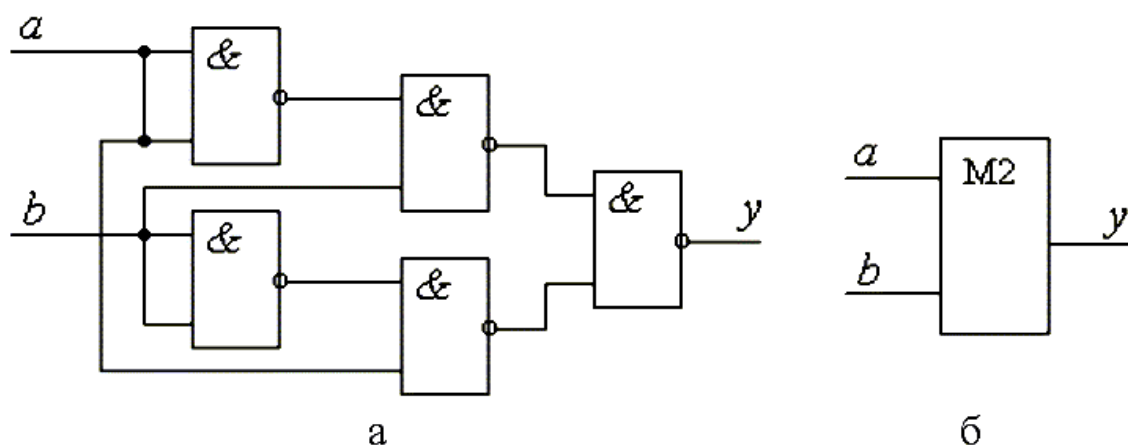


Рис. 4.2 – Реализация сумматора по модулю два: а – принципиальная схема; б – функциональная схема

Полусумматор - Обеспечивает операцию сложения двух одноразрядных двоичных чисел a и b . Так как при $a = 1$ и $b = 1$ получается перенос единицы в следующий разряд, полусумматор должен иметь два выхода: с одного снимается сигнал суммы по модулю два, а с другого - сигнал переноса.

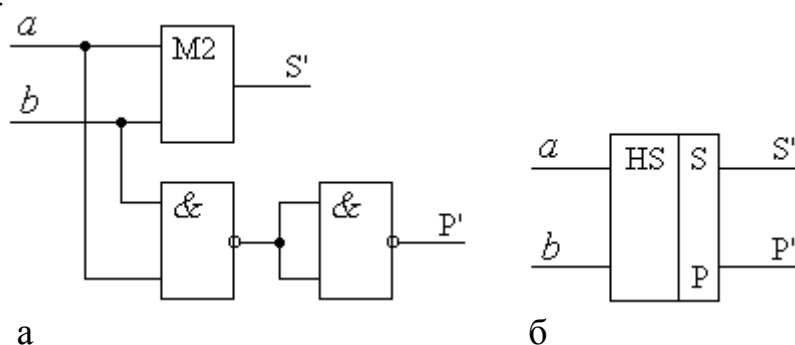


Рис. 4.3 – Схема полусумматора: а – реализация в базисе И–НЕ; б – условное обозначение

Таблица истинности полусумматора и его логические уравнения имеют вид: **Таблица 4.2**

a	b	S'	P'
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S' = \bar{a}b \vee a\bar{b}$$

Условное обозначение полусумматора на схемах – HS (halfsum – полусумма), а полного сумматора – SM.

Полный сумматор - Это устройство для сложения трех одноразрядных двоичных чисел a , b , c , где c - сигнал переноса из предыдущего младшего разряда. Имеет два выхода S (сумма) и P (перенос).

Полный сумматор можно построить из двух полусумматоров отсюда и название – полусумматор.

2.3. Порядок выполнения работы

- 1) сформировать электрическую схему сумматора по модулю два, приведенную на рисунке 4.4 с помощью встроенного редактора, для чего нужные элементы следует переместить с панели компонентов в рабочую область и соединить друг с другом с помощью проводников;
- 2) к схеме подключить необходимые тестовые инструменты: источник постоянного тока, светодиодный индикатор и переключатели.
- 3) активизировать работу схемы нажатием на виртуальный выключатель питания;

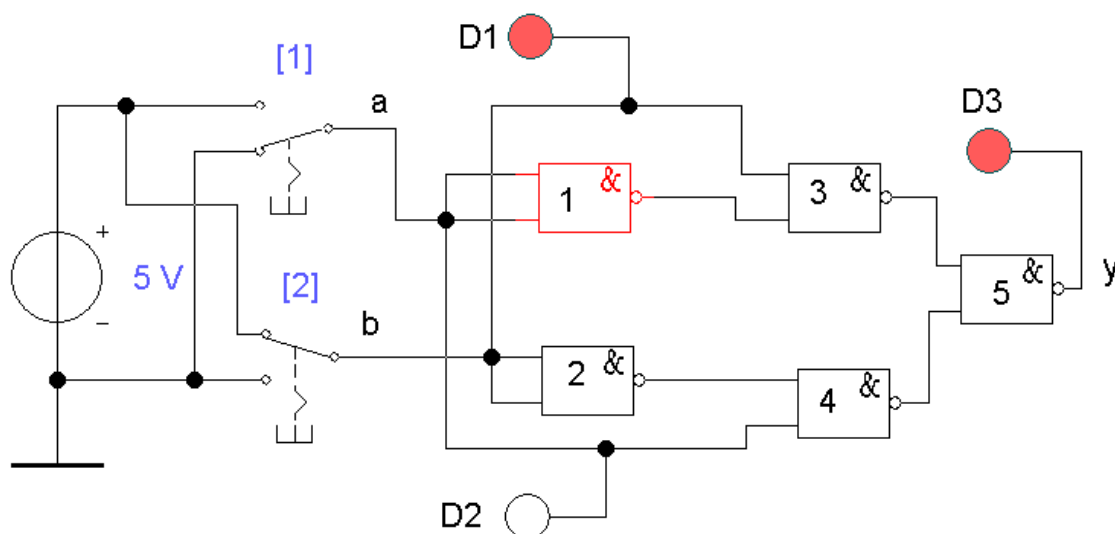


Рис. 4. 4 – принципиальная схема сумматора по модулю 2

4) убедиться по миганию светоиндикаторов, что сумматор работает в соответствии с описанной выше теорией. Для этого с помощью переключателей 1 и 2 устанавливать на входе сумматора комбинацию 0 и 1 в соответствии с таблицей 4.1

5) по миганию светоиндикатора D3 убедиться, что сумматор работает в соответствии с таблицей 4.1. Привести в отчете таблицу работы сумматора.

6) сформировать электрическую схему полусумматора, приведенную на рисунке 4.5 с помощью встроенного редактора, для чего нужные элементы следует переместить с панели компонентов в рабочую область и соединить друг с другом с помощью проводников;

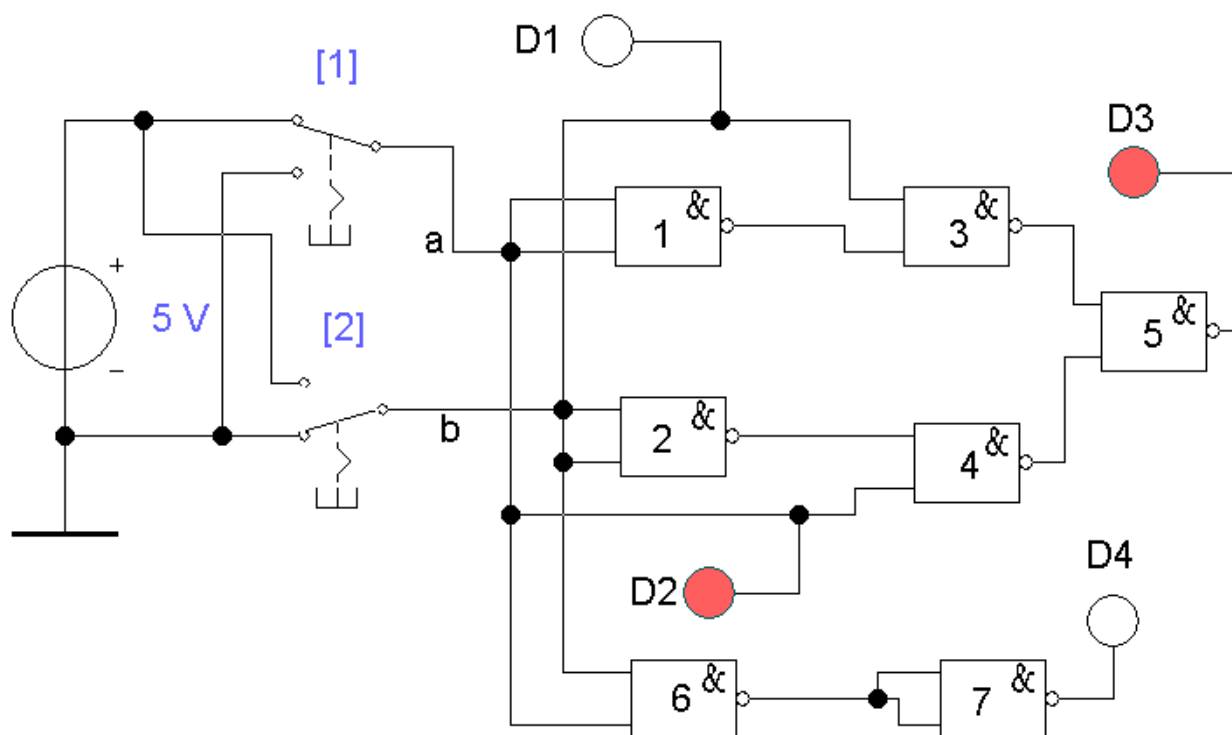


Рис. 4. 5 – принципиальная схема проверки работы полусумматора

7) убедиться по миганию светоиндикаторов, что полусумматор работает в соответствии с описанной выше теорией. Для этого с помощью переключателей 1 и 2 устанавливать на входе сумматора комбинацию 0 и 1 в соответствии с таблицей 4.2

8) сформировать электрическую схему полусумматора, приведенную на рисунке 4.6 с помощью встроенного редактора, для чего нужные элементы следует переместить с панели компонентов в рабочую область и соединить друг с другом с помощью проводников;

9) убедиться по миганию светоиндикаторов, что полусумматор работает точно также, как и собранный на элементах И=НЕ. Для этого с помощью переключателей 1 и 2 устанавливать на входе сумматора комбинацию 0 и 1 в соответствии с таблицей 4.2

10) скопировать полученные схемы и заполнить таблицы, поясняющие работу сумматоров.

11) по результатам проведения лабораторной работы подготовить отчет.

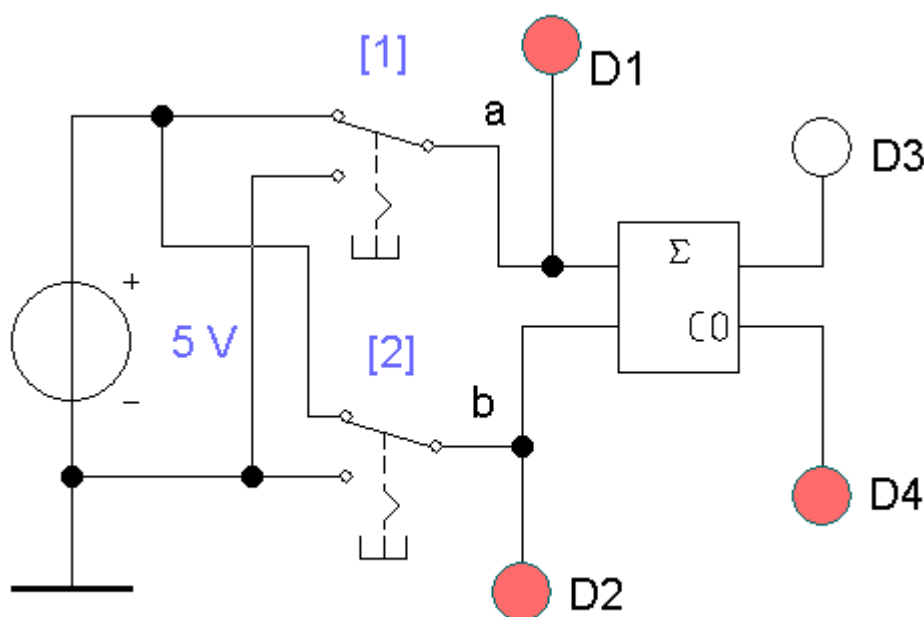


Рис. 4. 6 – принципиальная схема проверки работы полусумматора построенного на элементе HS

1.4. Содержание отчета.

1. В отчете сделать вывод по результатам эксперимента.
2. Привести полученные, в ходе эксперимента схемы и таблицу.
3. Подробно описать принцип работы сумматора по модулю два, используя данные записанные в таблицах и поясняющие работу устройства.
4. Подробно описать принцип полусумматора основываясь на полученных результатах наблюдения за миганием светодиодов.
4. Письменно ответить на вопросы, приведенные в пункте 1.5.

1.5. Контрольные вопросы

6. В чем состоит основное отличие схем приведенных на рисунке 4.4 и 4.5?
2. Для чего на рисунке 4.5 используются элементы И-НЕ №6 и №7?
3. Каково назначение переключателей в рассматриваемых схемах сумматоров?
4. Каким образом происходит в сумматоре перенос единицы в следующий разряд?

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Микропроцессоры в 3 кн. Кн. 1. Архитектура и проектирование микроЭВМ. Организация вычислительных процессов: учеб. для вузов/ П.И. Нестеров, В.Ф. Шаньгин, В.Д. Горбунов и др.; под ред. Л.Н. Преснухина. – М.: Высш. шк., 1988. – 495 с.

2. Микропроцессоры в 3 кн. Кн.2. Средства сопряжения. Контролирующие и информационные системы: учеб. для вузов/ В.Д. Вернер, В.В. Воробьев, А.В. Горячев и др.; под ред. Л.Н. Преснухина. – М.: Высш. шк., 1988. – 383 с.

3. Системы программного управления промышленными установками и робототехническими комплексами: учеб. Пос. для вузов/ Б.Г. Коровьев, Г.И. Прокофьев, Л.Н. Рассудов. – Л.: Энергоатомиздат, 1990. – 352 с.

4. Управляющие вычислительные комплексы: учеб. пос./ Н.Л. Прохоров, Г.А. Егоров, В.Е. Крассовский и др. – М.: Финансы и статистика, 2003. – 352 с.

5. Электротехника и электроника в экспериментах и упражнениях: Практикум на Electronics Workbench: В 2-х томах /Под общей редакцией Д.И.Панфилова. М.: ДОДЭКА, 2000. – 520 с.

