

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное автономное образовательное
учреждение высшего образования
«СЕВАСТОПОЛЬСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»

Институт ядерной энергии и промышленности

Ю.М. Быковский, А.А. Скидан

***СБОРНИК ПРАКТИЧЕСКИХ ЗАНЯТИЙ
И ЛАБОРАТОРНЫХ РАБОТ***

по дисциплинам

“МИКРОПРОЦЕССОРНАЯ ТЕХНИКА”

“ЭЛЕКТРОНИКА И МИКРОПРОЦЕССОРНАЯ ТЕХНИКА”

Учебное пособие

Севастополь
СевГУ
2018

УДК 681.142:621.382. (075.8)
Б953

Р е ц е н з е н т ы:

А.В. Углов - канд. техн. наук;
Ю.Г. Дикусар - канд. техн. наук

Быковский Ю.М.

Б953 Сборник практических и лабораторных работ по дисциплинам “Микропроцессорная техника” и “Электроника и микропроцессорная техника”: учеб. пособие / Ю.М. Быковский, А.А. Скидан - Севастополь: СевГУ, 2018. – 162 с.: ил.

Изложены методические указания проведения практических и лабораторных работ по изучению микроэлементной базы цифровой и импульсной техники, входящей в состав систем автоматики и информационно-измерительных комплексов (ИИК) современных производств

Предназначено для студентов института, изучающих дисциплины “Микропроцессорная техника” и “Электроника и микропроцессорная техника”, а также будет полезным при курсовом и дипломном проектировании в части разработки вопросов цифровой электронной схемотехники студентами очной и заочной форм обучения по специальностям: 14.05.02 “Атомные станции: проектирование, эксплуатация и инжиниринг”, специализации «Системы контроля и управления атомных станций» 7.092501 “Автоматизированное управление технологическими процессами” и 7.090601 “Электрические станции”.

УДК 681.142:621.382. (075.8)

Рассмотрено и рекомендовано Ученым советом института в качестве учебного пособия для студентов очной и заочной форм обучения по специальностям: 14.05.02 “Атомные станции: проектирование, эксплуатация и инжиниринг”, специализации «Системы контроля и управления атомных станций» 13.03.02 “Электроэнергетика и электротехника”

О Г Л А В Л Е Н И Е

Список принятых сокращений.....	8
Предисловие	9
1 Лабораторная установка	10
1.1 Описание лабораторной установки	10
1.2 Методика восстановления работоспособности исследуемой схемы	13
2 Организационно-методические указания	15
2.1 Общая методика проведения практических занятий и организация работы в лаборатории	15
2.2 Порядок выполнения практической работы и требования к содержанию отчета	16
2.3 Инструкция по технике безопасности при выполнении лабораторных и практических работ	17
3 Лабораторные и практические работы (Лр и Пр).....	19
3.1Пр 1–Изучение и исследование логических элементов в интегральном исполнении	19
3.1.1 Методические указания	19
3.1.2 Порядок выполнения работы	20
3.1.3 Содержание отчета	22
3.1.4 Вопросы для самоконтроля	22
3.1.5 Реализация логических функций на элементах 2И-НЕ ...	23
3.2 Лр 1–Синтез и исследование RS– триггеров	24
3.2.1 Методические указания	24
3.2.2 Порядок выполнения работы	26
3.2.2.1 Исследование асинхронного RS-триггера в базисе И-НЕ	26
3.2.2.2 Исследование синхронного RS-триггера в базисе И-НЕ	27
3.2.2.3 Исследование синхронных RS-триггеров с приоритетом	28
3.2.3 Содержание отчета	29
3.2.4 Вопросы для самоконтроля	29
3.3 Лр 2–Синтез и исследование работы D- и JK– триггеров	30
3.3.1 Методические указания	30
3.3.2 Триггеры лабораторной установки	32
3.3.2.1 D-триггеры (микросхема K155TM2)	32
3.3.2.2 JK-триггеры (микросхема K155TB1)	34
3.3.2.3 Параметры интегральных микросхем K155TM2, K155TB1	37

3.3.3	Порядок выполнения работы	38
3.3.3.1	Исследование D-триггера в базисе Шеффера И-НЕ..	38
3.3.3.2	Исследование работы D-триггера в интегральном исполнении	39
3.3.3.3	Исследование работы D-триггера в режиме Т-триггера	40
3.3.3.4	Исследование работы JK-триггера в интегральном исполнении	40
3.3.3.5	Дополнительные исследования возможностей JK-триггера ИМС K155ТВ1	42
3.3.4	Содержание отчета	43
3.3.5	Вопросы для самоконтроля	43
3.4 Лр 3–Синтез и исследование работы		
кодирующих устройств		44
3.4.1	Методические указания	44
3.4.2	Дешифратор-демультиплексор (микросхема K155ИД3)	45
3.4.3	Порядок выполнения работы	48
3.4.3.1	Синтез и исследование работы мультиплексора	48
3.4.3.2	Синтез и исследование работы демультиплексора	49
3.4.3.3	Синтез и исследование работы шифратора	51
3.4.3.4	Синтез и исследование работы линейного дешифратора	51
3.4.3.5	Исследование работы дешифратора – демультиплексора K155ИД3	52
3.4.4	Содержание отчета	53
3.4.5	Вопросы для самоконтроля	53
3.5 Лр 4–Синтез и исследование работы		
преобразователей кодов		54
3.5.1	Методические указания	54
3.5.2	Порядок выполнения работы	55
3.5.2.1	Синтез и исследование работы преобразователя прямого кода в обратный	55
3.5.2.2	Синтез и исследование работы преобразователя прямого кода в дополнительный	56
3.5.2.3	Синтез и исследование работы преобразователя двоично-десятичного кода в циклический код Грея...	58
3.5.2.4	Синтез и исследование преобразователя циклического кода Грея в двоично-десятичный	59

3.5.3	Содержание отчета	61
3.5.4	Вопросы для самоконтроля	61
3.6 Лр 5–Исследование работы регистров.....		62
3.6.1	Методические указания 60	
3.6.2	Порядок выполнения работы	62
3.6.2.1	Исследование работы однофазного параллельного регистра	63
3.6.2.2	Исследование работы парафазного параллельного регистра	65
3.6.2.3	Исследование работы последовательного регистра сдвига	66
3.6.2.4	Исследование работы универсального восьмираз- рядного синхронного регистра сдвига К155ИР13	68
3.6.3	Содержание отчета	70
3.6.4	Вопросы для самоконтроля	71
3.7 Лр 6–Синтез и исследование работы сумматоров.....		72
3.7.1	Методические указания	72
3.7.2	Порядок выполнения работы	74
3.7.2.1	Синтез и исследование комбинационного полусумматора	74
3.7.2.2	Синтез и исследование одноразрядного комбинационного сумматора	75
3.7.2.3	Исследование работы последовательного многоразрядного комбинационного сумматора	76
3.7.2.4	Исследование работы многоразрядного параллельного сумматора в интегральном исполнении	78
3.7.3	Содержание отчета	79
3.7.4	Вопросы для самоконтроля	80
3.8Лр 7–Синтез и исследование работы счетчиков и пересчетных схем.....		81
3.8.1	Методические указания	81
3.8.2	Порядок выполнения работы	83
3.8.2.1	Синтез и исследование работы асинхронного суммирующего (вычитающего) двоичного счетчика	83
3.8.2.2	Синтез и исследование работы пересчетной схемы	85
3.8.2.3	Синтез и исследование работы реверсивного двоичного счетчика	85

3.8.2.4	Исследование работы реверсивного двоичного счетчика на микросхеме K155ИЕ7	87
3.8.3	Содержание отчета	89
3.8.4	Вопросы для самоконтроля	90
3.9	Пр 2 – Изучение принципов организации микропроцессоров и обучение работе на МК	91
3.9.1.	Методические указания	91
3.9.2.	Описание учебного микропроцессорного комплекта	92
3.9.2.1	Назначение и основные технические характеристики	92
3.9.2.2	Устройство УМК	92
3.9.2.3	Назначение органов управления и индикации	95
3.9.2.4	Распределение адресного пространства памяти.	98
3.9.2.5	Системная программа « Монитор»	98
3.9.2.6	Включение, запуск и выключение УМК	99
3.9.3.	Порядок выполнения работы	100
3.9.3.1.	Ввод команд	100
3.9.3.2.	Просмотр и модификация содержимого ячейки памяти	100
3.9.3.3.	Просмотр и модификация содержимого Регистров МП.....	103
3.9.3.4	Заполнение массива памяти константой	106
3.9.3.5	Зачисление контрольной суммы массива памяти ...	107
3.9.3.6	Перемещение массива памяти ОЗУ	108
3.9.3.7	Выполнение программы пользователя	111
3.9.4.	Содержание отчета	113
3.9.5.	Вопросы для самоконтроля	113
3.10.Пр	3–Программирование арифметических операций	114
3.10.1	Методические указания	114
3.10.2	Команды арифметических операций	115
3.10.3	Порядок выполнения работы	117
3.10.3.1	Пример программирования арифметических операций.	117
3.10.3.2	Программирование арифметических операций над восьмиразрядными числами	122
3.10.3.3	Программирование арифметических операций над шестнадцатиразрядными числами	124
3.10.3.4.	Вычисление адресов элементов массива	126
3.10.4.	Содержание отчета	126

3.10.5. Вопросы для самоконтроля	126
3.11.Пр 4–Программирование логических операций	127
3.11.1. Методические указания	127
3.11.2 Команды логических операций	128
3.11.3 Порядок выполнения работы	130
3.11.3.1 Пример программирования логических операций	130
3.11.3.2 Программирование логических операций над восьмиразрядными числами	133
3.11.3.3 Программирование логических операций над шестнадцатиразрядными числами	135
3.11.3.4 Программирование операций сравнения двоичных чисел	136
3.11.4 Содержание отчета	140
3.11.5 Вопросы для самоконтроля	140
Заключение	141
Литература	142
Приложения	143
Приложение А – Эксплуатационные характеристики некоторых микросхем серии K155	144
Приложение Б – Графические параметры микросхемы K155ИЕ5	145
Приложение В – Двуместные ФАЛ	146
Приложение Г – Основные законы и правила алгебры логики	147
Приложение Д – Структурная схема микропроцессора КР580ИК80А	149
Приложение Е – Система команд микропроцессора КР580ИК80А	150
Приложение Ж –Таблица команд микропроцессора КР580ИК80А.....	162

СПИСОК ПРИНЯТЫХ СОКРАЩЕНИЙ

АЛУ – арифметико-логическое устройство
БИС – большая интегральная схема
БП – блок питания
ГОИ – генератор одиночных импульсов;
ЕСКД – единая система конструкторской документации
ИИК – информационно-измерительный канал
ИМС – интегральная микросхема;
КОП – код операции
ЛЭ – логический элемент;
МП – микропроцессор;
ОЗУ – оперативное запоминающее устройство
ОУ – операционное устройство
ПДП – прямой доступ к памяти
ПЗУ – постоянное запоминающее устройство;
ППЗУ – перепрограммируемое постоянное
запоминающее устройство
РГ – регистр
РОН – регистр общего назначения
РПЗУ – репрограммируемое запоминающее устройство
РТЛ – резисторно-транзисторная логика
СС – система счисления
Т – одноктактный триггер
ТБ – техника безопасности;
ТТ – двухтактный триггер
ТТЛ – транзисторно-транзисторная логика
УГО – условное графическое обозначение;
УМК – учебный микропроцессорный комплект;
УУ – устройство управления
ФАЛ – функция алгебры логики;
ФС – функциональная схема
ЦА – цифровой автомат;
ЭВМ – электронная вычислительная машина
ЯП – ячейка памяти;
CD–шифратор
СТ – счетчик
ДС - дешифратор
DMX – демультиплексор
MUX - мультиплексор
RG - регистр
SM - сумматор
X/Y – преобразователь кода

ПРЕДИСЛОВИЕ

Современное развитие микроэлектроники характеризуется широким внедрением цифровой техники во все сферы человеческой деятельности, важнейшие из которых связаны с организацией и автоматизацией управления сложными технологическими комплексами. И основой технической базы современных информационно – измерительных и управляющих систем стали интегральные микросхемы, позволившие в принципе изменить пути решения многих сложных технических проблем.

Очевидно, что эффективность эксплуатации подобных систем предполагает высокий уровень квалификации обслуживающего персонала, его способность грамотно оценить возникшую, например, аварийную ситуацию и принять правильное решение по ее устранению. И первые шаги на пути достижения профессионального мастерства студенты делают в стенах института.

При изучении основ цифровой и импульсной техники существенное значение имеют лабораторные и практические занятия, целью которых является:

- практическое закрепление теоретических знаний по основам схемотехники логических элементов в интегральном исполнении;
- обучение работе на универсальной лабораторной установке по исследованию логических элементов и узлов цифровой автоматики и ЭВМ.
- привитие практических навыков исследования работы и анализа схем, реализующих двуместные функции алгебры логики.

В процессе выполнения лабораторных работ осуществляется связь теории с практикой. Студенты приобретают практические навыки в обращении с приборами, развивают наблюдательность, приучаются глубже анализировать физические процессы, приобретают более полные знания изучаемого явления, прибора или устройства. Лабораторные занятия способствуют развитию навыков, необходимых для практической, исследовательской и изобретательской работы.

Настоящее учебное пособие является руководством по подготовке и проведению лабораторных и практических работ и может служить дополнительным учебным материалом при изучении соответствующих дисциплин электронной схемотехники.

Авторы выражают признательность бывшим сотрудникам института Чеверову И.В. и Кущеву В.Ю., проделавшим большую организационную работу по становлению учебной дисциплины “Микропроцессорная техника”, в русле которой лежат отраженные в пособии практические и лабораторные работы.

1. ЛАБОРАТОРНАЯ УСТАНОВКА

1.1. Описание лабораторной установки

Лабораторная установка является универсальным устройством и предназначена для изучения принципа действия и исследования работы логических элементов и узлов устройств цифровой автоматики и ЭВМ, а также функциональных узлов ЭВМ.

Установка выполнена в настольном исполнении в едином корпусе. Все органы управления, индикации и коммутации выведены на лицевую панель, отдельно представленную на рисунке 1.1.

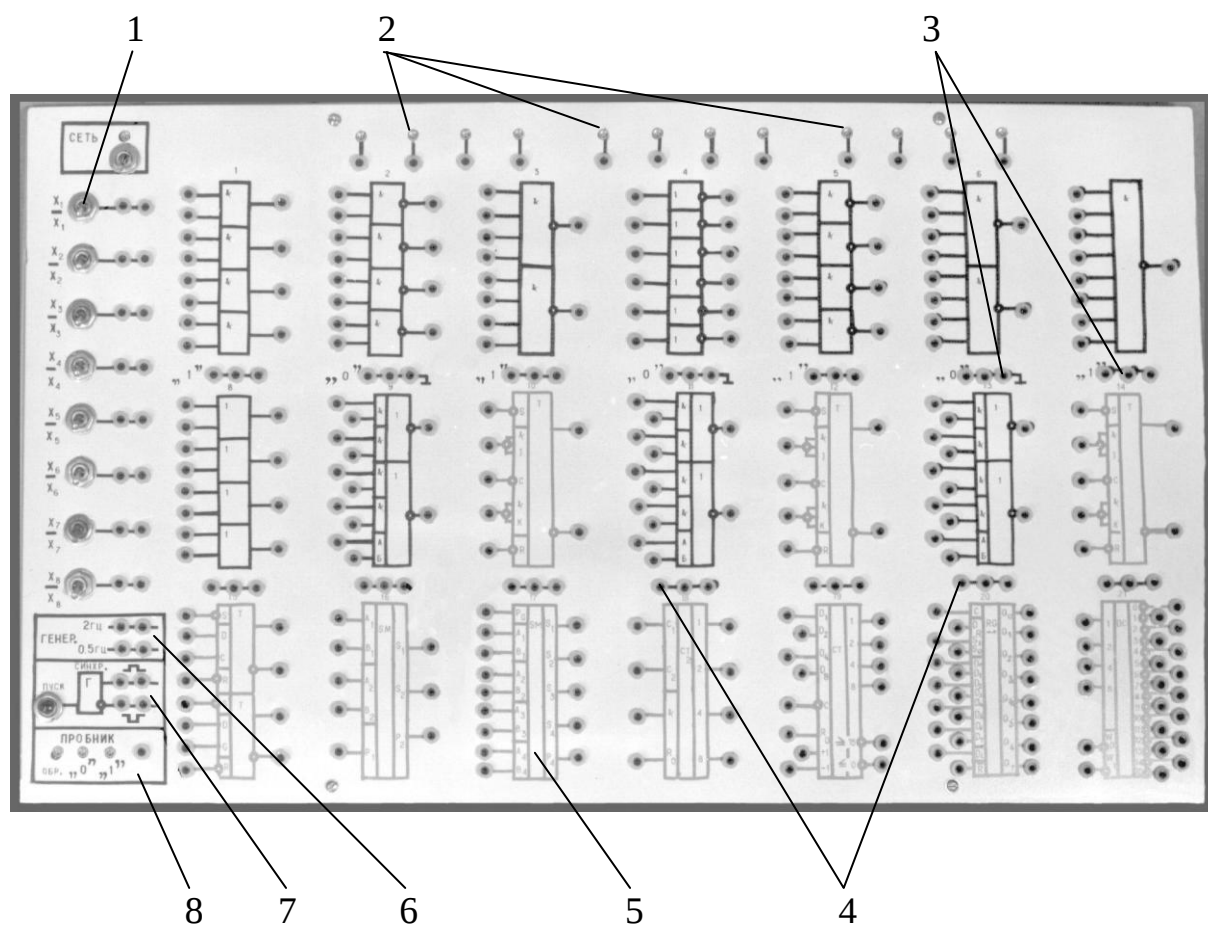


Рисунок 1.1 – Лицевая коммутационная панель

1 – тумблерный регистр; 2 – светодиодное табло; 3 – размножители сигналов логических 1 и 0; 4 – изолированные размножители; 5 – исследуемые интегральные элементы; 6 – низкочастотный синхрогенератор; 7 – генератор одиночных импульсов; 8 – логический пробник.

На лицевой панели установки расположены следующие ее элементы. В левом верхнем углу в отдельном поле расположены тумблер и светодиод индикации подачи электропитания 220 В 50 Гц. В поле имеется надпись "СЕТЬ". Под ними вертикально расположен восьмиразрядный тумблерный регистр $X_1...X_8$ (поз.1). Он предназначен для задания двоичного кода восьмиразрядного слова информации в проводимых исследованиях. Тумблеры имеют два положения: X и $\bar{X}$. Если тумблер установлен в нижнее положение, это соответствует заданию сигнала низкого уровня $\bar{X}$ или, что то же, сигнала логического нуля, если в верхнее – высокого уровня X или логической единицы.

В верхней части панели горизонтально расположено двенадцатиразрядное световое табло (поз.2), предназначенное для визуального контроля значений входных и выходных сигналов исследуемых элементов и узлов, а также наблюдений за их работой. Для удобства чтения чисел и наблюдения, особенно в двоично-десятичном коде, табло разделено на три части, каждая из которых соответствует двоичной тетраде. Свечение светодиода соответствует высокому уровню сигнала (логической единице "1"). Отсутствие свечения свидетельствует о низком уровне сигнала "0" или сигнале логического нуля.

Лабораторная установка содержит набор интегральных микросхем (ИМС) серии K155. Все микросхемы пронумерованы, их номера указаны над условными графическими обозначениями (УГО), выгравированными на лицевой панели. Для удобства восприятия, УГО логических элементов выполнены синим цветом (темный контур на рисунке 1.1), а логических устройств и функциональных узлов ЭВМ – красным (светлый контур на рисунке 1.1). Перечень ИМС, используемых в установке, приведен в таблице 1.1, а основные параметры некоторых из них отражены в приложении А. Все входы и выходы ИМС соединены с гнездами, которые выведены на верх панели для осуществления коммутационных соединений. Соединение ИМС в схему производится проводниками со штекерными наконечниками. В комплект каждой лабораторной установки входит до 30 соединительных проводов различной длины и конструкции. Сами ИМС смонтированы печатным монтажом на плате из текстолита, расположенной внутри корпуса лабораторной установки. Все используемые микросхемы получают стабилизированное электропитание +5 В от внутреннего источника вторичного электропитания, который рассчитан на ток нагрузки 3 А и имеет защиту от перегрузки.

Для удобства сборки исследуемых схем и задания необходимых режимов работы ИМС на панели установки между рядами УГО предусмотрены два типа шин:

- шины (между первым и вторым рядами ИМС, поз.3 на рисунке 1.1), с напряжением, соответствующим сигналам логических уровней 1 и 0;
- изолированные шины (между вторым и третьим рядами ИМС, поз.4 на рисунке 1.1), используемые для разветвления цепей.

Таблица 1.1 – Интегральные микросхемы лабораторной установки

Номер ИМС	Тип	Кол-во	Функциональное назначение
1	K155ЛИ1	1	Четыре элемента 2И
2, 5	K155ЛА3	2	Четыре элемента 2И - НЕ
3, 6	K155ЛА1	2	Два элемента 4И - НЕ
4	K155ЛН1	1	Шесть элементов НЕ
7	K155ЛА2	1	Элемент 8И - НЕ
8	K155ЛЛ1	1	Четыре элемента 2ИЛИ.
9, 11, 13	K155ЛР1	3	Два элемента 2-2И-2ИЛИ-НЕ
10, 12, 14	K155ТВ1	3	JK-триггер с логикой 3И
15	K155ТМ2	1	Два D – триггера
16	K155ИМ2	1	Двухразрядный полный сумматор
17	K155ИМ3	1	Четырехразрядный сумматор
18	K155ИЕ5	1	Двоичный счетчик
19	K155ИЕ7	1	Четырехразрядный двоичный реверсивный счетчик
20	K155ИР13	1	Универсальный восьмиразрядный, синхронный регистр сдвига
21	K155ИД3	1	Дешифратор – демультимплексор 4 линии на 16 (преобразование двоично-десятичного кода в десятичный)

Для синхронизации исследуемых узлов в лабораторной установке предусмотрено два генератора: низкочастотный и одиночных импульсов.

Низкочастотный генератор (поз.6) предназначен для синхронизации работы функциональных узлов ЭВМ при их исследовании, он генерирует синхроимпульсы частотой 2 и 0,5 Гц. Эта частота выбрана для удобства визуального наблюдения за работой цифровых устройств с помощью

светодиодного табло 2. Синхроимпульсы частотой 0,5 Гц образуются путем деления основной частоты импульсов 2 Гц на четыре. Выходные клеммы низкочастотного генератора находятся в поле “ГЕНЕР.”, расположенном в левом нижнем углу панели.

Генератор одиночных импульсов (поз.7) используется при изучении работы узлов ЭВМ при потактном выполнении команд. Такой режим важен для понимания взаимодействия сигналов, поскольку в реальном масштабе времени затруднено визуальное наблюдение последовательности выполнения микрокоманд. При нажатии кнопки “ПУСК” (см. в левом нижнем углу поле “СИНХР.”) генератор вырабатывает два одиночных прямоугольных импульса: положительной и отрицательной полярности, т.е. биполярные сигналы. Работа генератора одиночных импульсов синхронизирована с работой генератора низкой частоты, т.е. одиночные импульсы на его выходе появляются одновременно с синхроимпульсами.

Для проверки исправности используемых ИМС в установке предусмотрен логический пробник (поз.8). Он позволяет определить три состояния установки и ее элементов:

- обрыв в линии связи;
- состояние логической единицы;
- состояние логического нуля.

Каждое из этих состояний индицируется свечением светодиода в поле пробника, которое расположено под полями генераторов. Для обеспечения устойчивой работы при переключении тумблеров тумблерного регистра в лабораторной установке применена схема устранения так называемого "дребезга контактов". Эта схема включает в себя восемь триггерных ячеек, входы которых подключены к тумблерам X1...X8, а выходы к гнездам тумблерного регистра. Применение триггерных ячеек для формирования сигналов высокого и низкого уровня, имеющих крутые фронты, предотвращает ложное срабатывание ИМС и исследуемых узлов от “дребезга контактов” при их переключении.

1. 2. Методика восстановления работоспособности исследуемой схемы

Нарушение работоспособности исследуемой схемы может быть вызвано следующими причинами:

- ошибками при сборке;
- отсутствием контакта в гнездах или соединительных проводах;

- отказами ИМС;
- ошибками при синтезе цифрового автомата, исследуемого в работе.

Процедура поиска отказов зависит от режима работы схемы, однако, в любом случае необходимо начинать с внешнего осмотра, который должен включать в себя проверку правильности сборки, наличие контактов в гнездах и целостности соединительных проводов. Если видимых причин отказа не обнаружено, то переходят к следующим проверкам.

Если схема работает в статическом режиме, когда синхросигналы не используются, то:

а) на вход схемы подается комбинация сигналов, при которой на выходе схемы зафиксирован неверный сигнал;

б) с помощью логического пробника проверяют значения сигналов на входах каждого логического элемента и соответствующие этим значениям сигналы на его выходе.

Если элемент не выполняет логическую функцию, то причиной тому может быть неверная коммутация, например, соединение между собой выходов двух и более элементов, либо отказ микросхемы. Чтобы убедиться в справедливости последнего, логический элемент необходимо проверить. Для этого его исключают из схемы и подают на входы тестовую комбинацию сигналов. Если уровни напряжений входных сигналов имеют промежуточные значения в диапазоне 0,4 ... 2,4 вольт, о чем свидетельствует мерцание светодиодов, это говорит о нарушении электрического контакта в соединительном гнезде или целостности проводников. Целостность проводников необходимо проверить с помощью пробника и внешнего осмотра.

Во время проведения проверок необходимо помнить, что **не подсоединенный вход микросхемы 155 серии воспринимается как подача сигнала, соответствующего уровню логической единицы.**

Если выполненные действия не привели к обнаружению отказа, то ошибка допущена на этапе синтеза цифрового автомата. Поэтому необходимо внимательно проверить вывод функции алгебры логики.

При работе исследуемой схемы в динамическом режиме, когда управление ее работой осуществляется синхросигналами, как и в статическом случае, фиксируют комбинацию входных сигналов. Но поиск отказа производится с помощью генератора одиночных импульсов или при двух значениях синхронизирующего сигнала, последовательно поданных от тумблерного регистра: единичном и нулевом, т.е. при $C = 1$ и $C = 0$. В обоих случаях значения входных сигналов должны быть неизменными. Проверки проводят в соответствии с методикой, рассмотренной для статического режима работы исследуемой схемы.

2. ОРГАНИЗАЦИОННО-МЕТОДИЧЕСКИЕ УКАЗАНИЯ

2.1. Общая методика проведения практических занятий и организация работы в лаборатории

Лабораторные занятия имеют целью закрепить знание студентами теоретических положений изучаемой дисциплины; обучить их методам экспериментальных и научных исследований; привить навыки научного и анализа и обобщения полученных результатов.

Для успешного проведения практических и лабораторных работ, а также полноценного использования времени, отводимого для этих работ, студент обязан заранее подготовиться:

- изучить теоретические положения, составляющие основу работы, по конспекту лекций и учебному пособию;
- изучить задание на лабораторную (практическую) работу по материалам данного учебного пособия, обратив особое внимание на цель работы, перечень изучаемых вопросов и методику проведения работы;

Конкретный перечень этих вопросов дан в пп.1.1 и 1.2 по каждой работе. Усвоение материала следует проверить по “Вопросам для самоконтроля”.

Занятия проводятся в составе класса. За неделю до проведения цикла лабораторных занятий класс делится на группы по числу лабораторных установок. В каждой группе назначается старший на данную лабораторную работу.

При проведении лабораторной (практической) работы необходимо в каждой группе иметь не менее двух экземпляров настоящего Руководства. Первые 10 минут работы преподаватель вместе с лаборантским составом проверяет готовность всех студентов к занятию путем устного опроса и проверки оформления бланков отчета. Студенты, не подготовленные к занятию, от выполнения работы отстраняются, им выставляется в журнал неудовлетворительная оценка и предоставляется время на подготовку с последующим повторным допуском.

После контрольной проверки группы немедленно расходятся по рабочим местам и приступают к проведению самой работы под руководством старших. Порядок проведения каждой работы полностью определяется её описанием.

Запись экспериментальных и других данных ведется в рабочих тетрадях (конспектах) в заранее подготовленных таблицах.

Отсутствующие и получившие неудовлетворительную оценку при контрольной проварка обязаны выполнить работу в недельный срок и получить по ней положительную оценку.

Каждая лабораторная (практическая) работа является зачётной. Зачёт выставляется по результатам проверки отчёта.

В случаях, когда отчёт не удовлетворяет изложенным требованиям, составлен не полно, или содержат грубые ошибки или явно несамостоятелен (то есть, не отражает истинные знания студента), он с замечаниями возвращается студенту для доработки и устной защиты по содержанию темы работы.

2.2. Порядок выполнения практической работы и требования к содержанию отчета

При работе на лабораторной установке необходимо строго выполнять следующие основные правила:

а) сборку исследуемой схемы и устранение в ней отказов производить только при снятом с установки электропитании;

б) сборку электрических схем осуществлять специально предназначенными для этих целей соединительными проводами возможно меньшей длины, при этом необходимо следить за тем, чтобы соединения обеспечивали надежный электрический контакт;

в) при работе на установке **ЗАПРЕЩАЕТСЯ:**

– подключать **выходы** логических элементов и узлов к гнездам "1" и "0" и тумблерного регистра;

– соединять **выходы одних** элементов и узлов **с выходами других** элементов и узлов;

– оставлять на панели свободные, неиспользованные штекеры соединительных проводов сложной конструкции (возможно их замыкание).

При сборке исследуемых схем выполняются следующие действия:

1) Определяется количество и тип логических элементов и узлов, количество сигналов уровней логических единицы и нуля, количество индикаторных светодиодов, а также режим работы (статический или динамический) исследуемой логической схемы, сборка которой предстоит.

В статическом режиме работы для задания входных сигналов используется тумблерный регистр, при динамическом - генераторы синхросигналов или одиночных импульсов.

2) Элементы исследуемого узла идентифицируются согласно его схеме с элементами лабораторной установки, УГО которых выгравированы на лицевой панели.

3) Определяется необходимый набор соединительных проводов, при этом учитывается их длина, конструкция и количество.

4) С помощью подготовленного набора соединительных проводов производится сборка (коммутация) исследуемого узла согласно его логической схеме.

5) С помощью тумблера “СЕТЬ” на лабораторную установку подается электропитание, контроль осуществляется по свечению светодиода “СЕТЬ”.

6) Производится испытание собранной схемы на соответствие закону функционирования исследуемого узла. Если схема работает в соответствии с заданным законом, она предъявляется преподавателю (инженеру, лаборанту), если нет, то производится поиск и устранение ошибки.

Отчет должен содержать все разделы форменного бланка. Он составляется каждым студентом самостоятельно. На первой странице отчёта рядом с номером лабораторной работы также указывается номер рабочего места. Здесь указывается цель работы и основные теоретические положения. Текст пишется аккуратным разборчивым почерком. Графический материал (УГО микросхем, схемы исследуемых узлов, таблицы) выполняется аккуратно карандашом с использованием линейки.

В отчете *особое внимание обращается на выводы* как главный итог сравнительного анализа теории и экспериментальных (практических) результатов. Каждый студент должен составить выводы по работе самостоятельно, при этом он показывает глубину знаний по теме работы, умение видеть в цифровом и графическом материале законы явлений.

Преподаватель оценивает отчёт о работе в целом в значительной мере по качеству выводов

2.3. Инструкция по технике безопасности при выполнении лабораторных работ

Лабораторная установка питается от сети 220 В 50 Гц. Поэтому работая на ней нужно помнить, что при определенных условиях напряжение свыше 40 вольт уже является опасным для жизни

Электрический ток поражает человека, проходя через его тело. При этом величина тока зависит от сопротивления тела и напряжения сети. Сопротивление тела человека колеблется в пределах от 1 до 15 кОм и зависит от состояния кожи (её влажности и чистоты), величины поверхностного контакта, плотности контакта, общего состояния здоровья человека и продолжительности прохождения тока через тело. *Величина тока, опасного для жизни и здоровья человека*, равна:

при переменном токе частотой 50 Гц – 0,01 А;

при постоянном токе – 0,05 А.

Степень поражения зависит от величины тока, а также от того, какие органы подверглись поражению.

При местном поражении могут произойти ожоги участков тела. Опасность возрастает при прохождении тока через жизненно важные органы, что может привести к параличу дыхания, а также остановке сердца.

Ток, величиной более 100 мА, прошедший через жизненно важные органы, является смертельным для человека.

Во избежание поражения электрическим током при работе в лаборатории следует соблюдать меры предосторожности, содержать рабочее место в чистоте и порядке. Подключение лабораторных установок производится после проверки руководителями занятий правильности сборки схемы и с их личного разрешения.

Выключать источники питания необходимо всякий раз при переключении схемы и по окончании работы.

В процессе работы не притрагиваться руками к зажимам, проводам и элементам схемы, находящимся под напряжением. При работе с установкой, находящейся под напряжением, соблюдать особую осторожность и производить все операции по настройке, регулировке и переключениям одной рукой.

В лаборатории должны быть соответственно оборудованы рабочие места, на полу у распределительного щита должен быть резиновый коврик, рядом со щитом должна быть схема возможных включений. Запрещается пользоваться в лаборатории проводами с плохой, поврежденной изоляцией, с неисправными вилками и контактами.

В случае поражения электрическим током следует немедленно **выключить питание** на основном щите, оказать первую помощь пострадавшему и как можно быстрее вызвать врача.

3. ЛАБОРАТОРНЫЕ И ПРАКТИЧЕСКИЕ РАБОТЫ

3.1. ПРАКТИЧЕСКАЯ РАБОТА № 1

ИЗУЧЕНИЕ И ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ В ИНТЕГРАЛЬНОМ ИСПОЛНЕНИИ

Цель работы:

1. Практически закрепить знание теоретических сведений по основам схемотехники логических элементов в интегральном исполнении.
2. Обучить работе на универсальной лабораторной установке по исследованию логических элементов и узлов цифровой автоматики и ЭВМ.
3. Привить практические навыки исследования работы и анализа схем, реализующих двуместные функции алгебры логики.

3.1.1. Методические указания

1. При подготовке к работе необходимо:

- а) повторить:
 - нелинейные импульсные цепи;
 - логические основы ЭВМ;
- б) изучить:
 - логические элементы ЭВМ;
 - схемотехнические виды логики.

Указанные темы составляют теоретическую основу настоящей работы. Кроме того, следует изучить лабораторную установку и описание практической работы. Следует обратить внимание на необходимость изучения назначения и функционирования логических интегральных микросхем, входящих в состав универсальной лабораторной установки. В этой работе предстоит их использовать.

2. К началу проведения практической работы необходимо предварительно подготовить бланк отчета, заполнив следующие его разделы:

- а) В раздел 1 “*Краткие теоретические сведения*” следует внести основные теоретические сведения по схемотехнике, функционированию и свойствам логических элементов, а также любые другие сведения, которые могут оказаться полезными в процессе выполнения работы.

- б) В раздел 2 “*Схемы и таблицы истинности логических элементов*” необходимо поместить полные и правильные названия, функциональные схемы и таблицы истинности логических элементов. Здесь же, на

схемах, на выходе каждого логического элемента (ЛЭ) указать функцию алгебры логики, реализуемые ими.

в) Раздел 3 “Схема и результаты исследования работы цифрового автомата” используется как протокол при аналитическом и экспериментальном исследовании цифрового автомата (ЦА), полученного по ФАЛ, индивидуально заданной в таблице 3.1.1. Здесь необходимо привести функциональную схему ЦА, предварительно построенного по заданной ФАЛ; функции алгебры логики на выходе каждого ЛЭ; результаты аналитического исследования работы, которые следует поместить в таблицу 3.1.2 отчета, а также сведения о ЛЭ, реализующих заданную ФАЛ.

3. Сборка и исследование работы заданных логических элементов и полученного цифрового автомата производится в лаборатории. Окончательное заполнение таблицы 3.1.2 отчета необходимо осуществить по окончании экспериментальных исследований.

4. Заключительным и важным этапом практической работы является формулировка выводов по результатам проведенных исследований. В настоящей работе выводы должны содержать:

- анализ соответствия функционирования заданных логических элементов их таблицам истинности;
- оценку функционального назначения ЦА, полученного по заданной ФАЛ, а также результаты сравнительного анализа аналитических и экспериментальных данных о его работе.

5. К выполнению работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.1.2. Порядок выполнения работы

1. Работа предусматривает выполнение двух заданий. Часть каждого задания выполняется в часы самостоятельной работы, а часть - в лаборатории. Кроме того, самостоятельно необходимо изучить назначение и устройство лабораторной установки, а также назначение, функционирование ИМС, входящих в состав установки. В лаборатории ознакомиться с конструкцией лабораторной установки, определить расположение органов коммутации, индикации, логических элементов и узлов цифровой автоматики и ЭВМ.

2. Порядок выполнения задания 1

С целью подготовки к проведению занятия в лаборатории в часы самостоятельной работы необходимо выполнить следующее:

- поместить в раздел 2 журнала отчетов схемы логических элементов, приведенные на рисунках 3.1.1 ÷ 3.1.4 в базисе 2И-НЕ совместно с их таблицами истинности;

– на выходе каждого логического элемента заданных схем указать функции алгебры логики, реализуемые этими элементами.

В лаборатории все данные схемы логических элементов необходимо последовательно собрать в соответствии с таблицами истинности. Полученные результаты предъявить преподавателю (инженеру, лаборанту).

3. Порядок выполнения задания 2

Задание 2 выполняется в соответствии с вариантами, приведенными в таблице 3.1.1.

В часы самостоятельной работы выполнить следующее:

– по заданной в таблице 3.1.1 ФАЛ построить примитивный цифровой автомат;

– аналитически по ФАЛ или функциональной схеме полученного ЦА определить ЛЭ, функционирование которого описывается заданной логической функцией

Таблица 3.1.1 – Перечень вариантов к заданию 2

Номер варианта	Функции алгебры логики
1 18	$f(x, y) = (\bar{x} \vee y) \cdot (x \vee \bar{y})$
2 19	$f(x, y) = \bar{x} \cdot \bar{y} \cdot \bar{x} \cdot \bar{y}$
3 20	$f(x, y) = x \cdot y \vee \bar{x} \cdot \bar{y}$
4 21	$f(x, y) = x \cdot \bar{y} \vee \bar{x} \cdot y$
5 22	$f(x, y) = (\bar{x} \cdot y) \vee (x \cdot \bar{y})$
6 23	$f(x, y) = \bar{x} \cdot \bar{y} \cdot \bar{x} \cdot \bar{y}$
7 24	$f(x, y) = \bar{x} \vee y \vee \bar{x} \vee \bar{y}$
8 25	$f(x, y) = \bar{x} \cdot y \cdot \bar{x} \cdot \bar{y}$
9 26	$f(x, y) = (x \vee y) \cdot (\bar{x} \vee \bar{y})$
10 27	$f(x, y) = (x \vee y) \cdot \bar{x} \cdot \bar{y}$
11 28	$f(x, y) = (\bar{x} \vee \bar{y}) \cdot \bar{x} \cdot \bar{y}$
12 29	$f(x, y) = (x \vee y) \cdot (\bar{x} \vee \bar{y})$
13 30	$f(x, y) = \bar{x} \cdot y \vee x \cdot \bar{y}$
14 31	$f(x, y) = \bar{x} \cdot \bar{y} \cdot \bar{x} \cdot \bar{y}$
15 32	$f(x, y) = x \cdot y \vee \bar{x} \cdot \bar{y}$
16 33	$f(x, y) = x \cdot \bar{y} \cdot \bar{x} \cdot y$
17 34	$f(x, y) = (x \vee \bar{y}) \cdot (\bar{x} \vee y)$

В лаборатории собрать и испытать схему ЦА, полученную по заданной ФАЛ. Экспериментально проверить правильность выводов, полученных аналитически. При проведении экспериментальных исследований на вход цифрового автомата от тумблерного регистра задавать значения логических переменных, используя полный перебор кортежей. Результаты отразить в таблице 3.1.2..

Таблица 3.1.2 – Результаты аналитического и экспериментального исследования ЦА

Входы		Выход	
X	Y	аналитический	эксперимент
0	0		
0	1		
1	0		
1	1		

4. По результатам проведенной работы сделать конкретные и обстоятельные выводы, отразить их в журнале отчетов.

3.1.3. Содержание отчета

1. Краткие теоретические сведения.
2. Функциональные схемы заданных логических элементов и их таблицы истинности.
3. Функциональная схема цифрового автомата, полученного по заданной ФАЛ.
4. Результаты аналитических и экспериментальных исследований ЦА, представленные в таблице 3.1.2.
5. Выводы по проделанной работе.

3.1.4. Вопросы для самоконтроля

1. Основные законы алгебры логики.
2. Способы представления логических функций.
3. Переход от нормальных к совершенным нормальным формам ФАЛ.
4. Способы минимизации логических функций.
5. Маркировка логических микросхем.
6. Таблицы истинности и УГО логических элементов.
7. Особенности работы с ИМС.

3.1.5. Реализация логических функций на элементах 2И-НЕ

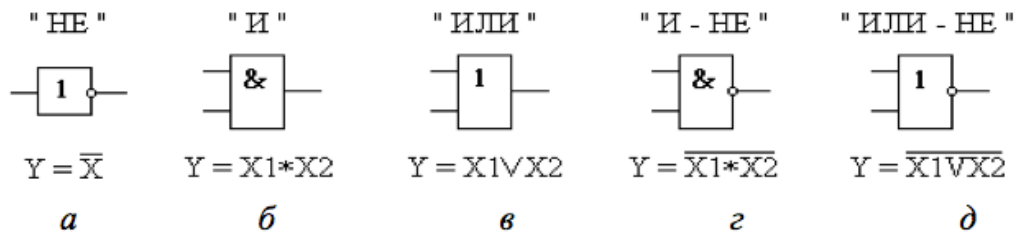


Рисунок 3.1.1

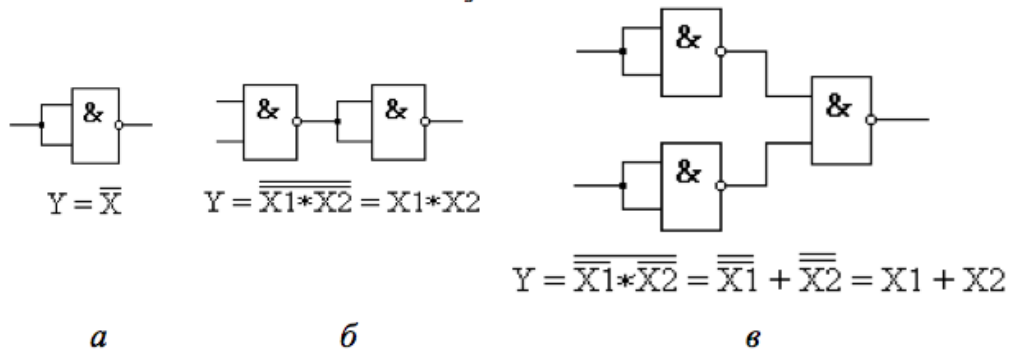
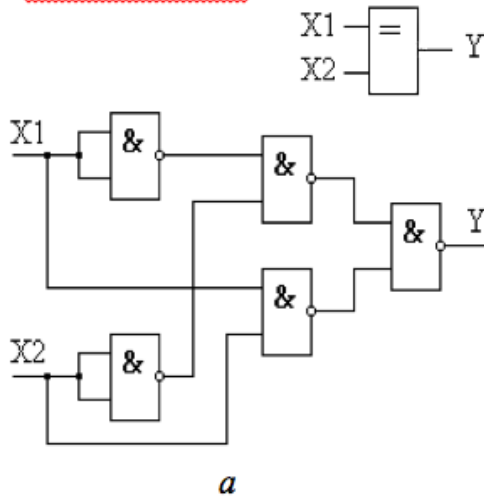


Рисунок 3.1.2

“Равнозначность”



“Неравнозначность”

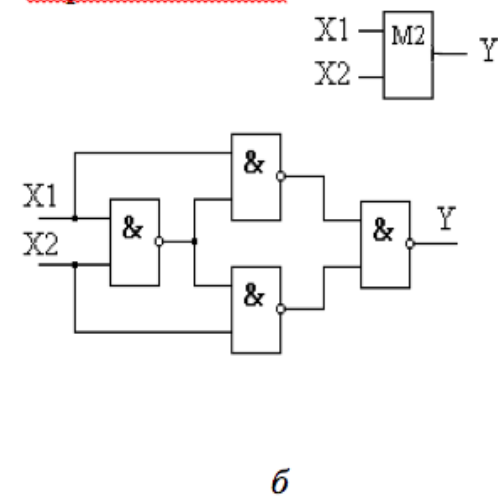


Рисунок 3.1.3

“Запрет по X1”

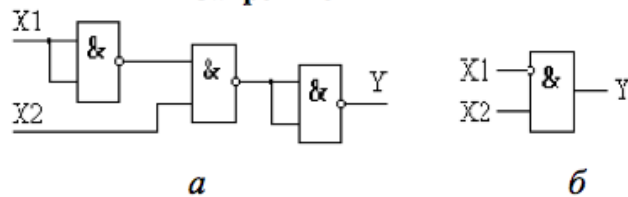


Рисунок 3.1.4

3.2. ЛАБОРАТОРНАЯ РАБОТА № 1**СИНТЕЗ И ИССЛЕДОВАНИЕ RS - ТРИГГЕРОВ*****Цель работы:***

1. Практически закрепить знание теоретических сведений по логическим элементам и логическим узлам ЭВМ.
2. Получить практические навыки применения методов логического синтеза структур триггеров в различных базисах.
3. Получить практические навыки сборки из различных логических элементов, наладки, экспериментального исследования синтезированных и заданных схем триггеров.

3.2.1. Методические указания

1. При подготовке к лабораторной работе необходимо:
 - а) повторить:
 - логические основы ЭВМ;
 - логические элементы ЭВМ;
 - назначение и функционирование логических интегральных микросхем, входящих в состав лабораторной установки;
 - б) изучить:
 - логические узлы ЭВМ.

Эти темы составляют теоретическую основу лабораторной работы. При синтезе триггеров рекомендуется использовать метод диаграмм Вейча как наиболее удобный и наглядный при минимизации функций алгебры логики малого числа логических переменных. Однако не исключается применение и других методов минимизации логических функций.

2. Подготовка к проведению лабораторной работы включает в себя:
 - повторение и изучение указанных выше тем учебной программы;
 - синтез функциональных схем асинхронного и синхронного RS-триггеров, схем RS-триггеров с приоритетом;
 - подготовку бланка отчета за лабораторную работу.
3. Подготовка бланка отчета включает заполнение его разделов.

а) Враздел 1 “*Краткие теоретические сведения*” помещаются основные теоретические сведения по логическим основам ЭВМ, в частности по методам синтеза цифровых автоматов, методам минимизации функций алгебры логики, функционированию логических узлов ЭВМ, а также любые другие сведения, которые могут быть полезными в процессе выполнения лабораторной работы.

б) Раздел 2 “Функциональные схемы триггеров” должен содержать функциональные схемы синтезированных асинхронного и синхронного RS-триггеров и триггеров с приоритетом R-, S- и E- типов в базисе Шеффера И-НЕ.

в) В разделе 3 “Результаты наблюдений” находятся таблицы 3.2.1-3.2.3.

Таблица 3.2.1 содержит таблицу переходов, которая используется при синтезе и исследовании *асинхронного* RS-триггера. Незаполненные колонки таблицы 3.2.1 заполняются в лаборатории в процессе экспериментальных исследований. При этом в колонки “логическое значение” помещаются логические значения сигналов, наблюдаемых на прямых и инверсных выходах RS - триггера по светодиодам блока индикации. При синтезе синхронного RS-триггера к числу логических переменных S , R , Q следует добавить значение сигнала синхронизации C

Таблица 3.2.2 по ее заполнению должна представлять собой таблицу переходов *синхронного* RS - триггера. Ее графа “аналитические данные” заполняется в часы самоподготовки по результатам анализа заданных функциональных схем, а графа “экспериментальные данные” – в процессе экспериментальных исследований.

Таблица 3.2.3 по ее заполнению должна представлять собой таблицу переходов RS - триггеров *с приоритетом*. Ее графа “аналитические данные” заполняется в часы самоподготовки по результатам анализа заданных функциональных схем, а графа “экспериментальные данные” – в процессе экспериментальных исследований.

г) Раздел 3 “Выводы по работе” заполняется после выполнения всех заданий, по окончании экспериментальных исследований и анализа полученных результатов.

4. Формулировка выводов по результатам полученных результатов синтеза и исследований триггеров – это важный заключительный этап проводимой лабораторной работы. Выводы должны быть конкретными, основываться на результатах синтеза и анализа функциональных схем триггеров, а также расчетах основных технических параметров. Выводы должны содержать:

- анализ соответствия функционирования синтезированных асинхронного и синхронного RS-триггеров их таблицам переходов;
- анализ совпадения аналитических и экспериментальных результатов исследований функционирования RS-триггеров с приоритетом;
- указания на принципиальные отличия функционирования синхронных RS-триггеров с приоритетом по сравнению с обычными без приоритета и особенности функционирования триггеров R-, S- и E- типов;
- анализ поведения триггеров при подаче на их входы запрещенных комбинаций сигналов.

5. При сборке функциональных схем триггеров следует обратить внимание на следующие обстоятельства:

– при сборке синхронного RS-триггера целесообразно воспользоваться уже собранной схемой асинхронного триггера;

– так как функциональные схемы всех исследуемых триггеров отличаются только структурой схем управления, а структура асинхронного RS-триггера остается неизменной, то при сборке каждой последующей схемы триггера достаточно в его схему управления вносить только необходимые структурные изменения без полной разборки.

6. К выполнению лабораторной работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.2.2. Порядок выполнения работы

3.2.2.1. Исследование асинхронного RS-триггера в базисе И-НЕ

Соберите схему синтезированного асинхронного RS-триггера (рисунок 3.2.1) и исследуйте его работу согласно таблице переходов (таблица 3.2.1).

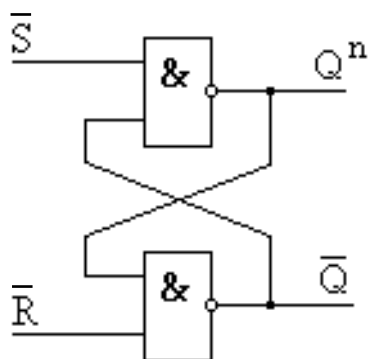


Рисунок 3.2.1– Асинхронный RS - триггер

Статические сигналы, соответствующие логическим значениям 0 и 1 на входах R и S, задавать с помощью тумблерного регистра X1...X8. Для наблюдения за результатами воздействия входных сигналов R и S, а также внутреннего состояния Q^n триггера в момент времени n на формирование выходных сигналов Q^{n+1} и $\bar{Q}^{n+1}$, к прямому и инверсному выходам подключите светодиоды индикации. Полученные значения выходных сигналов Q^{n+1} и $\bar{Q}^{n+1}$ внесите в таблицу 3.2.1.

Для выяснения сути неопределенности состояния асинхронного RS-триггера на входы R и S обязательно подавать запрещенные комбинации сигналов.

Таблица 3.2.1 – Таблица переходов асинхронного RS-триггера

S	R	Q ⁿ	Выход Q ⁿ⁺¹		Выход $\bar{Q}^{n+1}$	
			Логические значения			
			аналитич.	эксперим.	аналитич	эксперим.
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

3.2.2.2. Исследование синхронного RS-триггера в базисе И-НЕ

Соберите и исследуйте синтезированный синхронный RS-триггер (рисунок 3.2.2) согласно методике исследования асинхронного триггера. При этом следует:

– синхросигналы С задавать либо от тумблерного регистра X1 ... X8, либо подавать с выхода генератора одиночных импульсов путем нажатия кнопки “ПУСК” (напомним, что при нажатой кнопке генератор вырабатывает два прямоугольных импульса разной полярности, поэтому используя для запуска схем один из них, в этом случае следует считать $C=1$, а при отпущенной – $C=0$);

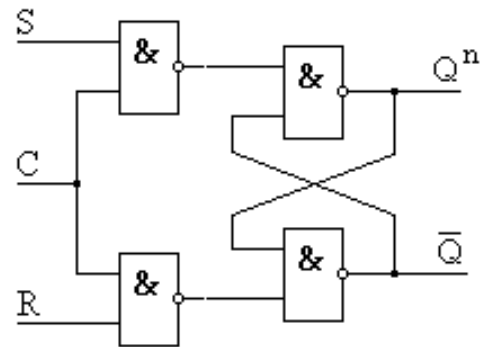


Рисунок. 3.2.2. – Синхронный RS-триггер

– сигналы на входах R и S устанавливать заранее, до подачи сигналов синхронизации, это исключит несанкционированное переключение триггера. Результаты воздействия входных сигналов R, S, C и сигнала Q^n на формирование выходных сигналов Q^{n+1} и $\bar{Q}^{n+1}$ наблюдать по светодиодам индикации, а затем вносить в таблицу 3.2.2.

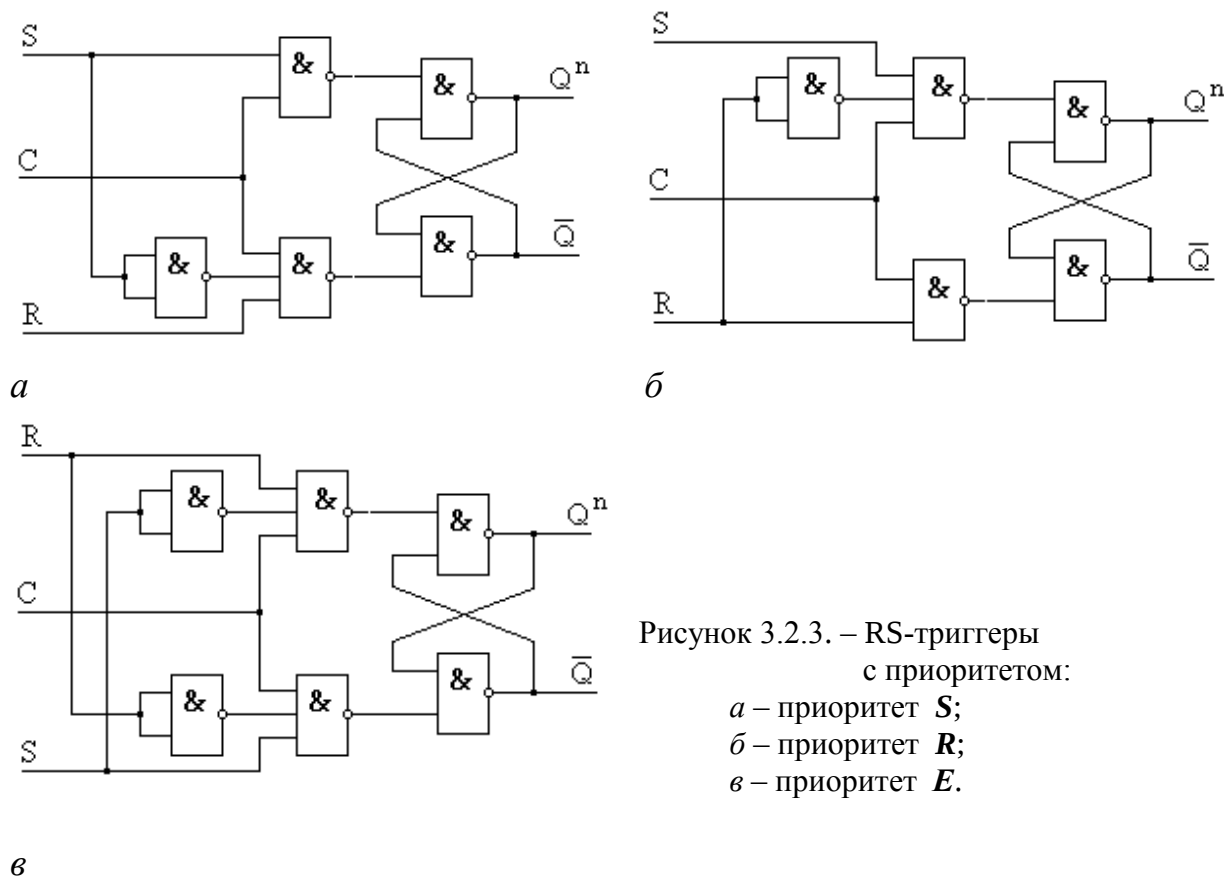
Подача запрещенных сигналов на входы R и S также обязательна

Таблица 3.2.2 – Таблица переходов синхронного RS-триггера

C	S	R	Q ⁿ	Выход Q ⁿ⁺¹		Выход $\bar{Q}^{n+1}$	
				Логические значения			
				аналитич.	экприм.	аналтич.	эксприм.
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

3.2.2.3. Исследование синхронных RS-триггеров с приоритетом

Соберите и исследуйте синхронные RS-триггеры с приоритетом: **S**– рисунок 3.2.3, *а*; **R**– рисунок 3.2.3, *б*; **E**– рисунок 3.2.3, *в* согласно рассмотренной выше методике.



Экспериментально определите состояние триггеров для всех кортежей переменных и сравните с аналитически полученными результатами. Наблюдения ведите по светодиодному табло. Логические значения полученных результатов экспериментов внесите в таблицу 3.2.3. Установите принципиальные отличия в функционировании синхронных RS-триггеров с приоритетом по сравнению с обычными без приоритета. Какими схемными решениями эти отличия технически реализуются?

Проведите тщательный анализ полученных результатов и сделайте выводы по работе.

Таблица 3.2.3 – Таблица переходов RS-триггеров с приоритетом

C	S	R	Q ⁿ	Выход Q ⁿ⁺¹ RS триггера с приоритетом					
				R - типа		S - типа		E - типа	
				аналит.	экспер.	аналит.	экспер.	аналит.	экспер.
0	0	0	0						
0	0	0	1						
0	0	1	0						
0	0	1	1						
0	1	0	0						
0	1	0	1						
0	1	1	0						
0	1	1	1						
1	0	0	0						
1	0	0	1						
1	0	1	0						
1	0	1	1						
1	1	0	0						
1	1	0	1						
1	1	1	0						
1	1	1	1						

3.2.3. Содержание отчета

1. Краткие теоретические сведения.
2. Таблицы переходов исследуемых триггеров.
3. Функциональные схемы и условные графические обозначения всех исследуемых триггеров в базисе Шеффера И-НЕ.
4. Результаты наблюдений и расчетов в таблицах 3.2.1 ÷ 3.2.3.
5. Выводы о проделанной работе в соответствии с приведенными методическими рекомендациями.

3.2.4. Вопросы для самоконтроля

1. Определение, назначение триггеров.
2. Классификация триггеров.
3. УГО, схемы, принцип действия:
 - асинхронного RS-триггера;
 - синхронного RS-триггера;
 - двухтактного RS-триггера;
 - RS-триггеров R-типа, S-типа, E-типа.
4. Режимы работы триггеров.

3.3. ЛАБОРАТОРНАЯ РАБОТА № 2

СИНТЕЗ И ИССЛЕДОВАНИЕ РАБОТЫ D – и JK–ТРИГГЕРОВ

Цель работы:

1. Практически закрепить знание теоретических сведений по логическим элементам и узлам ЭВМ.
2. Закрепить практические навыки синтеза структур триггеров в различных базисах.
3. Закрепить практические навыки сборки из различных логических элементов, наладки и экспериментального исследования синтезированных схем триггеров.
4. Привить практические навыки работы с триггерами в интегральном исполнении.

3.3.1. Методические указания

1. Содержание работы:
 - синтез и исследование работы D-триггера в базисе И-НЕ;
 - исследование работы D-триггера в интегральном исполнении (микросхема K155TM2);
 - исследование работы T-триггера в базисе D-триггера (микросхема K155TM2);
 - исследование работы JK-триггера в интегральном исполнении (микросхема K155TB1);
 - исследование работы JK-триггера в различных режимах (дополнительные исследования).
2. При подготовке к лабораторной работе необходимо:
 - а) повторить:
 - логические основы и логические элементы ЭВМ;
 - назначение и функционирование логических интегральных микросхем, входящих в состав лабораторной установки;
 - б) изучить:
 - логические узлы ЭВМ;
 - назначение и функционирование триггеров в интегральном исполнении (микросхем K155TM2 и K155TB1).

Указанные темы составляют теоретическую основу лабораторной работы, их изучение обязательно.

- в) подготовить бланк отчета за лабораторную работу.

3. При подготовке бланка отчета заполните его разделы

а) Раздел 1 *“Краткие теоретические сведения”* должен содержать основные теоретические сведения, необходимые при подготовке и проведении лабораторной работы.

б) В разделе 2 *“Исследование работы D-триггера в базисе И-НЕ”* необходимо поместить функциональную схему D-триггера (рисунок 3.3.1), а также таблицу 3.3.1. Здесь же следует привести условное графическое обозначение D-триггера.

в) Раздел 3 *“Исследование работы D-триггера на ИМС K155TM2”* должен содержать таблицу 3.3.6 и схему, приведенную на рисунок 3.3.2, а.

г) В разделе 4 *“Исследование работы T-триггера в базисе D-триггера”* привести условное графическое обозначение T-триггера, схему его испытаний (рисунок 3.3.6) и таблица 3.3.7.

д) В разделе 5 *“Исследование работы JK-триггера на ИМС K155ТВ1”* следует изобразить условное графическое обозначение ИМС K155ТВ1, схему ее испытания, приведенную на рисунок 3.3.3, а и таблицы. 3.3.8 и 3.3.9.

е) Раздел 6 *“Исследование работы JK-триггера в различных режимах”* предназначен для выполнения наиболее подготовленными студентами, успешно выполнившими установленные задания на лабораторную работу досрочно. Он заполняется во время исследований работы JK-триггера в режимах асинхронного и синхронного T-триггеров, а также в режимах D-триггера в классные часы, отведенные календарем занятий для выполнения настоящей лабораторной работы. В этом разделе должны быть приведены таблицы 3.3.9, 3.3.10 и рисунки 3.3.7, а и 3.3.7, б.

ж) Раздел 7 *“Выводы по работе”* заполняется после проведения всех исследований и анализа полученных результатов.

4. Формулировка выводов

Заключительный и важный этап выполнения лабораторной работы – это формулировка выводов по результатам проведенных расчетов и исследований. Они должны быть конкретными и включать в себя:

- анализ соответствия функционирования триггеров их таблицам переходов и особенности изменения состояния;

- анализ поведения триггеров при подаче на их входы запрещенных комбинаций сигналов;

- особенности использования и эксплуатации ИМС K155TM2 и K155ТВ1.

5. К выполнению лабораторной работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.3.2. Триггеры лабораторной установки

3.3.2.1. D-триггеры (микросхема K155TM2)

Интегральная микросхема K155TM2 содержит в своем составе два функционально независимых D-триггера, имеющих общую цепь питания. Функциональная схема триггера показана на рисунок 3.3.1, а условное графическое обозначение и цоколёвка микросхемы – на рисунок 3.3.2.

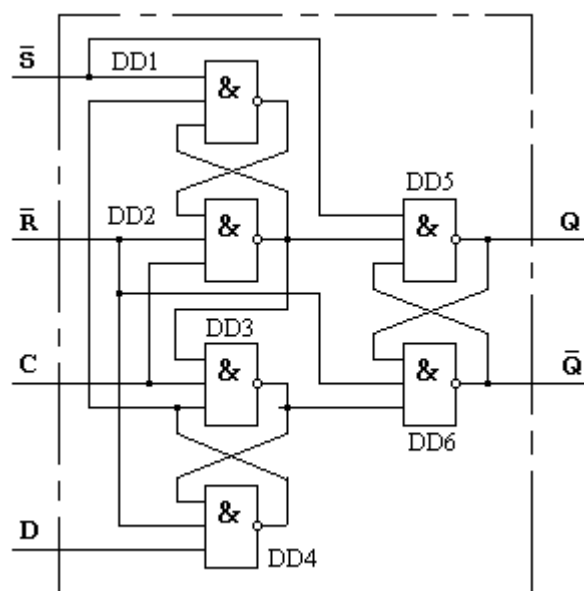


Рисунок 3.3.1 – Функциональная схема одного из двух каналов D – триггера TM2

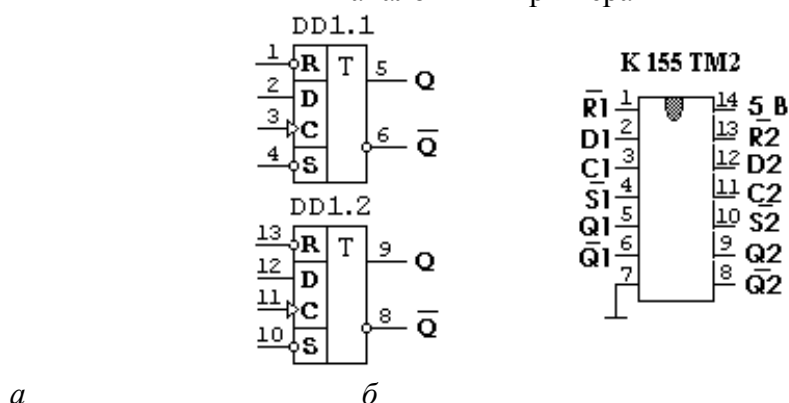


Рисунок 3.3.2 – Условное графическое обозначение D – триггеров микросхемы K 155 TM2 (а) и ее цоколёвка (б)

Из функциональной схемы следует, что рассматриваемый D-триггер имеет RS - структуру как непосредственно триггера (асинхронного RS - триггера в базисе 3И-НЕ, выполненного на логических элементах DD5 и DD6), так и схемы управления им:

RS1-триггер на элементах 3И-НЕ DD1 и DD2 и RS2 - триггер на элементах DD3 и DD4.

Каждый D - триггер имеет следующие входы:

- информационные D - входы (D1 и D2 соответственно);
- установки единичного состояния триггера ($\bar{S}1$ и $\bar{S}2$);
- установки нулевого состояния ($\bar{R}1$ и $\bar{R}2$);
- синхровходы (C1 и C2), а также комплементарные (прямой и обратный) выходы Q_1 , $\bar{Q}_1$ и Q_2 , $\bar{Q}_2$ соответственно.
- входы $\bar{S}$ и $\bar{R}$ являются асинхронными относительно информационного D – входа и C – входа синхронизации. Более того, они действуют не только независимо от входов D и C, но имеют по отношению к ним приоритет. Активным уровнем $\bar{S}$ и $\bar{R}$ сигналов является низкий, т. е. уровень сигнала, соответствующий логическому нулю.

Рассматриваемый D – триггер функционирует в соответствии с таблицей 3.3.1 его состояний.

Таблица 3.3.1 – Таблица состояний D - триггера ИМС K155TM2

Режим работы	Входы				Выходы	
	$\bar{S}$	$\bar{R}$	$\bar{C}$	D	Q	$\bar{Q}$
Асинхронная установка 1	0	1	x	x	1	0
Асинхронный сброс (в 0)	1	0	x	x	0	1
Неопределенность	0	0	x	x	1	1
Синхронная установка 1	1	1	$\uparrow$	1	1	0
Синхронная установка 0	1	1	$\uparrow$	0	0	1

Примечание. Символы, используемые в таблице 1, означают:

x – безразличное состояние входного сигнала;

$\uparrow$ – входной D-сигнал передается на выход Q при положительном перепаде напряжения синхроимпульса на C-входе.

Для правильного и надежного переключения D – триггера уровень сигнала на D – входе следует установить и зафиксировать заранее, перед приходом импульса синхронизации C, за время, превышающее время задержки распространения сигнала в триггере.

Изменить состояние триггера можно в зависимости от логического значения сигнала на D-входе при одновременной подаче на входы $\bar{S}$ и $\bar{R}$ сигналов высокого уровня, т.е. при подаче $\bar{S} = \bar{R} = 1$. Установка необходимого сочетания уровней выходных сигналов производится асинхронно подачей на входы $\bar{S}$ и $\bar{R}$ сигналов с взаимно противоположными логическими значениями. Иными словами, когда установлено $\bar{S} = 1$, то должно быть $\bar{R} = 0$ и, наоборот, при $\bar{S} = 0$ следует установить $\bar{R} = 1$.

Так как сигналы $\bar{S}$ и $\bar{R}$ имеют более высокий приоритет, то значения сигналов на информационном D-входе и на синхровходе C могут быть произвольными.

При одновременной подаче на входы $\bar{S}$ и $\bar{R}$ сигналов низкого уровня ($\bar{S} = \bar{R} = 0$) D-триггер переходит в неопределенное состояние и на обоих выходах (прямом Q и обратном $\bar{Q}$) устанавливаются единичные значения сигналов. По этой причине сочетание сигналов $\bar{S} = \bar{R} = 0$ при эксплуатации ИМС K155TM2 запрещается.

3.3.2.2. JK-триггеры (микросхема K155TB1)

JK-триггер, реализованный в интегральной микросхеме K155TB1, построен по схеме одноканального синхронного JK-триггера MS-типа с запрещающими связями, получившей наибольшее распространение. Триггеры MS-типа – это двухступенчатые триггеры, структурно состоящие из двух триггеров:

- ведущего (триггера M - от англ. *Master* – хозяин) и
- ведомого (триггера S - от англ. *Slave* – раб).

Эти триггеры часто также называют "мастером" и "помощником".

Функциональная схема триггера показана на рисунк 3.3.3, а условное графическое обозначение и цоколёвка микросхемы K155TB1 – на рисунк 3.3. 4.

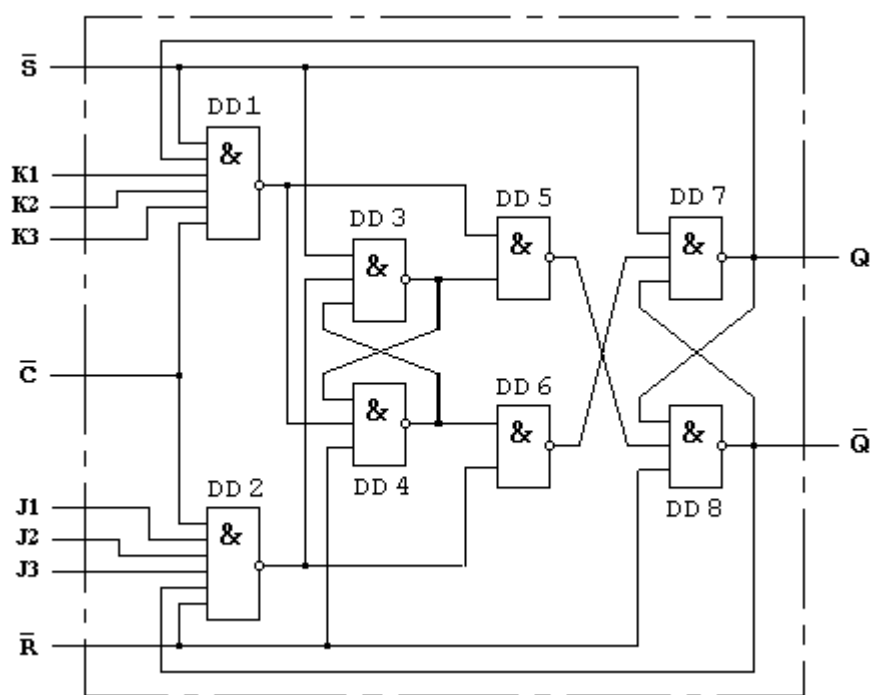


Рисунок 3.3.3 – Функциональная схема JK- триггера TB1

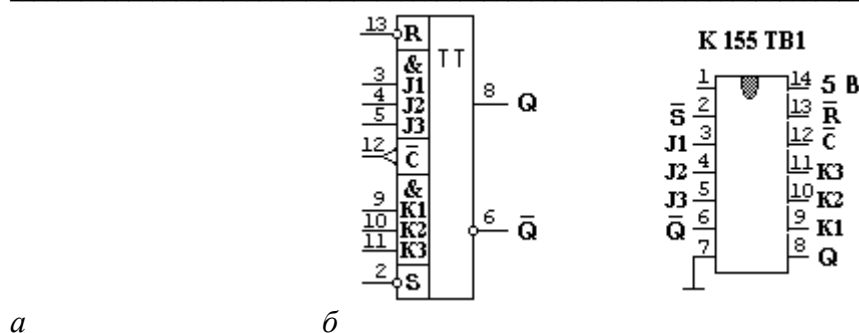


Рисунок 3.3.4 – Условное графическое обозначение JK – триггеров микросхемы K 155 TB1 (а) и ее цоколёвка (б)

Основной триггер (М-триггер) выполнен на элементах Шеффера DD1...DD4, где собственно триггер образуют логические элементы 3И-НЕ DD3 и DD4, а логические элементы 6И-НЕ DD1 и DD2 - его схему управления. Вспомогательный триггер (S-триггер) построен на элементах DD5 ... DD8. Собственно триггер здесь образуют логические элементы DD7 и DD8, а DD5 и DD6 - схему управления.

Как следует из рисунка 3.3.3, выход ЛЭ DD7 является прямым выходом Q вспомогательного триггера и самого JK-триггера, а выход ЛЭ DD8 - инверсным выходом $\bar{Q}$ S-триггера и одновременно JK-триггера. Выходы логических элементов DD3 и DD4 служат, соответственно, прямым Q и инверсным $\bar{Q}$ выходами основного М-триггера.

Триггер имеет инверсные входы установки единичного $\bar{S}$ и нулевого (сброса) $\bar{R}$ состояний, три J-входа ($J_1...J_3$) и три K-входа ($K_1...K_3$), реализованных на трехвходовых логических элементах 3И и инверсный тактовый или синхровход C.

JK-триггер может работать в трех режимах:

- Т-триггера;
- RS-триггера;
- D-триггера.

В режиме **T-триггера**, когда $J = K = 1$, происходит счет импульсов. При поступлении на C-вход каждого синхросигнала JK-триггер переключается в противоположное состояние.

В режиме **RS-триггера** осуществляется раздельная установка его состояний:

- если $J = 1$ и $K = 0$, то JK-триггер устанавливается в единичное состояние (в этом случае J-вход эквивалентен $\bar{S}$ -входу RS-тиггера);
- если $J = 0$ и $K = 1$ – JK-триггер устанавливается в нулевое состояние и K-вход эквивалентен $\bar{R}$ -входу RS-триггера;
- при $J = K = 0$ JK-триггер сохраняет свое состояние, т.е. $Q^{n+1} = Q^n$.

Режим **D-триггера** реализуется при подключении J-входа ко входу К через инвертор. В этом случае комбинация входных сигналов $J = K = 0$ невозможна. Вход J выполняет роль информационного D-входа.

В любом из рассмотренных режимов **JK-триггер работает следующим образом**. С приходом синхросигнала при действии фронта изменяет свое состояние только основной М-триггер. Вспомогательный S-триггер срабатывает после окончания действия синхросигнала, во время действия среза он переходит в то состояние, в котором уже находится М-триггер. Это связано с тем, что до окончания синхросигнала действует запрещающая связь в виде логического нуля с выходов логических элементов DD1 и DD2 на входы логических элементов DD5 и DD6 соответственно. Этот сигнал логического нуля блокирует систему управления вспомогательного триггера и S-триггер остается в том состоянии в котором был до прихода очередного синхроимпульса.

По окончании действия синхросигнала, когда станет $C = 0$, блокировка схемы управления S-триггера снимается, т.к. на входах логических элементов DD5 и DD6 устанавливаются сигналы логической единицы. Схема управления, реагируя на сигналы, поступающие с выходов Q и $\bar{Q}$ основного триггера, переводит S-триггер в то состояние, в котором уже находится ведущий.

Управление состояниями JK-триггера ИМС K155ТВ1 осуществляется согласно таблице истинности, представленной в таблице 3.3.2.

Таблица 3.3.2 – Таблица истинности JK-триггера ИМС K155ТВ1

№ п/п	Режим работы	Входы					Выходы	
		$\bar{S}$	$\bar{R}$	$\bar{C}$	J	K	Q^{n+1}	$\bar{Q}^{n+1}$
1	Асинхронная установка 1	0	1	x	x	x	1	0
2	Асинхронная установка 0	1	0	x	x	x	0	1
3	Неопределенность	0	0	x	x	x	1	1
4	Переключение	1	1	$\underline{\text{Л}}$	1	1	$\bar{Q}$	Q
5	Загрузка 0	1	1	$\underline{\text{Л}}$	0	1	0	1
6	Загрузка 1	1	1	$\underline{\text{Л}}$	1	0	1	0
7	Хранение	1	1	$\underline{\text{Л}}$	0	0	Q^n	$\bar{Q}^n$

Примечание. Символы, используемые в табл.2, означают:

x – безразличное состояние входных сигналов;

$\underline{\text{Л}}$ – входные сигналы передаются на выходы Q и $\bar{Q}$ при действии как фронта синхроимпульса, так и его среза;

Q и $\bar{Q}$ – изменение состояния JK-триггера на противоположное;

Q^n и $\bar{Q}^n$ – сохранение состояния JK-триггера, в котором он находился в момент времени n.

Как видно из таблицы, предусмотрено семь режимов работы.

Когда на входах $\bar{S}$ и $\bar{R}$ установлены напряжения высокого уровня, соответствующие логической единице (т.е. $\bar{S} = \bar{R} = 1$), то со входов J и K можно загружать информацию в триггер или хранить ее (режимы 4 - 7). Состояния JK-триггера изменяются при действии фронта и среза тактовых синхроимпульсов:

– информация загружается в ведущий M-триггер ("мастер"), когда напряжение тактового входа переходит с низкого на высокий уровень (с уровня, соответствующего логическому нулю, на уровень логической единицы), т.е. *когда действует фронт синхроимпульса*;

– информация переносится в ведомый S-триггер ("помощник"), когда напряжение тактового входа переходит с высокого на низкий уровень (с уровня, соответствующего логической единицы, на уровень логического нуля), т.е. *когда действует срез тактового импульса*;

Если одновременно на входах $\bar{S}$ и $\bar{R}$ установлены низкие уровни напряжений (режим 3), состояния выходов Q и $\bar{Q}$ будут неопределены.

Если на тактовом входе $\bar{C}$ присутствует напряжение высокого уровня, сигналы на J и K - входах не должны изменяться.

Когда на асинхронные входы S и R, имеющие активный низкий уровень, поданы сигналы противоположных уровней (режимы 1 и 2), входы C, J и K не действуют.

3.3.2.3. Параметры интегральных микросхем K155TM2, K155TB1

Значения параметров ИМС K155TM2 и K155TB1 приведены в таблице 3.3.3.

Таблица 3.3.3 – Параметры интегральных микросхем K155TM2 и K155TB1

ПАРАМЕТРЫ	K155TM2	K155TB1
	Значение параметра	
Потребляемая мощность, мВт, не более	157,5	105
Входное напряжение логической единицы, В, не менее	2,4	2,4
Выходное напряжение логического нуля, В, не более	0,4	0,4
$t^{1,0}$ зд. р, нс, не более	40	40
$t^{0,1}$ зд. р, нс, не более	25	25
Рабочая частота, МГц, не более	10	10

Здесь $t^{1,0}$ зд. р и $t^{0,1}$ зд. р – время задержки распространения сигнала при переходе из единичного в нулевое и из нулевого в единичное состояния соответственно.

3.3.3. Порядок выполнения работы

3.3.3.1. Исследование D-триггера в базисе Шеффера И-НЕ

а) Собрать и исследовать работу синхронизированного D-триггера (рисунок 3.3.5), данные записать в таблицу переходов (таблица 3.3.4).

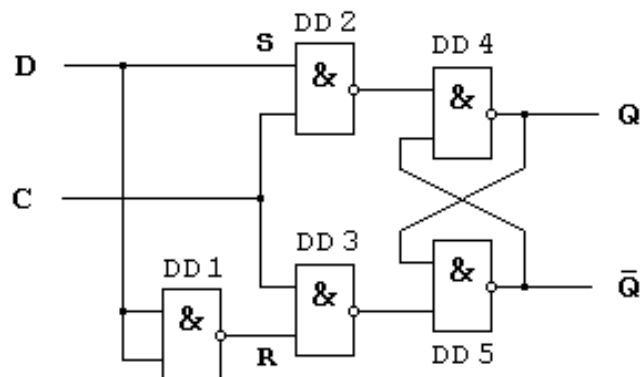


Рисунок 3.3.5 – Схема для экспериментальной проверки условий работы D – триггера

Таблица 3.3.4 – Таблица переходов D-триггера
($\bar{S} = \bar{R} = 1$)

C^n	D^n	Q^n	В базисе И-НЕ	K155 TM2	В базисе JK-триггера (K155TB1)
			Q^{n+1}	Q^{n+1}	Q^{n+1}
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

Статические значения сигналов на D-входе, соответствующие логическим 0 и 1, подавать от тумблерного регистра X1...X8. Сигнал синхронизации C подавать от генератора одиночных импульсов (ГОИ) или также от тумблерного регистра. Наблюдения за состоянием D-триггера вести по светодиодному индикатору, подключенному к прямому выходу Q. Результаты наблюдений Q занести в табл. Информационный сигнал на D-входе устанавливать заранее, до подачи сигналов синхронизации C.

б) Проанализировать работу D-триггера и сделать необходимые выводы.

3.3.3.2. Исследование работы D-триггера в интегральном исполнении

а) Собрать схему согласно рисунку 3.3.2, а и исследовать работу D-триггера микросхемы K155TM2. Логические значения входных сигналов $\bar{S}$, $\bar{R}$ и D подавать от тумблерного регистра X1...X8, а тактовые синхроимпульсы C – от ГОИ или от тумблерного регистра.

Результаты наблюдений (состояний прямого выхода Q – по светодиодному индикатору), внести в таблицу 3.3.4.

В процессе проводимых экспериментов убедиться в том, что асинхронные входы $\bar{S}$ и $\bar{R}$ обладают приоритетом перед входами D и C, а также, что существует запрещенная комбинация сигналов $\bar{S}$ и $\bar{R}$. Необходимо отметить, какие значения сигналов устанавливаются на выходах Q и $\bar{Q}$, если на входе действует запрещенная комбинация сигналов $\bar{S}$ и $\bar{R}$. Результаты наблюдений внести в таблицу 3.3.5.

б) Исследуя работу D-триггера на ИМС K155TM2 убедиться в том, что:

- фиксация информации в триггере происходит в момент перехода сигнала на синхровходе C с уровня логического нуля на уровень логической единицы, т.е. при действии фронта тактового импульса;
- новую информацию можно зафиксировать только при действии фронта очередного синхроимпульса на входе C.

Таблица 3.3.5 – Влияние асинхронных входов $\bar{S}$ и $\bar{R}$
на работу D-триггера

$\bar{S}$	$\bar{R}$	Выходы		Примечание
		Q^{n+1}	$\bar{Q}^{n+1}$	
0	0			
0	1			
1	0			
1	1			

3.3.3.3. Исследование работы D-триггера в режиме T-триггера

Соберите схему согласно рисунку 3.3.6, а (её легко получить из схемы, приведенной на рисунке 3.3.2, а).

а

б

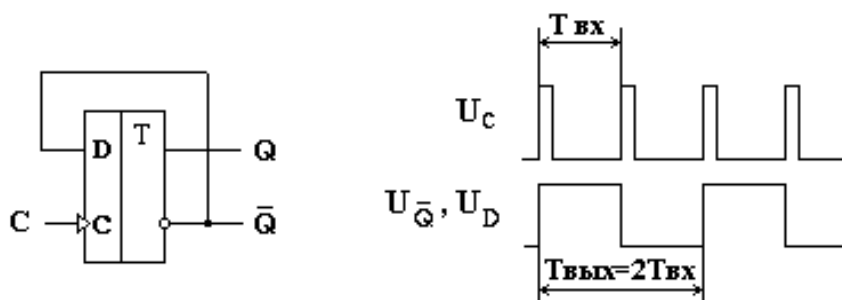


Рисунок 3.3.6 – Работа D – триггера в режиме T – триггера
(деление на 2)

Подавая на С – вход сигналы от ГОИ, убедитесь, что D-триггер работает в режиме асинхронного T-триггера. Результаты наблюдений поместите в таблицу 3.3.6. Укажите особенности переключения триггера из одного состояния в другое: по фронту, по срезу или по стационарному уровню сигнала на С - входе.

Таблица 3.3.6 – Таблица переходов T-триггера в базисе D-триггера

T^n	Q^n	Выход Q^{n+1}	Примечание
0	0		
0	1		
1	0		
1	1		

3.3.3.4. Исследование работы JK-триггера в интегральном исполнении

а) Соберите схему согласно рисунку 3.3.4, а и исследуйте работу JK-триггера ИМС K155ТВ1. Логические значения входных сигналов $\bar{S}$, $\bar{R}$, $\bar{J}$ и $\bar{K}$ подавайте от тумблерного регистра в соответствии с таблицей переходов (таблица 3.3.7), а тактовые синхроимпульсы С - с выхода ГОИ. Состояние прямого выхода Q наблюдайте по светодиодному индикатору. Результаты поместите в таблицу 3.3.7.

Таблица 3.3.7 – Таблица переходов JK-триггера микросхемы K155TB1

C^n	J^n	K^n	Q^n	Выход Q^{n+1}
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

б) Убедитесь, что асинхронные входы $\bar{S}$ и $\bar{R}$ обладают приоритетом перед входами J и K, а также, что существует запрещенная комбинация сигналов $\bar{S}$ и $\bar{R}$. Убедитесь, что независимо от логических значений сигналов, установленных на входах J и K и входе синхронизации C, триггер сохраняет состояние, заданное парой сигналов $\bar{S} = 1$ и $\bar{R} = 0$ или $\bar{S} = 0$ и $\bar{R} = 1$ на асинхронных входах $\bar{S}$ и $\bar{R}$. Результаты наблюдений поместите в таблицу 3.3.8.

Таблица 3.3.8 – Влияние асинхронных входов $\bar{S}$ и $\bar{R}$ на работу JK-триггера K155TB1

$\bar{S}$	$\bar{R}$	Выход		Примечание
		Q^{n+1}	Q^{n+1}	
0	0			
0	1			
1	0			
1	1			

Укажите, какой получается результат, если на асинхронных входах $\bar{S}$ и $\bar{R}$ JK-триггера действует запрещенная комбинация сигналов.

3.3.3.5. Дополнительные исследования возможностей JK-триггера ИМС K155ТВ1

а) Работа JK-триггера в режиме асинхронного Т-триггера

Соберите схему согласно рисунку 3.3.7, а. Она может быть легко получена из схемы на рис. 3.3.3.

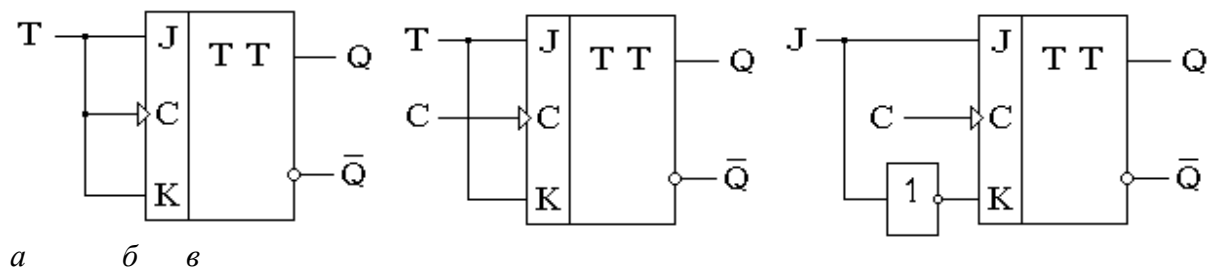


Рисунок 3.3.7 – Режимы работы JK-триггера

Подавая сигнал с выхода ГОИ, убедитесь, что JK-триггер работает в режиме асинхронного Т-триггера. Результаты наблюдений по светодиоду, подключенному к прямому выходу, приведите в таблице 3.3.9. Укажите, что является признаком что исследуемая схема представляет собой асинхронный Т-триггер.

Таблица 3.3.9 – Таблица переходов асинхронного Т-триггера
в базисе JK-триггера

T^n	Q^n	Выход Q^{n+1}	Примечание
0	0		
0	1		
1	0		
1	1		

Соберите схему согласно рисунку 3.3.7, б. Исследуйте работу JK-триггера по методике, рассмотренной для асинхронного Т-триггера. Результаты наблюдений поместите в таблицу 3.3.10.

Таблица 3.3.10 – Таблица переходов синхронного Т-триггера

C^n	T^n	Q^n	Выход Q^{n+1}	Примечание
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

в) Работа JK-триггера в режиме D-триггера

Соберите схему согласно рисунку 3.3.7, в и исследуйте ее работу по приведенной выше методике. Результаты наблюдений поместите в таблицу 3.3.4.

6. Проведите тщательный анализ полученных результатов, сделайте выводы по работе

3.3.4. Содержание отчета

1. Краткие теоретические сведения.
2. Таблицы переходов исследуемых триггеров с результатами наблюдений.
3. Функциональная схема D-триггера в базисе И-НЕ.
4. Условные графические обозначения всех исследуемых триггеров и микросхем.
5. Схемы исследований триггеров.
6. Выводы о проделанной работе в соответствии с приведенными методическими рекомендациями и с указанием роли асинхронных входов $\bar{S}$ и $\bar{R}$. Выводы о принципах синхронизации триггеров ИМС K155TM2 и K155TB1.

3.3.5. Вопросы для самоконтроля

1. УГО, таблицы истинности, принцип действия:
 - JK-триггера;
 - D-триггера;
 - асинхронного T-триггера;
 - синхронного T-триггера;
 - T-триггера в базисе D-триггера;
 - D-триггера в базисе JK -триггера.
2. Объясните, в чем заключается универсальность JK-триггера?

3.4. ЛАБОРАТОРНАЯ РАБОТА № 3

СИНТЕЗ И ИССЛЕДОВАНИЕ РАБОТЫ КОДИРУЮЩИХ УСТРОЙСТВ

Цель работы:

1. Практически закрепить знание теоретических сведений по основам устройства, принципа действия и эксплуатации кодирующих устройств.
2. Изучить методы и приемы синтеза кодирующих устройств различной структуры в заданном элементном базисе.
3. Получить практические навыки в сборке, наладке и экспериментальном исследовании кодирующих устройств различной структуры в заданном элементном базисе.
4. Получить практические навыки в использовании и экспериментальном исследовании кодирующих устройств в интегральном исполнении.

3.4.1. Методические указания

1. При подготовке к лабораторной работе необходимо
 - а) повторить:
 - логические основы ЭВМ;
 - логические элементы ЭВМ;
 - б) изучить:
 - кодирующие устройства ЭВМ, а также описание интегральной микросхемы K155ИД3 и настоящее руководство. Эти темы составляют теоретическую основу настоящей лабораторной работы.
2. Содержанием работы является синтез и исследование работы следующих кодирующих устройств:
 - мультиплексора;
 - демультиплексора;
 - шифратора;
 - дешифратора,а также исследование работы дешифратора-демультиплексора, реализованного микросхемой K155ИД3.
3. В часы самостоятельной работы необходимо выполнить следующее:
 - повторить и изучить темы, указанные в разделе 1.1;
 - подготовить бланк отчета за лабораторную работу.

4. Подготовка бланка отчета за лабораторную работу включает заполнение его разделов:

а) В раздел 1 *“Краткие теоретические сведения”* вносятся основные теоретические сведения по вопросам синтеза цифровых автоматов, устройства, принципа действия и эксплуатации кодирующих устройств, а также любые иные сведения, которые могут быть полезными при проведении лабораторной работы.

б) В разделы: 2 *“Синтез и исследование работы мультиплексора”*, 3 *“Синтез и исследование работы демультимплексора”*, 4 *“Синтез и исследование работы шифратора”* и 5 *“Синтез и исследование работы линейного дешифратора”* необходимо поместить:

- таблицы переходов исследуемых кодирующих устройств;
- функциональную схему и условное графическое обозначение исследуемых кодирующих устройств;
- подготовленные таблицы для протоколирования результатов экспериментальных исследований работы мультиплексора, демультимплексора, шифратора, дешифратора.

5. По окончании проведения исследований важно правильно, полно и грамотно провести анализ полученных результатов и сделать инженерные выводы, в которых необходимо отметить:

- результаты синтеза кодирующих устройств и оценки их основных технических параметров;
- соответствие функционирования кодирующих устройств их таблицам переходов, а также правильность передачи информации с информационных входов на соответствующие выходы;
- другие сведения, которые экспериментатор сочтет важными и необходимыми.

6. К проведению лабораторной работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.4.2. Дешифратор-демультиплексор (микросхема K155ИД3)

Дешифратор-демультиплексор K155ИД3, в дальнейшем для простоты называемый дешифратор, осуществляет преобразование четырехразрядного двоичного кода, подаваемого на входы $A_0 \dots A_3$, в выходной сигнал в виде напряжения низкого уровня, соответствующего значению логического нуля.

Рассматриваемый дешифратор является линейным, его условное графическое обозначение приведено на рисунке 3.4.1, а, а цоколёвка – на рисунке 3.4.1, б.

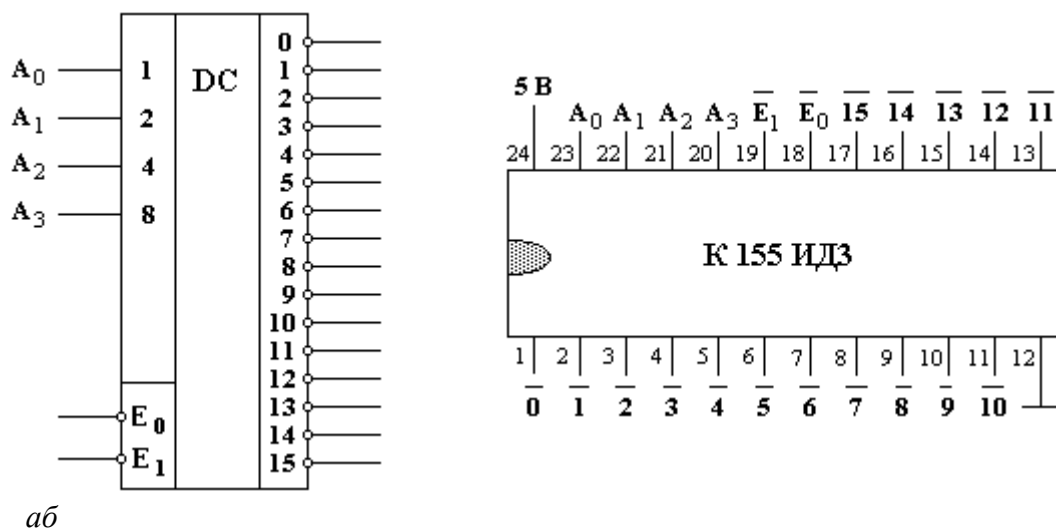


Рисунок 3.4.1 – Дешифратор-демультиплексор К155 ИД3

а – условное графическое обозначение, б – цоколёвка

Выходной сигнал низкого уровня появляется на одном из шестнадцати выходов $F_0 \dots F_{15}$, при этом номер выхода в точности соответствует значению двоичного кода, установленного на входах $A_0 \dots A_3$.

Дешифратор имеет два режима работы:

- дешифрации и
- демультиплексирования данных.

Функционирование дешифратора полно и однозначно описывается таблицей переходов, приведенной в таблице 1.

Необходимый режим работы задается двумя инверсными сигналами управления $\bar{E}_0$ и $\bar{E}_1$. Поэтому дешифратор К155ИД3 можно рассматривать как программируемый. Для реализации режима дешифрации на входах $\bar{E}_0$ и $\bar{E}_1$ необходимо установить сигналы низкого уровня, соответствующие значению логического нуля. Код, подлежащий дешифрации, подается на входы $A_0 \dots A_3$. Его числовое значение указывает номер логического элемента, на выходе которого появляется сигнал низкого уровня, соответствующий логическому нулю. Так, например, если на входе установить комбинацию сигналов $A_3A_2A_1A_0 = 0101$, то на выходе 5 установится сигнал логического нуля. Если $A_3A_2A_1A_0 = 1010$, то сигнал логического нуля установится на выходе 10.

Следует отметить, что выходные сигналы микросхемы К155ИД3 являются инверсными. Т.е., в исходном состоянии, когда на входах $\bar{E}_0$ и $\bar{E}_1$ действуют сигналы высокого уровня, соответствующие логической единице, на выходах $F_0 \dots F_{15}$ устанавливаются сигналы высокого уровня (логической единицы).

Таблица 3.4.1 – таблица переходов
дешифратора-демультиплексора К155ИД3

В Х О Д Ы	E0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
	E1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
	A3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	x	x
	A2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	x	x
	A1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	x	x
	A0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	x	x
В Ы Х О Д Ы	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	2	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	3	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	4	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
	5	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
	6	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
	7	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
	8	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1
	9	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
	10	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
	11	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
	12	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
	13	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1
	14	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1
	15	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1

Примечание: x – значения сигналов на шине A0...A3 могут быть произвольными (по выбору студента).

Таким образом, для задания режима дешифрации на входах управления $\bar{E}0$ и $\bar{E}1$ необходимо установить уровни напряжений, соответствующие логическому нулю. Входы $\bar{E}0$ и $\bar{E}1$ часто называют *входами разрешения дешифрации*, т.к. если предварительно на шинах A0...A3 установить дешифрируемый код, а затем задать $\bar{E}0 = \bar{E}1 = 0$, то это позволит устранить текущие выбросы, которыми сопровождается дешифрация кодов, появляющихся на шинах A0...A3 не строго синхронно.

Для задания режима *демультиплексирования* данных необходимо:

– на один из входов управления, например, $\bar{E}0$, подать сигнал, соответствующий по уровню логическому нулю;

– другой вход $\bar{E}1$ использовать как вход, принимающий информацию в последовательном коде. Номер выходной шины, на которую должна передаваться информация с одного из входов $\bar{E}$ (в нашем примере со входа $\bar{E}1$), задается адресом, предварительно установленным на шине A0...A3. Шины A0...A3 в режиме демультиплексирования данных называются *адресными*.

Схема будет работать аналогично, если на вход $\bar{E}1$ подать сигнал логического нуля, а вход $\bar{E}0$ использовать как информационный.

3.4.3. Порядок выполнения работы

3.4.3.1. Синтез и исследование работы мультиплексора

Соберите схему мультиплексора согласно рисунку 3.4.2 и исследуйте его работу в статическом режиме.

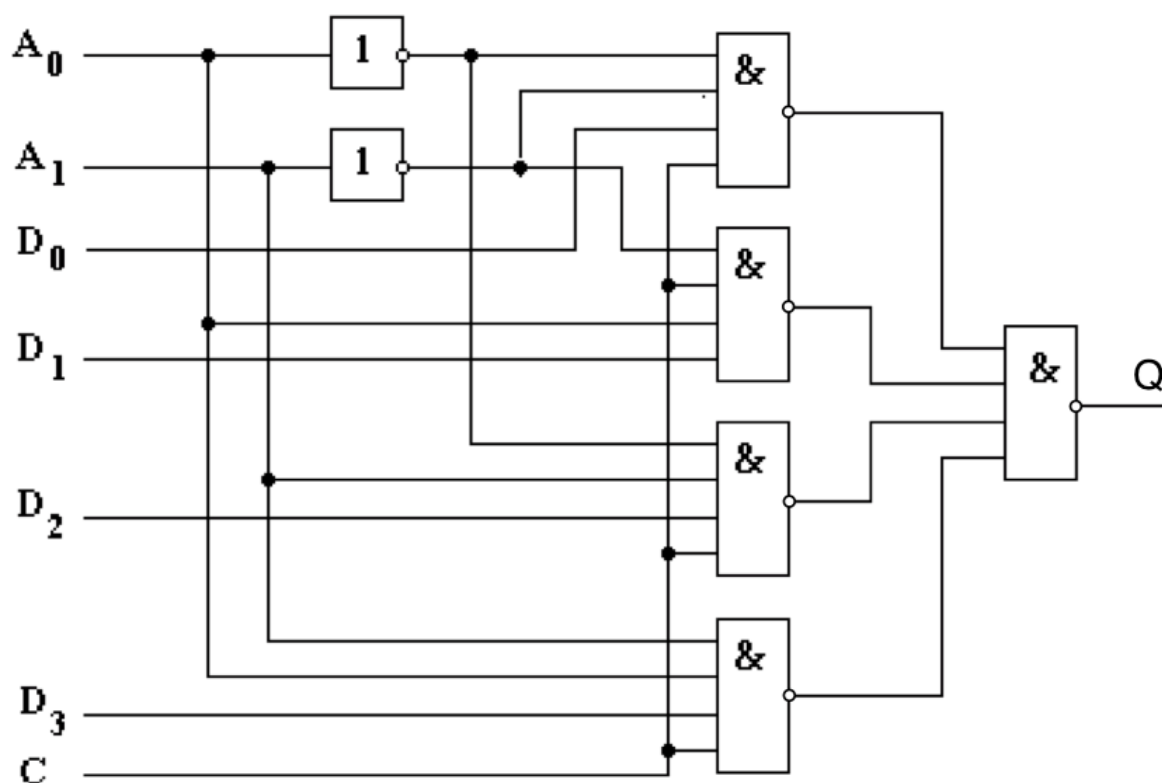


Рисунок 3.4.2 – Четырехразрядный мультиплексор

Для этого выполните следующее.

а) Подайте на адресные входы $A1$ и $A0$ от тумблерного регистра $X1 \dots X8$ комбинации входных сигналов, соответствующие адресам (номерам) информационных D -входов, и зафиксируйте их.

б) На информационный D -вход, адрес (номер) которого установлен на адресной шине, от тумблерного регистра $X1 \dots X8$ подайте поразрядно, начиная со старшего, в последовательном коде четырехразрядное слово информации.

в) Синхросигналы подавайте от генератора одиночных импульсов (ГОИ). Каждый раз, когда на информационном D-входе установлен очередной разряд передаваемого слова информации, нажмите кнопку “ПУСК” и зафиксируйте в момент ее нажатия состояние выходного сигнала Q мультиплексора.

г) Установите на адресных входах A1 и A0 код нового адреса. Проконтролируйте передачу четырехразрядного слова информации с информационного D-входа, номер которого соответствует установленному адресу.

Аналогично поступить, передавая слово информации со всех D-входов на выход Q мультиплексора. Результаты исследований свести в таблицу 3.4.2.

Таблица 3.4.2 – Результаты испытаний мультиплексора

Номер входа	Адрес входа		Код слова на D-входе	Код слова на выходе Q
	A1	A0		
0	0	0		
1	0	1		
2	1	0		
3	1	1		

3.4.3.2. Синтез и исследование работы демultipлексора

Соберите схему **демультиплексора** согласно рисунку 3.4.3 и исследуйте его работу в статическом режиме следующим образом.

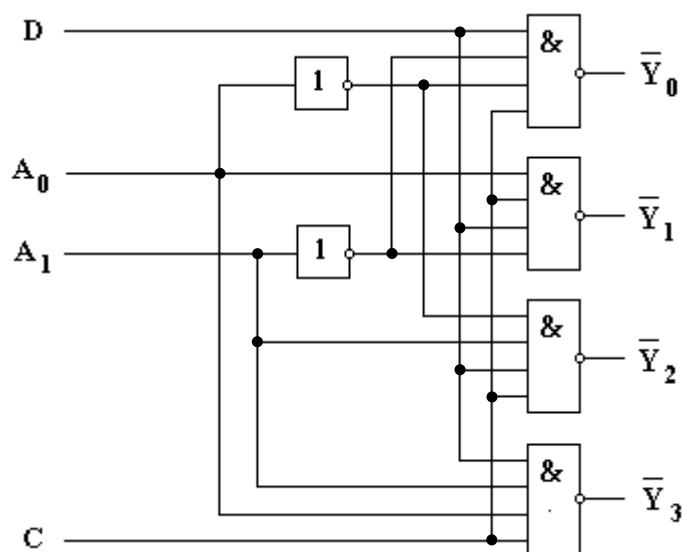


Рисунок 3.4.3 – Четырехразрядный демultipлексор

Сигналы на адресные шины A1 и A0 подавайте согласно таблице 3.4.3 от тумблерного регистра X1...X8. Код комбинации на входах A1 и A0 в точности соответствует адресу (номеру) логического элемента 4И-НЕ, инверсный выход которого служит инверсным выходом демультиплексора. То есть, код, установленный на шинах A1 и A0, указывает адрес (номер) выходной шины демультиплексора. Последовательный двоичный код четырехразрядного слова информации на D-вход подавайте от тумблерного регистра X1...X8 поразрядно, начиная со старшего разряда.

Таблица 3.4.3 – Результаты исследования демультиплексора

Номер выхода	Адрес выхода		Код слова на D-входе	Код слова на выходе Y _i
	A1	A0		
0	0	0		
1	0	1		
2	1	0		
3	1	1		

Синхросигналы на С-вход подавайте от ГОИ путем нажатия кнопки ПУСК после того, как на адресных входах установлен адрес выходной шины демультиплексора, а на информационном D-входе - очередной разряд последовательного кода передаваемого слова информации. Состояние выходной шины демультиплексора, адрес которой установлен на входах A1 и A0, контролируйте в момент нажатия кнопки ПУСК.

Порядок проведения исследования:

- установите на адресных шинах A1 и A0 адрес согласно таблице 3.4.3;
- установите на информационном D-входе старший разряд произвольно выбранного четырехразрядного слова информации;
- нажмите кнопку ПУСК и в момент ее нажатия на выходной шине, адрес которой установлен на входах A1 и A0, зафиксируйте значение выходного сигнала демультиплексора;
- установите на информационном D-входе следующий (младший) разряд слова информации и, после нажатия кнопки ПУСК, зафиксируйте значение сигнала на той же выходной шине.

Аналогично поступайте при передаче остальных разрядов передаваемого четырехразрядного слова информации. Результаты наблюдений внесите в таблицу 3.

После окончания передачи выбранного слова информации установите на адресных входах A1 и A0 новый адрес, соответствующий другой выходной шине, используя то же или иное четырехразрядное слово информации. Все результаты наблюдений поместите в таблицу 3.4.3.

По окончании эксперимента убедитесь, что все передаваемые информационные слова с D-входа переданы на соответствующие выходные шины в инверсном виде без искажений. Результаты исследований свести в таблицу 3.4.3.

3.4.3.3. Синтез и исследование работы шифратора

Соберите схему шифратора согласно рисунку 3.4.4 и исследуйте его работу в статическом режиме. Сигналы на входы $X_0...X_5$ подавайте от тумблерного регистра $X_1...X_8$, на синхровход C – от ГОИ.

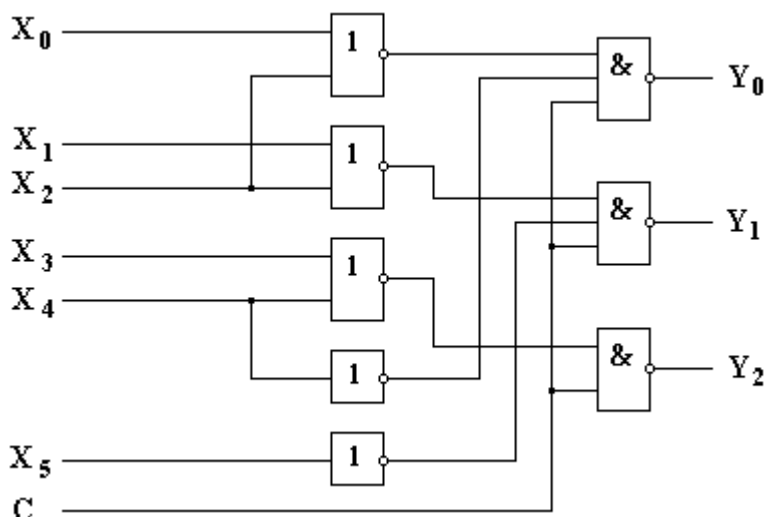


Рисунок 3.4.4 – Шифратор 6 – 3

Контроль за состоянием выходных сигналов вести по светодиодному табло в момент подачи сигнала на C -вход (в момент нажатия кнопки ПУСК). Результаты исследования свести в таблицу 3.4.4.

Таблица 3.4.4 – Результаты исследования шифратора

В х о д ы						В ы х о д ы		
X6	X5	X4	X3	X2	X1	Y2	Y1	Y0
0	0	0	0	0	0			
0	0	0	0	0	1			
0	0	0	0	1	0			
0	0	0	1	0	0			
0	0	1	0	0	0			
0	1	0	0	0	0			
1	0	0	0	0	0			

3.4.3.4. Синтез и исследование работы линейного дешифратора

Соберите схему дешифратора согласно рисунку 3.4.5 и исследуйте его работу в статическом режиме.

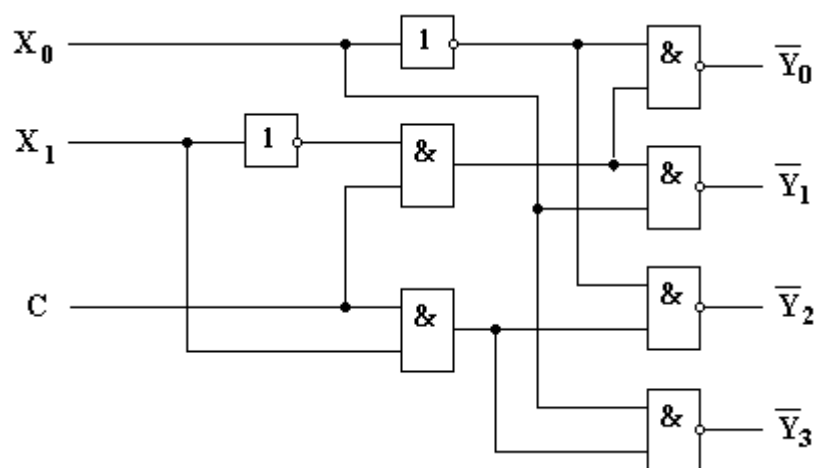


Рисунок 3.4.5 – Линейный дешифратор 2 – 4

Сигналы на входы X_0 , X_1 подавайте от тумблерного регистра $X_1...X_8$, а на синхровход C - от ГОИ. Результаты работы дешифратора 2-4 наблюдайте по светодиодному табло в момент подачи синхросигнала на C -вход путем нажатия кнопки ПУСК. Результаты исследования свести в таблицу 3.4.5.

Таблица 3.4.5 – Результаты исследования дешифратора 2-4

Входы			Выходы			
C	X_1	X_0	Y_3	$\bar{Y}_2$	Y_1	$\bar{Y}_0$
1	0	0				
1	0	1				
1	1	0				
1	1	1				

3.4.3.5. Исследование работы дешифратора - демультиплексора К155ИД3

Соберите схему согласно рисунку 3.4.1,а и исследуйте работу дешифратора- демультиплексора К155ИД3 в статическом режиме. Сигналы на адресные входы $A_0...A_3$ и на входы управления $\bar{E}_0$ и $\bar{E}_1$ подавайте согласно таблице переходов (таблица 3.4.1) от тумблерного регистра $X_1...X_8$. Состояние инверсных выходов контролируйте по светодиодному табло.

Для исследования работы микросхемы К155ИД3 в режиме дешифрации установите на входах управления $\bar{E}_0$ и $\bar{E}_1$ сигналы низкого уровня, соответствующие значению логического нуля. Исследование работы проводите согласно методике, изложенной в разделе 3.4.

При исследовании работы ИМС К155ИДЗ в режиме демультиплексирования данных один из управляющих входов подключите к генератору одиночных импульсов, а на второй подайте от тумблерного регистра X1...X8 сигнал логического нуля. Исследуйте работу ИМС согласно методике, приведенной в разделе 3.2. Для этого используйте данные, помещенные в таблице, предварительно установив на шинах А3 и А2 старших разрядов адреса (номера) выходной шины сигналы логического нуля или логической единицы.

В процессе проведения исследований установите соответствие функционирования ИМС К155ИДЗ таблице переходов (таблица 3.4.1).

Проанализируйте результаты проведенных экспериментов и сделайте обстоятельные, конкретные выводы.

3.4.4. Содержание отчета

Краткие теоретические сведения.

По каждому пункту исследований необходимо привести:

- функциональную схему и условное графическое обозначение исследуемого кодирующего устройства;
- результаты экспериментальных исследований.

В отчете по результатам исследований в соответствии с требованиями пункта 3.4.3.5 достаточно привести УГО ИМС К155ИДЗ и заполнить таблицу, аналогичную таблице 3.4.1.

4. Отчет за проведенную лабораторную работу должен завершаться конкретными выводами *по всем пунктам экспериментальных исследований.*

3.4.5. Вопросы для самоконтроля

1. Перечислите кодирующие устройства.
2. Определение, УГО и принцип действия:
 - шифратора;
 - дешифратора;
 - мультиплексора;
 - демультиплексора.
3. Назначение входа Е (разрешения).
4. Назначение входов А0...А3, Е0..Е1 интегральной микросхемы К155ИДЗ.

3.5. ЛАБОРАТОРНАЯ РАБОТА № 4

СИНТЕЗ И ИССЛЕДОВАНИЕ РАБОТЫ ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ

Цель работы:

1. Практически закрепить знание теоретических сведений по эксплуатации по основам устройства, принципа действия и эксплуатации преобразователей кодов.
2. Изучить методы и приемы синтеза преобразователей кодов различной структуры в заданном элементном базисе.
3. Получить практические навыки в сборке, наладке и экспериментальном исследовании работы преобразователей кодов.

3.5.1. Методические указания

1. При подготовке к лабораторной работе необходимо:

- а) повторить:
 - логические основы ЭВМ;
 - логические элементы ЭВМ;
- б) изучить раздел: “Преобразователи кодов”.

Эти темы составляют теоретическую основу настоящей лабораторной работы. Кроме того, необходимо внимательно изучить настоящее руководство.

2. Содержанием работы является синтез и исследование работы следующих преобразователей кодов:

- прямого кода в обратный;
- прямого кода в дополнительный;
- двоично-десятичного кода с весами разрядов 8-4-2-1 в циклический код Грея;
- циклического кода Грея в двоично-десятичный код с весами разрядов 8-4-2-1.

3. В часы самостоятельной работы необходимо:

- повторить и изучить темы, указанные в разделе 1.1;
- подготовить бланк отчета за лабораторную работу.

4. Подготовка бланка отчета за лабораторную работу включает выполнение его разделов.

а) В раздел 1 “Краткие теоретические сведения” вносятся основные теоретические сведения по вопросам синтеза цифровых автоматов, устройства, принципа действия и эксплуатации преобразователей кодов, а также и другие сведения, полезные при проведении лабораторной работы.

б) В разделы: 2 “Синтез и исследование работы преобразователя прямого кода в обратный”, 3 “Исследование работы преобразователя прямого кода в дополнительный”, 4 “Исследование работы преобразователя двоично-десятичного кода в код Грея” и 5 “Исследование работы преобразователя кода Грея в двоично-десятичный код” необходимо поместить:

- таблицы переходов исследуемых преобразователей кодов;
- подготовленные таблицы (таблицы 1,2,3,4) для протоколирования результатов экспериментальных исследований работы преобразователей кодов.

5. При сборке функциональных схем преобразователей прямого кода в дополнительный, двоично-десятичного кода в код Грея, кода Грея в двоично-десятичный следует обратить внимание на то, что логический элемент 2-2И-2ИЛИ-НЕ совместно с двумя инверторами на его входе образуют логический элемент М2 сложения по модулю 2 в базисе НЕ, 2-2И-2ИЛИ-НЕ. Учет этого обстоятельства позволит существенно сократить временные потери, связанные со сборкой заданных схем преобразователей.

6. По окончании проведения экспериментальных исследований важно правильно, полно и грамотно провести анализ полученных результатов и сделать инженерные выводы. В выводах следует отразить:

- результат исследования преобразователей кодов;
- другие сведения, которые, по мнению экспериментатора, могут быть важными и необходимыми.

7. К проведению лабораторной работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.5.2. Порядок выполнения работы

3.5.2.1. Синтез и исследование работы преобразователя прямого кода в обратный

Соберите схему преобразователя прямого кода в обратный согласно рисунка 3.5.1 и исследуйте его работу в статическом режиме. Для этого выполните следующее.

а) Подайте от тумблерного регистра X1...X8 на вход ω признака знака числа сигнал, по уровню соответствующий положительному числу.

б) Задайтесь двухрядным двоичным словом в прямом коде согласно таблице 3.5.1.

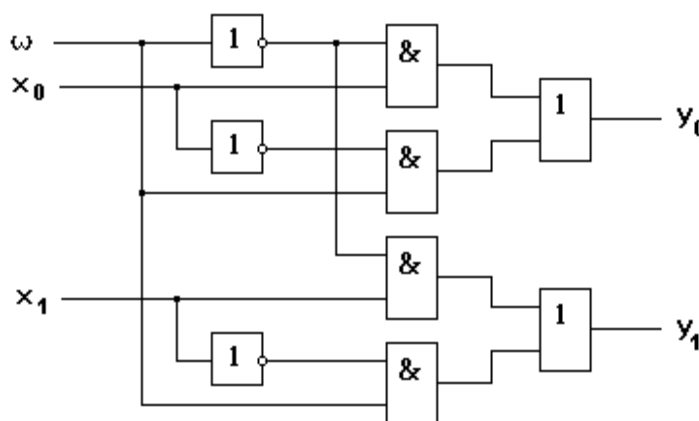


Рисунок 3.5.1 – Преобразователь прямого кода в обратный

**Таблица 3.5.1 – Результаты исследования преобразователя
прямого кода в обратный**

Код слова информации x1 x0	Признак знака ω	Результаты преобразований	
		аналитически	цифровым автоматом
0 0	0		
0 1	0		
1 0	0		
1 1	0		
0 0	1		
0 1	1		
1 0	1		
1 1	1		

в) В соответствии с правилом преобразования числа, заданного в прямом коде, в обратный аналитически выполните преобразование. Полученный результат поместите в таблицу 3.5.1. Подайте на информационные входы собранного преобразователя прямого кода в обратный уровни сигналов, соответствующие значениям разрядов заданного числа. Проконтролируйте по светодиодному табло результаты преобразования цифровым автоматом и поместите их в таблицу 3.5.1.

Результаты преобразований, полученные аналитическим методом и с помощью цифрового автомата, должны совпадать.

г) Проанализируйте полученные результаты и сделайте грамотные инженерные выводы, в которых следует отметить:

- закон функционирования автомата;
- базис собранного преобразователя;
- правильность преобразования чисел.

3.5.2.2. Синтез и исследование работы преобразователя прямого кода в дополнительный

а) Соберите схему преобразователя прямого кода двоичного числа в дополнительный согласно рисунку 3.5.2 и исследуйте его работу в статическом режиме.

б) Входные сигналы задавайте от тумблерного регистра X1...X8 согласно таблице 3.5.2. Результаты преобразования цифровым автоматом проконтролируйте по светодиодному табло и внесите их в таблицу 3.5.2.

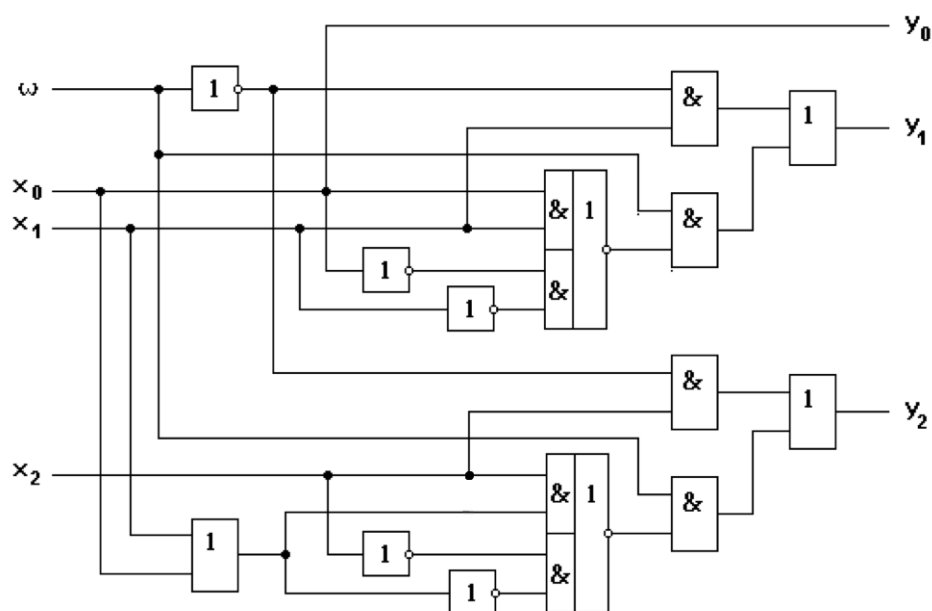


Рисунок 3.5.2 – Преобразователь прямого кода в дополнительный

Таблица 3.5.2 – Результаты исследования преобразователя прямого кода в дополнительный

Код слова Информации X2 x1 x0	Признак знака ω	Результаты преобразований	
		аналитически	цифровым автоматом
0 0 0	0		
0 0 1	0		
0 1 0	0		
0 1 1	0		
1 0 0	0		
1 0 1	0		
1 1 0	0		
1 1 1	0		
0 0 0	1		
0 0 1	1		
0 1 0	1		
0 1 1	1		
1 0 0	1		
1 0 1	1		
1 1 0	1		
1 1 1	1		

- закон функционирования автомата;
- базис собранного преобразователя;
- правильность функционирования;

а) Соберите схему преобразователя двоично-десятичного кода в циклический код Грея согласно рисунку 3.5.3 и исследуйте его работу в статическом режиме.

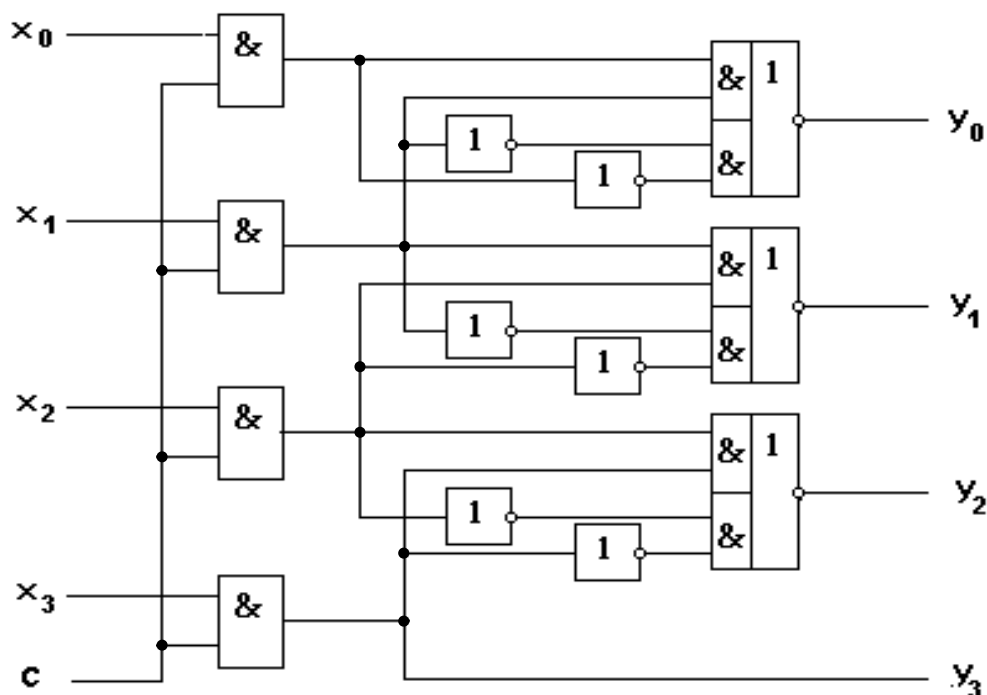


Рисунок 3.5.3 – Преобразователь двоично-десятичного кода
в циклический код Грея

б) Входные сигналы X3, X2, X1, X0 задавайте от тумблерного регистра X1...X8 согласно таблице 3.5.3. Результаты работы преобразователя контролируйте по светодиодному табло и занесите их в таблицу 3.5.3.

Таблица 3.5.3 – Результаты исследования преобразователя двоично-десятичного кода в циклический код Грея

Двоично-десятичный код				Код Грея			
X3	X2	X1	X0	Y3	Y2	Y1	Y0
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

- в) Проанализируйте полученные результаты, в выводах отразите:
- закон функционирования цифрового автомата;
 - базис собранного преобразователя;
 - правильность функционирования преобразователя.

3.5.2.4. Синтез и исследование преобразователя циклического кода Грея в двоично-десятичный

а) Соберите схему преобразователя циклического кода Грея в двоично-десятичный согласно рисунку 3.5.4 и исследуйте его работу в статическом режиме.

б) Входные сигналы X3, X2, X1, X0 задавайте, как и прежде, от тумблерного регистра X1...X8 согласно таблице 3.5.4. Контроль за работой цифрового автомата ведите по светодиодному табло. Результаты исследований занесите в таблицу 3.5.4.

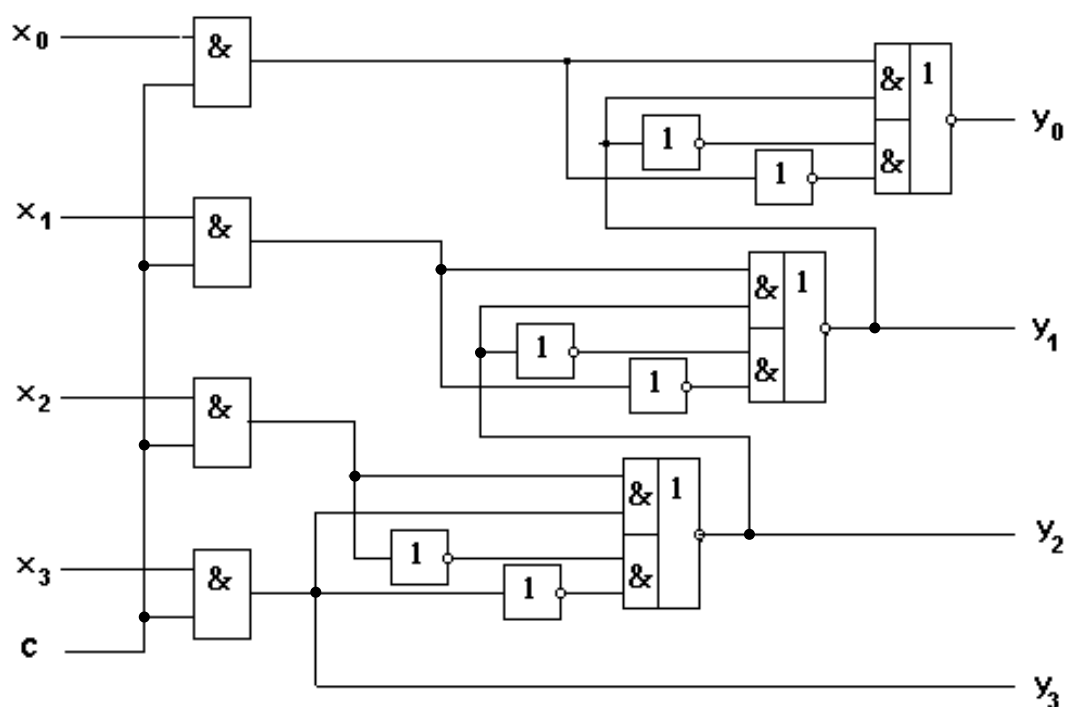


Рисунок 3.5.4 – Преобразователь циклического кода Грея
в двоично-десятичный

Таблица 3.5.4 – Результаты исследования преобразователя
кода Грея в двоично-десятичный код

Код Грея				Двоично-десятичный код			
X3	X2	X1	X0	Y3	Y2	Y1	Y0
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

в) Проанализируйте полученные результаты и сделайте грамотные инженерные выводы. В выводах необходимо отразить следующее:

- закон функционирования цифрового автомата;
- базис собранного преобразователя;
- правильность функционирования преобразователя.

3.5.3. Содержание отчета

В отчете за лабораторную работу по каждому пункту исследований необходимо привести:

- таблицы переходов исследуемых схем;
- функциональные схемы преобразователей, работа которых исследуется в настоящей лабораторной работе;
- результаты экспериментальных исследований (табл.1,2,3,4).

Отчет за проведенную лабораторную работу должен завершаться конкретными инженерными выводами по всем пунктам экспериментальных исследований.

3.5.4. Вопросы для самоконтроля

1. Определение и УГО преобразователя кода.
2. Назначение входа ω в схемах преобразователей кодов.
3. Алгоритм перевода числа из прямого кода в дополнительный.
4. Алгоритм перевода числа из прямого кода в обратный.
5. Алгоритм перевода числа из двоичного кода в код Грея.
6. Алгоритм перевода числа из кода Грея в двоичный.

3.6. ЛАБОРАТОРНАЯ РАБОТА № 5

ИССЛЕДОВАНИЕ РАБОТЫ РЕГИСТРОВ

Цель работы:

1. Практически закрепить знание теоретических сведений о назначении, устройстве и принципе действия регистров различного исполнения.
2. Привить практические навыки сборки из различных логических элементов и узлов, наладки и экспериментального исследования работы регистров различного назначения.
3. Привить первичные практические навыки работы с регистрами в интегральном исполнении.

3.6.1. Методические указания

1. При подготовке к лабораторной работе необходимо:
 - а) повторить:
 - логические элементы и логические узлы ЭВМ;
 - назначение и функционирование логических интегральных микросхем и D-триггеров в интегральном исполнении, входящих в состав лабораторной установки;
 - б) изучить:
 - тему “Регистры”;
 - назначение и функционирование регистров в интегральном исполнении (микросхемы K155ИР13).

Указанные темы составляют теоретическую основу лабораторной работы, их изучение обязательно.

2. Содержанием работы является:
 - исследование работы однофазного параллельного регистра;
 - исследование работы парафазного параллельного регистра;
 - исследование работы последовательного сдвигающего регистра на D-триггерах;
 - исследование работы универсального синхронного восьмиразрядного сдвигающего регистра в интегральном исполнении (микросхема K155ИР13).
3. При подготовке к проведению лабораторной работы в часы самостоятельной подготовки необходимо
 - повторить и изучить темы, указанные в разделе 1.1;
 - подготовить бланк отчета за лабораторную работу.

4. При подготовке бланка отчета заполните его разделы.

а) Раздел 1 *“Краткие теоретические сведения”* должен содержать основные теоретические сведения, необходимые при подготовке и проведении лабораторной работы.

б) В разделах: 2 *“Исследование работы однофазного параллельного регистра”*, 3 *“Исследование работы парафазного параллельного регистра”*, 4 *“Исследование работы последовательного сдвигающего регистра”* необходимо привести функциональные схемы исследуемых регистров, результаты экспериментальных исследований, приведенные в табличной форме, а также другие сведения отражающие специфику и особенности работы регистров.

в) В разделе 5 *“Исследование работы регистра K155ИР13”* приведите условное графическое обозначение микросхемы K15ИР13, режимы и особенности ее работы.

г) Раздел 6 *“Выводы по работе”* заполняется после проведения всех экспериментальных исследований, выполнения всех расчетов и анализа полученных результатов.

5. Выводы по работе должны быть конкретными, продуманными, отражать в сжатой форме основные полученные результаты исследований и последующего анализа экспериментальных данных. В них должны быть отражены:

- результаты анализа достоинств и недостатков исследуемых регистров;
- особенности структуры, функционирования и режима работы регистров;
- особенности использования и эксплуатации ИМС K155ИР13;
- возможные области применения исследуемых регистров.

6. К выполнению лабораторной работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.6.2. Порядок выполнения работы

3.6.2.1. Исследование работы однофазного параллельного регистра

а) Соберите схему трехразрядного однофазного параллельного регистра согласно рисунку 3.6.1. Асинхронные RS-триггеры реализуйте в базисе Шеффера И-НЕ. Двоичный код входного слова информации устанавливать, используя тумблерный регистр X1...X8. Его же использовать и для выдачи сигнала установки нулевого состояния регистра "Уст.0". Сигнал синхронизации С, который в данном случае является сигналом приема слова информации, подавать от ГОИ. Контроль за состоянием регистра осуществлять по светодиодам светодиодного табло как в прямом, так и в обратном кодах..

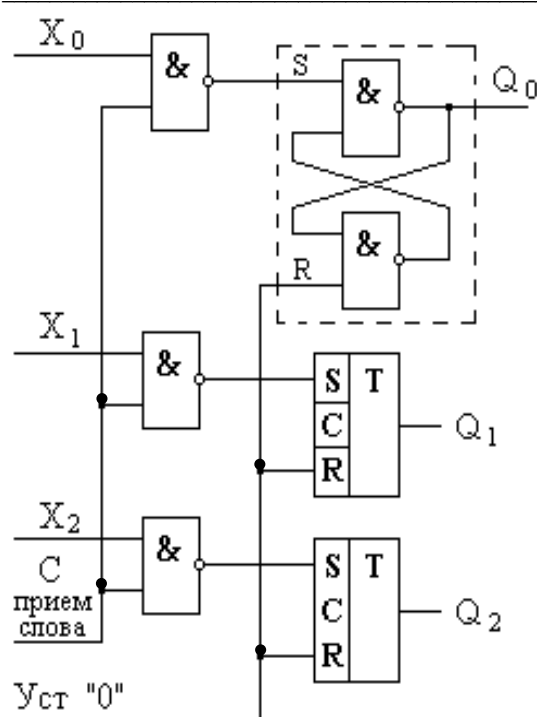


Рисунок 3.6.1. Трехразрядный однофазный параллельный регистр при полном наборе входных переменных, результаты наблюдений занести в таблицу 3.6.1;

– проанализировать полученные экспериментальные результаты и сделать необходимые выводы, отметить достоинства и недостатки однофазного параллельного регистра, особенности в его работы.

б) Для проведения исследования необходимо:

– выдать сигнал установки нуля и перевести регистр в нулевое состояние;

– установить с помощью тумблерного регистра $X_1...X_8$ код выбранного слова информации;

– подать от ГОИ синхросигнал разрешения записи информации в регистр;

– проконтролировать по светодиодному индикаторному табло запись слова в регистр, при этом необходимо иметь в виду, что на прямых выходах код прямой, а на инверсных - обратный;

– проверить аналогично работу однофазного параллельного регистра

Таблица 3.6.1 – Результаты исследования работы однофазного параллельного регистра

Номер опыта	В ы х о д					
	прямой			инверсный		
	Q2	Q1	Q0	$\bar{Q}2$	$\bar{Q}1$	$\bar{Q}0$
0						
1						
2						
3						
4						
5						
6						
7						

3.6.2.2. Исследование работы парафазного параллельного регистра

а) Соберите схему трехразрядного парафазного параллельного регистра согласно рисунку 3.6.2. Синхронные RS-триггеры реализуйте в базисе Шеффера И-НЕ. В целях сокращения временных затрат на сборку схемы целесообразно воспользоваться уже собранными, согласно рисунка 3.2.1, асинхронными RS-триггерами, добавив к ним необходимые схемы управления.

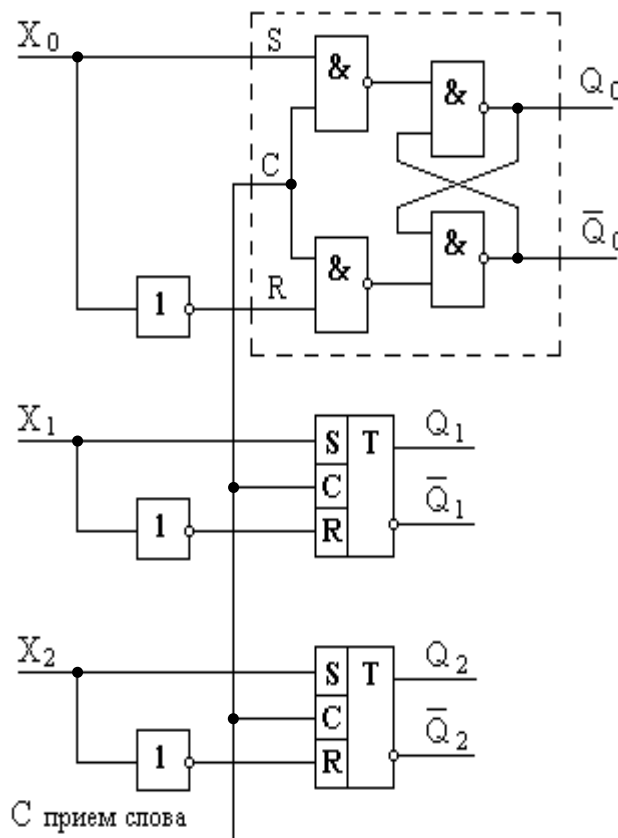


Рисунок 3.6.2 – Трехразрядный парафазный параллельный регистр

Подачу входных сигналов и контроль состояний регистра осуществляйте в соответствии с рекомендациями раздела 2.1.

Исследование работы регистра проводите в точном соответствии с методикой, приведенной в разделе 2.1. Результаты наблюдений поместите в таблицу 3.6.2. При проведении исследований необходимо обратить внимание, что при парафазном методе передачи кода записываемого двоичного слова информации предварительная установка парафазного параллельного регистра в нулевое состояние не требуется.

Таблица 3.6.2 – Результаты исследования работы парафазного параллельного регистра

Номер опыта	В ы х о д					
	прямой			инверсный		
	Q2	Q1	Q0	$\bar{Q}2$	$\bar{Q}1$	$\bar{Q}0$
0						
1						
2						
3						
4						
5						
6						
7						

3.6.2.3 Исследование работы последовательного регистра сдвига

Исследование работы последовательного регистра сдвига, функциональная схема которого приведена на рисунке 3.6.3, проведите в двух режимах:

- последовательного регистра сдвига;
- кольцевого сдвигающего регистра.

а) Соберите схему последовательного сдвигающего регистра согласно рисунку 3.6.3.

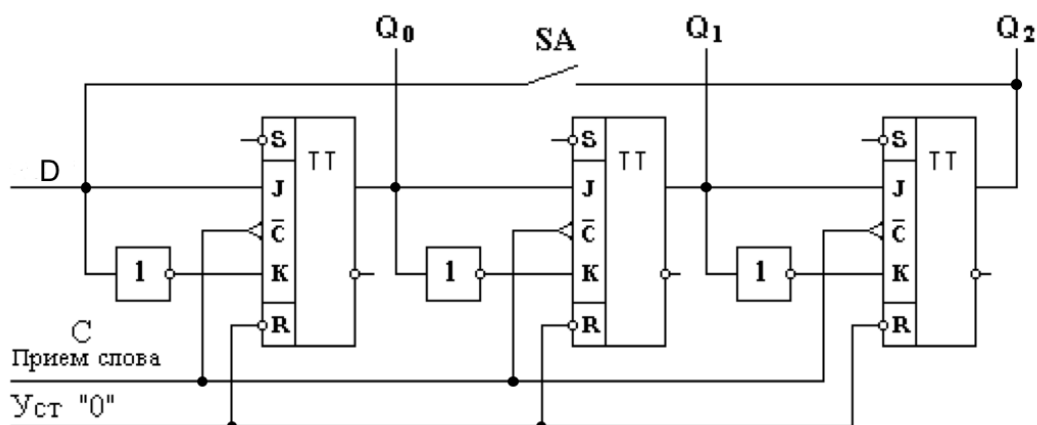


Рисунок 3.6.3 – Последовательный сдвигающий регистр

Регистр соберите в базе JK-триггера, работающего в D-режиме (см. лабораторную работу “Синтез и исследование работы D– и JK–триггеров”). На все асинхронные входы установки единичного $\bar{S}$ и нулевого $\bar{R}$ состояний триггеров подайте сигналы, по уровню соответствующие логической единице, от тумблерного регистра X1 ... X8. Трехразрядное двоичное слово информации подавать на информационный вход в по-

следовательном коде, начиная с младшего разряда, от тумблерного регистра, а синхросигнал сдвига вправо – от ГОИ.

б) Экспериментальное исследование работы *последовательного сдвигающего регистра* выполните в следующей последовательности:

- установите регистр в нулевое состояние, подав на асинхронный вход $\bar{R}$ D-триггеров инверсный сигнал установки нуля "Уст.0";
- установите на информационном D-входе сигнал, соответствующий *младшему* разряду трехразрядного двоичного числа 001;
- подайте от ГОИ, нажав кнопку "ПУСК", сигнал сдвига вправо;
- проконтролируйте по светодиодному табло запись цифры 1 младшего разряда двоичного слова 001 в старший разряд регистра;
- установите на D-входе цифру следующего (сначала первого, а затем - второго *старшего*) разряда двоичного числа 001 и выполните действия, рассмотренные выше;
- определите число тактов сигнала сдвига, необходимое для записи трехразрядного числа 001 в последовательный сдвигающий регистр;
- определите состояние регистра после подачи на его вход четвертого и последующих сигналов сдвига;
- аналогичные испытания проведите при подаче на его информационный D-вход двоичных чисел 010, 011,...,111.

в) Результаты наблюдений в одном из опытов (например, для числа 101) поместите в таблицу 3.6.3 и проанализируйте их.

Таблица 3.6.3 – Результаты исследования работы последовательного сдвигающего регистра

Номер сигнала сдвига	Действующий входной Сигнал	В ы х о д					
		прямой			инверсный		
		Q2	Q1	Q0	$\bar{Q}2$	$\bar{Q}1$	$\bar{Q}0$
0	Уст.0						
1							
2							
3							
4							
5							
6							
7							

г) Для исследование работы кольцевого сдвигающего регистра:

- запишите в регистр двоичное слово 101;
- Соедините прямой выход триггера старшего разряда регистра с информационным D-входом, замкнув контакты переключателя А, предварительно отключив вход D от тумблерного регистра X1...X8;
- Подавайте от ГОИ на С-вход сигналы сдвига вправо и наблюдайте по светодиодному табло эффект работы регистра;
- Результаты наблюдений после подачи каждого тактового импульса сдвига, в том числе в процессе записи в регистр двоичного слова 101, внесите в таблицу, аналогичную таблице 3.6.3;
- Определите область применения исследуемого регистра при работе его в обоих режимах.

3.6.2.4. Исследование работы универсального восьмиразрядного синхронного регистра сдвига K155ИР13

При исследовании работы универсального восьмиразрядного синхронного регистра сдвига (рисунок 3.6.4), реализованного в микросхеме K155ИР13, входные сигналы рекомендуется подавать следующим образом:

- сигналы управления (программирования) режимами работы S0 и S1 от шин "1" и "0" или тумблерного регистра X1...X8;
- загрузки двоичного восьмиразрядного числа в параллельном коде, подаваемые на входы D0...D7, - от тумблерного регистра X1...X8;
- загрузки восьмиразрядного двоичного числа в последовательном коде, подаваемом на входы DSR и DSL, - от тумблерного регистра;
- сигнал синхронизации С - от ГОИ.

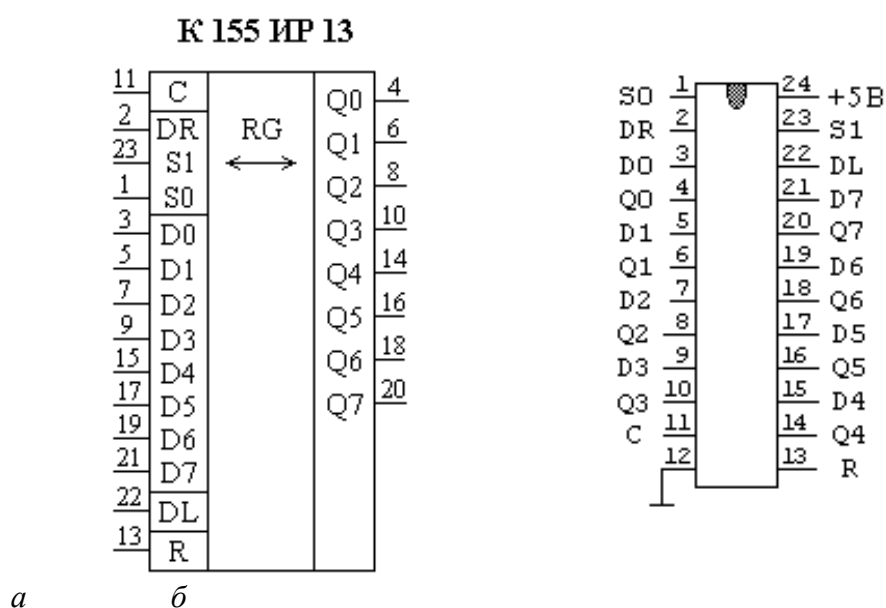


Рисунок 3.6.4 – Универсальный восьмиразрядный синхронный регистра сдвига на микросхеме K155 ИР13:

а – условное графическое обозначение; б – цоколёвка

Контроль состояния регистра осуществляйте по светодиодам информационного светодиодного табло. Данные заносите в таблицу 3.6.4.

Таблица 3.6.4 – Результаты исследования универсального восьмиразрядного синхронного регистра сдвига К155ИР13

В х о д ы (n)							В ы х о д ы (n+1)		
R	S1	S0	C	DSL	DSR	D7 ... D0	Q7	Q6 ... Q1	Q0
0	x	x	x	x	x	x	0	0 ... 0	0
1	x	x	0	x	x	x	Q7	Q6 ... Q1	Q0
1	1	1	↑	X	x	D7 ... D0	D7	D6 ... D1	D0
1	0	1	↑	x	1	x	Q6	Q5 ... Q0	1
1	0	1	↑	x	0	x	Q6	Q5 ... Q0	0
1	1	0	↑	1	x	x	1	Q7 ... Q2	Q1
1	1	0	↑	0	x	x	0	Q7... Q2	Q1
1	0	0	↑	x	x	x	Q7	Q6... Q1	Q0

Примечание: x – произвольное состояние входов регистра (по выбору студента);
↑ – положительный перепад напряжения; n и (n+1) –соответствующие моменты дискретного времени.

– Таблицу заполнить экспериментальными данными.

б) Исследуйте работу микросхемы **в режимах параллельной загрузки, хранения и сдвига**. Для этого выполните следующее:

– установите регистр в нулевое состояние, подав на инверсный вход R сигнал низкого активного уровня, соответствующего логическому нулю, кратковременно подключив его к шине “0”;

– убедитесь по светодиодам, что регистр находится в нулевом состоянии, вход R подключите к шине “1”;

– задайте режим параллельной загрузки регистра, подключив входы S0 и S1 к шинам “1”;

– установите на входах параллельной загрузки регистра D7...D0 код произвольно выбранного восьмиразрядного двоичного числа;

– подключите синхровход C регистра к тумблерному регистру X1...X8 и подайте тактовый синхроимпульс;

– убедитесь по светодиодам, что в момент действия фронта синхроимпульса C входное восьмиразрядное слово информации, представленное параллельным двоичным кодом, оказалось записанным в регистр;

– установите режим хранения информации, записанной в регистр, подключив входы управления режимами S0 и S1 к шинам “0”;

– изменяя значения сигналов на всех входах, кроме управления S0 и S1, убедитесь по светодиодам, что содержимое регистра не изменяется;

– подключите вход управления S0 к шине “1”, вход управления S1 к шине “0”, а на вход DSR установите “1” и подайте один тактовый синхροимпульс С, убедитесь, что содержимое регистра “сдвинулось” на один разряд в сторону старшего разряда, т.е. информация передается из младшего разряда в старший, при этом в младшем разряде записывается “1”. Далее установите на входе DSR “0” и повторите опыт. Убедитесь что в младшем разряде запишется “0”. Полученные результаты занесите в таблицу;

– подключите вход управления S0 к шине “0”, вход управления S1 к шине “1”, а на вход DSL установите “1” и подайте один тактовый синхροимпульс С, убедитесь, что содержимое регистра “сдвинулось” на один разряд в сторону младшего разряда, т.е. информация передается из старшего разряда в младший, при этом в старшем разряде записывается “1”. Далее установите на входе DSL “0” и повторите опыт. Убедитесь, что в старшем разряде запишется “0”. Полученные результаты занесите в таблицу.

в) Проанализируйте результаты проведенных экспериментальных исследований и отразите их в выводах.

3.6.3. Содержание отчета

- 3.1. Краткие теоретические сведения.
- 3.2. Функциональные схемы исследуемых регистров.
- 3.3. Условное графическое обозначение ИМС К155ИР13.
- 3.4. Результаты экспериментальных исследований, представленные в табличной форме.
- 3.5. Другие экспериментальные сведения, отражающие специфику работы исследуемых регистров.
- 3.6. Конкретные инженерные выводы, основанные на результатах проведенных исследований.

3.6.4. Вопросы для самоконтроля

1. Классификация регистров по виду микроопераций.
2. На каких триггерах строятся регистры:
 - однофазные;
 - сдвигающие;
 - парафазные.
3. Принцип действия, УГО регистров:
 - однофазных;
 - сдвигающих;
 - парафазных.

3.7. ЛАБОРАТОРНАЯ РАБОТА № 6

СИНТЕЗ И ИССЛЕДОВАНИЕ РАБОТЫ СУММАТОРОВ

Цель работы:

1. Практически закрепить знание теоретических сведений по основам устройства, принципам действия и эксплуатации сумматоров.
2. Изучить методы и приемы синтеза сумматоров различной структуры в заданном элементном базисе.
3. Получить практические навыки в сборке, наладке и экспериментальном исследовании работы сумматоров различной структуры в заданном элементном базисе.
4. Получить практические навыки в использовании и экспериментальном исследовании сумматоров в интегральном исполнении.

3.7.1. Методические указания

1. Содержание работы:
 - синтез и исследование работы комбинационного полусумматора;
 - синтез и исследование работы одноразрядного комбинационного сумматора;
 - исследование работы последовательного многоразрядного комбинационного сумматора;
 - исследование работы многоразрядного параллельного сумматора, реализованного с помощью интегральных микросхем К155ИМ2 и К155ИМ3.
2. При подготовке к лабораторной работе необходимо:
 - а) повторить:
 - логические основы ЭВМ;
 - логические элементы ЭВМ;
 - б) изучить:
 - сумматоры;
 - описание интегральных микросхем К155ИМ2 и К155ИМ3, а также настоящее руководство.

*Указанные темы составляют теоретическую основу лабораторной работы, их изучение **обязательно**.*

- в) подготовить бланк отчета за лабораторную работу.

3. Подготовка бланка отчета включает заполнение его разделов.

а) В раздел 1 *“Краткие теоретические сведения”* помещаются основные сведения по вопросам синтеза цифровых автоматов, устройства, принципа действия и эксплуатации сумматоров, а также другие сведения полезные при проведении лабораторной работы.

б) В разделе 2 *“Синтез и исследование работы комбинационного полусумматора”* необходимо поместить:

- таблицу переходов (суммирование) полусумматора;
- функциональную схему и условное графическое обозначение.
- подготовленную таблицу 3.7.1 для ведения протокола наблюдений в процессе экспериментальных исследований.

в) В разделе 3 *“Синтез и исследование работы одноразрядного комбинационного сумматора”* необходимо поместить:

- таблицу переходов (суммирование) сумматора;
- функциональную схему и условное графическое обозначение исследуемого сумматора;
- подготовленную таблицу 3.7.2 для ведения протокола наблюдений в процессе экспериментальных исследований.

г) В разделе 4 *“Исследование работы последовательного многоразрядного комбинационного сумматора”* привести:

- функциональную схему сумматора ;
- подготовленную таблицу 3.7.3 для протоколирования результатов экспериментальных исследований работы сумматора;

д) В разделе 5 *“Исследование работы многоразрядного параллельного сумматора”* следует привести:

- схему соединений микросхем К155ИМ2 и К155ИМ3 для реализации шестиразрядного параллельного сумматора, а также – таблицу, подобную таблице 3 для ведения протокола наблюдений в процессе проведения исследований.

е) В разделе 6 *“Выводы по работе”* помещаются выводы, сделанные по результатам проведенных экспериментальных исследований.

4. Формулировка выводов

В выводах по результатам исследований необходимо правильно, полно и грамотно отметить следующее:

- соответствие функционирования сумматоров их таблицам переходов (суммирования) и правильность выполнения арифметической операции сложения двоичных чисел;
- другие сведения, которые могут быть полезными по мнению экспериментатора.

5. К проведению лабораторной работы допускаются студенты, прошедшие установленный входной контроль знаний.

3.7.2. Порядок выполнения работы

3.7.2.1. Синтез и исследование комбинационного полусумматора

Соберите схему комбинационного полусумматора (рисунок 3.7.1) и исследуйте его работу согласно таблице сложения (таблица 3.7.1).

Входные сигналы подавайте от тумблерного регистра $X_1...X_8$, контроль за состоянием устройства ведите по светодиодным индикаторам, подключенным к соответствующим выходам. Результаты наблюдений поместите в таблицу 3.7.1.

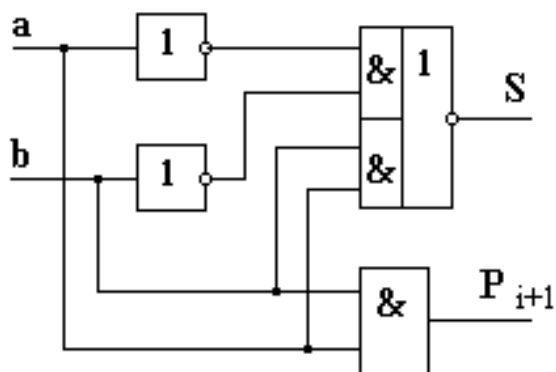


Рисунок 3.7.1. Комбинационный полусумматор

Таблица 3.7.1 – Результаты исследования работы комбинационного полусумматора

Слагаемые		Аналитически		Экспериментально	
a	b	сумма S	перенос P	сумма S	перенос P
0	0				
0	1				
1	0				
1	1				

3.7.2.2. Синтез и исследование одноразрядного комбинационного сумматора

Соберите функциональную схему одноразрядного комбинационного сумматора согласно рисунку 3.7.2 и исследуйте его работу в соответствии с таблицей переходов (таблица 3.7.2).

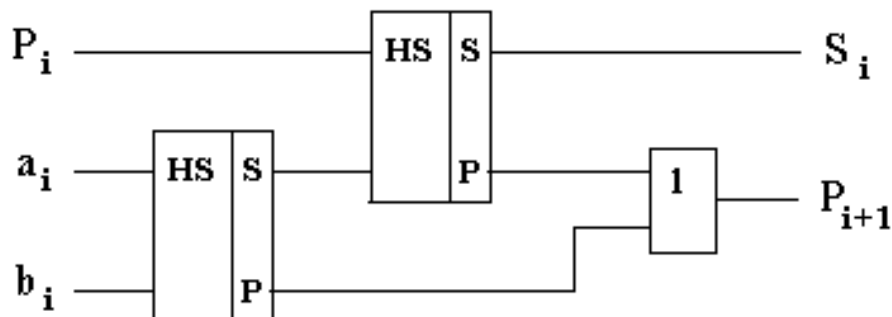


Рисунок 3.7.2 – Одноразрядный комбинационный сумматор

Комбинации входных сигналов подавайте от тумблерного регистра X1...X8, контроль за работой ведите по светодиодам, подключенным к выходу суммы и к выходу единицы переноса. Результаты наблюдений поместите в таблицу 3.7.2.

Таблица 3.7.2 – Результаты исследования работы одноразрядного комбинационного сумматора

Слагаемые			Аналитически		Экспериментально	
перенос P1	a	b	Сумма S	перенос P2	сумма S	перенос P2
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

При сборке схемы комбинационного сумматора используйте собранную согласно рисунку 3.7.1 схему комбинационного полусумматора, это позволит существенно сократить временные затраты на сборку.

3.7.2.3. Исследование работы последовательного многоразрядного комбинационного сумматора

а) Соберите согласно рисунку 3.7.3 схему последовательного многоразрядного комбинационного сумматора и исследуйте его работу.

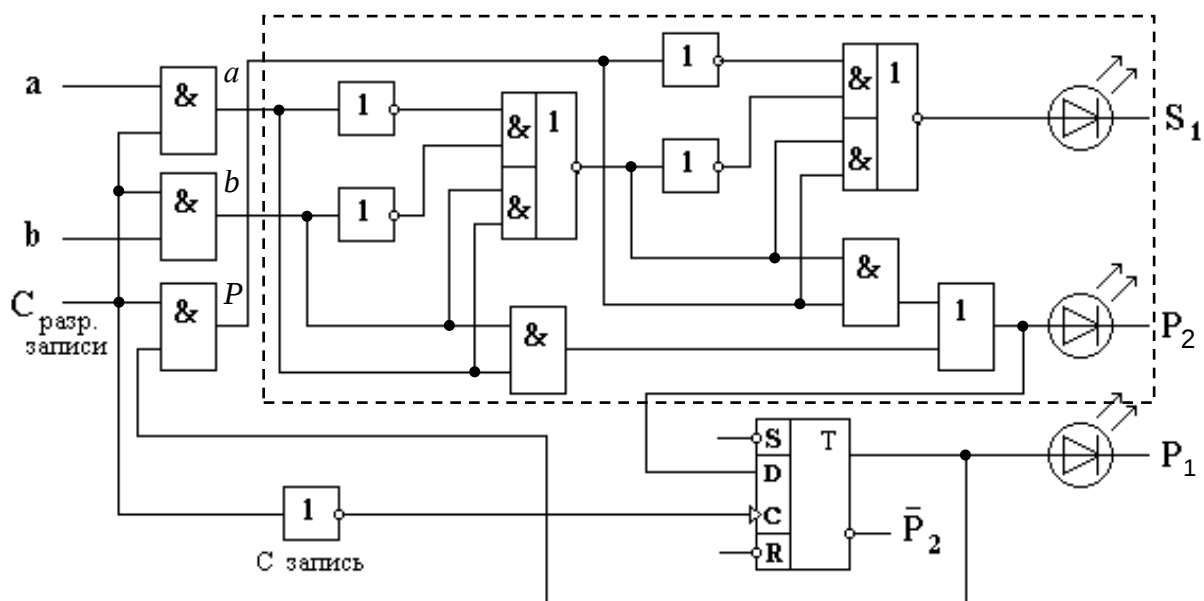


Рисунок 3.7.3 – Последовательный многоразрядный комбинационный сумматор

Входные сигналы слагаемых и разрешения суммирования подавайте от тумблерного регистра X1...X8, а тактовые синхросигналы – от ГОИ. Контроль за работой ведите по светодиодным индикаторам, подключенным к обоим выходам полного сумматора и прямому выходу.

б) При исследовании работы сумматора выполните следующее:

- задайтесь двумя произвольными шестиразрядными двоичными числами **a** и **b**, например, **a** = 110011 и **b** = 001110;
- найдите аналитически сумму выбранных двоичных чисел **a** и **b**;
- установите нулевое начальное состояние D-триггера единицы переноса, подав на его асинхронный инверсный R-вход сигнал “Уст. 0” низкого активного уровня, соответствующий логическому нулю;
- установите на входах слагаемых сигналы, соответствующие значениям младших нулевых разрядов двоичных чисел **a** и **b**, и подайте сигнал разрешения суммирования, помня, что для слагаемых сигналу логической единицы соответствует напряжение высокого активного уровня;

- проконтролируйте по светодиодным индикаторам, подключенным к выходу суммы и к выходу единицы переноса полного сумматора, значения сигналов суммы и переноса P2 и сравните их с аналитически полученными результатами поразрядного сложения;
- подайте от ГОИ на синхровход D-триггера сигнал разрешения записи и по светодиоду, подключенному к прямому выходу D-триггера, проконтролируйте запись сигнала переноса P2;
- установите на входах слагаемых полного сумматора сигналы, соответствующие значениям первых разрядов двоичных чисел **a** и **b** и выполните описанные выше действия;

Установите единичное начальное состояние D-триггера и повторите сложение ранее выбранных двоичных чисел **a** и **b**. Результаты аналитического сложения двоичных чисел **a** и **b**, а также результаты экспериментальных исследований работы последовательного многоразрядного сумматора как цифрового автомата сведите в таблицу 3.7.3

Таблица 3.7.3 – Результаты исследования работы последовательного многоразрядного комбинационного сумматора.

Число	Номер разряда						Примечание
	5	4	3	2	1	0	
P ₁						0	Начальное состояние D-триггера
a							Первое слагаемое
b							Второе слагаемое
S							Аналитический результат
P ₂							
S							
P ₂							Экспериментальные данные
P ₁						1	Начальное состояние D-триггера
S							Аналитический результат
P ₂							
S							Экспериментальные данные
P ₂							

3.7.2.4. Исследование работы многоразрядного параллельного сумматора в интегральном исполнении

Параллельный многоразрядный полный комбинационный сумматор необходимой разрядности строится путем каскадного соединения интегральных микросхем, реализующих комбинационные сумматоры. Используя микросхемы К155ИМ2 и К155ИМ3, условное графическое обозначение которых приведено на рисунке 3.7.4, постройте параллельный шестиразрядный сумматор и исследуйте его работу. Для этого выход сигнала переноса Р2 ИМС К155ИМ2 (рисунок 3.7.4, а) соедините со входом Р1 сигнала переноса ИМС К155ИМ3 (рисунок 3.7.4, б). Тогда сигналы, соответствующие младшим разрядам слагаемых **a** и **b**, будут подаваться на входы А и В микросхемы К155ИМ2, а сигналы, соответствующие старшим разрядам, - на входы А и В ИМС К155ИМ3. Входной сигнал переноса следует подавать на вход Р1 сумматора К155ИМ2, а выходной - контролировать на выходе Р2 К155ИМ3. Результат суммирования двоичных шестиразрядных чисел **a** и **b** можно получить на выходах обоих сумматоров, при этом старший разряд считывается с выхода S3 К155ИМ3, а младший - с выхода S0 микросхемы К155ИМ2.

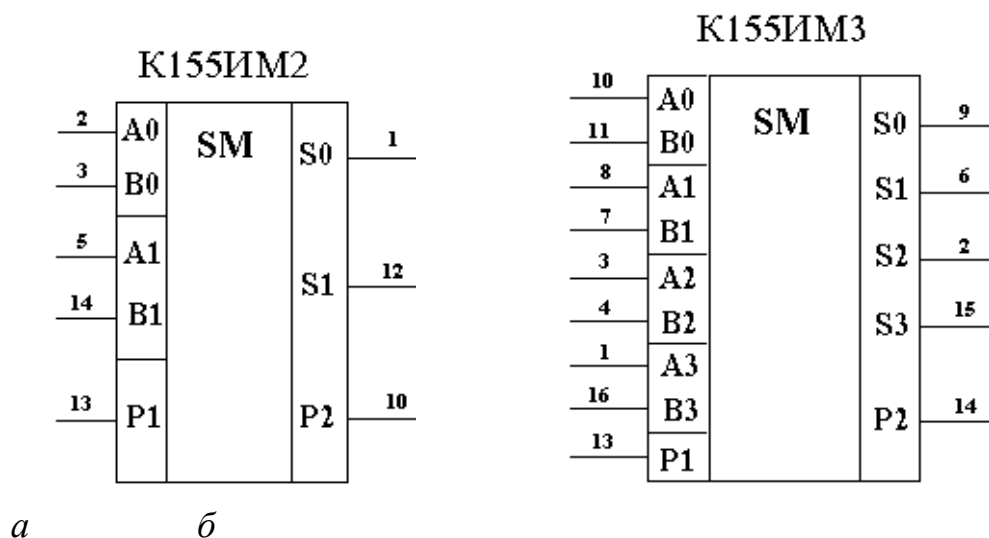


Рисунок 3.7.4 – Полный двухразрядный (а) и четырехразрядный (б) сумматоры

Исследование работы шестиразрядного сумматора на ИМС К155ИМ2 и К155ИМ3 проводите по методике, аналогичной методике исследования последовательного многоразрядного комбинационного сумматора, приведенной в разделе 3.7.2.3. Входные сигналы слагаемых и сигнала переноса подавайте от тумблерного регистра X1 ... X8 и шин "1", "0".

Контроль за работой ведите по светодиодным индикаторам. Результаты наблюдений поместите в таблицу 3.7.4.

Таблица 3.7.4 – Результаты исследования работы параллельного многоразрядного комбинационного сумматора

Число	Номер разряда						Примечание
	5	4	3	2	1	0	
P1	0						
a							Первое слагаемое
b							Второе слагаемое
S							Аналитический результат
P2							
S							Экспериментальные данные
P2							
P1	1						
S							Аналитический результат
P2							
S							Экспериментальные данные
P2							

Проанализируйте результаты экспериментальных исследований и сравните их с результатами аналитических выводов.

3.7.3. Содержание отчета

1. Условные графические обозначения комбинационных полусумматора, одноразрядного полного сумматора и сумматоров, реализованных микросхемами K155ИМ2 и K155ИМ3.
2. Функциональные схемы, использованные при проведении экспериментальных исследований сумматоров.
3. Результаты экспериментальных исследований в табличной форме.
4. Конкретные выводы, основанные на результатах проведенных экспериментальных исследований.

3.7.4. Вопросы для самоконтроля

1. Определение, назначение, классификация сумматоров.
2. Схемы и принцип действия:
 - одноразрядного комбинационного полусумматора;
 - одноразрядного комбинационного сумматора;
 - многоразрядного последовательного комбинационного сумматора;
 - многоразрядного параллельного сумматора в интегральном исполнении.
3. Достоинства и недостатки исследуемых схем сумматоров.

3.8 ЛАБОРАТОРНАЯ РАБОТА № 7

СИНТЕЗ И ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ И ПЕРЕСЧЕТНЫХ СХЕМ

Цель работы:

1. Практически закрепить знание теоретических сведений о назначении, устройстве и принципе действия счетчиков различного исполнения.
2. Привить практические навыки сборки из различных логических элементов и узлов, наладки и экспериментального исследования работы счетчиков различного назначения.
3. Привить первичные практические навыки работы со счетчиками в интегральном исполнении.
4. Воспитать культуру инженерного мышления при анализе схем счетчиков и результатов исследования их работы.

3.8.1 Методические указания

1. При подготовке к лабораторной работе необходимо:
 - а) повторить:
 - назначение и функционирование логических элементов и узлов ЭВМ;
 - назначение и функционирование Т-, D- и JK-триггеров и режимы их работы;
 - назначение и функционирование JK-триггеров в интегральном исполнении, входящих в состав лабораторной установки;
 - б) изучить:
 - счетчики и пересчетные схемы;
 - – назначение и функционирование счетчиков в интегральном исполнении (микросхемы K155ИЕ5, K155ИЕ7).
2. Содержанием работы является:
 - синтез и исследование работы асинхронного суммирующего (вычитающего) двоичного счетчика с цепями последовательного переноса в базисе JK-триггера;

- синтез и исследование работы пересчетной схемы с естественным изменением состояния в базисе JK-триггера;
- синтез и исследование работы реверсивного двоичного счетчика в базисе JK-триггера и ЛЭ сложной логики 2И-ИЛИ-НЕ;
- исследование работы реверсивного четырехразрядного двоичного счетчика, реализованного с помощью интегральной микросхемы K155IE7.

3. При подготовке к проведению лабораторной работы в часы самостоятельной подготовки необходимо

- повторить и изучить темы, указанные в разделе 1.1;
- подготовить бланк отчета за лабораторную работу.

4. При подготовке бланка отчета заполните его разделы.

а) В разделах: 2 *“Синтез и исследование работы асинхронного суммирующего вычитающего двоичного счетчика”*, 3 *“Синтез и исследование работы пересчетной схемы”* и 4 *“Синтез и исследование работы реверсивного двоичного счетчика”* необходимо привести:

- функционирование схемы исследуемых счетчиков и осциллограммы их работы с необходимыми комментариями, отражающими специфику функционирования;
- результаты экспериментальных исследований, приведенные в табличной форме;
- режимы работы универсальных JK-триггеров и выполняемые ими математические операции, а также другие сведения, отражающие специфику и особенности работы счетчиков.

б) В разделе 5 *“Исследование работы реверсивного счетчика, реализованного на ИМС K155IE7”* необходимо привести:

- УГО ИМС K155IE7;
- результаты экспериментальных исследований.

в) Раздел 6 *“Выводы по работе”* должен содержать:

- полные и правильные высказывания о соответствии функционирования счетчиков их таблицам истинности;
- особенности работы исследуемых схем;
- другие сведения, которые могут быть полезными по мнению экспериментатора.

5. К выполнению лабораторной работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.8.2 Порядок выполнения работы

3.8.2.1. Синтез и исследование работы асинхронного суммирующего (вычитающего) двоичного счетчика

а) Соберите схему асинхронного суммирующего двоичного счетчика с цепями последовательного переноса в базисе JK-триггера согласно рисунку 3.8.1.

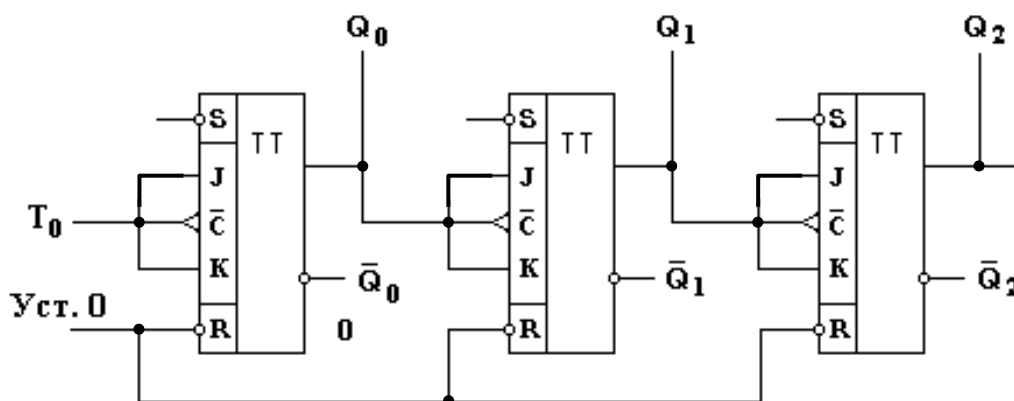


Рисунок 3.8.1 – Асинхронный суммирующий (вычитающий) счетчик с цепями последовательного переноса

Универсальные JK-триггеры в этой схеме должны работать в режиме асинхронного Т-триггера. К прямым и инверсным выходам каждого JK-триггера подключите светодиоды, сгруппировав их на двенадцатиразрядном светодиодном табло в две группы:

$$Q_2 Q_1 Q_0 \text{ и } \bar{Q}_2 \bar{Q}_1 \bar{Q}_0$$

Группа светодиодов $Q_2 Q_1 Q_0$, отображающая состояния прямых выходов JK-триггеров, в процессе исследования счетчика будет отражать суммирующий, а группа светодиодов $\bar{Q}_2 \bar{Q}_1 \bar{Q}_0$ – вычитающий режимы его работы.

J и K-входы всех триггеров следует объединить и установить на них сигнал, уровень которого соответствует логической единице. Для этого используйте шину “1”. Аналогично R-входы асинхронной установки триггеров в нулевое состояние также следует объединить и подключить к тумблерному регистру X1...X8. После подачи электропитания на собранную схему с помощью тумблерного регистра установите на R-входах **активный низкий уровень** сигнала RESET и установите JK-триггеры в нулевое состояние.

В качестве счетного входа T_0 используется вход С синхронизации JK-триггера младшего (нулевого) разряда. Сигнал T_0 подается от тумблерного регистра X1...X8 или от ГОИ. Контроль за состоянием счетчика

осуществлять по светодиодным индикаторам, подключенным как к прямым, так и к инверсным выходам JK-триггеров.

Исследование работы счетчика проводите в следующем порядке:

- установите счетчик в нулевое состояние;
- подайте первый импульс сигнала T_0 на счетный вход счетчика от тумблерного регистра $X1 \dots X8$ или от ГОИ;
- проконтролируйте по светодиодному индикаторному табло изменение состояния счетчика как в режиме суммирования, так и в режиме вычитания (т.е. по $Q_2 Q_1 Q_0$ и $\bar{Q}_2 \bar{Q}_1 \bar{Q}_0$ соответственно);
- определите момент времени, когда счетчик изменяет свое состояние;
- подайте второй импульс сигнала T_0 на счетный вход, вновь проконтролируйте изменение состояния счетчика и определите момент времени изменения состояния;
- исследуйте работу счетчика при поступлении на его счетный вход 3 ... 8 импульсов T_0 , результаты наблюдений сведите в таблицу 3.8.1;
- проанализируйте полученные экспериментальные результаты и сделайте необходимые выводы, отметьте особенности работы, достоинства и недостатки асинхронных двоичных счетчиков с цепями последовательного переноса;
- приведите и поясните осциллограммы работы счетчика во всех режимах его работы.

Таблица 3.8.1 – Результаты исследования работы асинхронного суммирующего (вычитающего) двоичного счетчика

Входной сигнал T_0		Режим суммирования			Режим вычитания		
номер	значение	Q_2	Q_1	Q_0	$\bar{Q}_2$	$\bar{Q}_1$	$\bar{Q}_0$
1	1						
	0						
2	1						
	0						
3	1						
	0						
4	1						
	0						
5	1						
	0						
6	1						
	0						
7	1						
	0						
8	1						
	0						

3.8.2.2. Синтез и исследование работы пересчетной схемы

Соберите схему согласно рисунку 3.8.2. Для этого как следует из сравнения схем на рисунках 3.8.1 и 3.8.2, достаточно в схему включить логический элемент 3И-НЕ. Универсальные JK-триггеры по-прежнему должны работать в асинхронном Т-режиме.

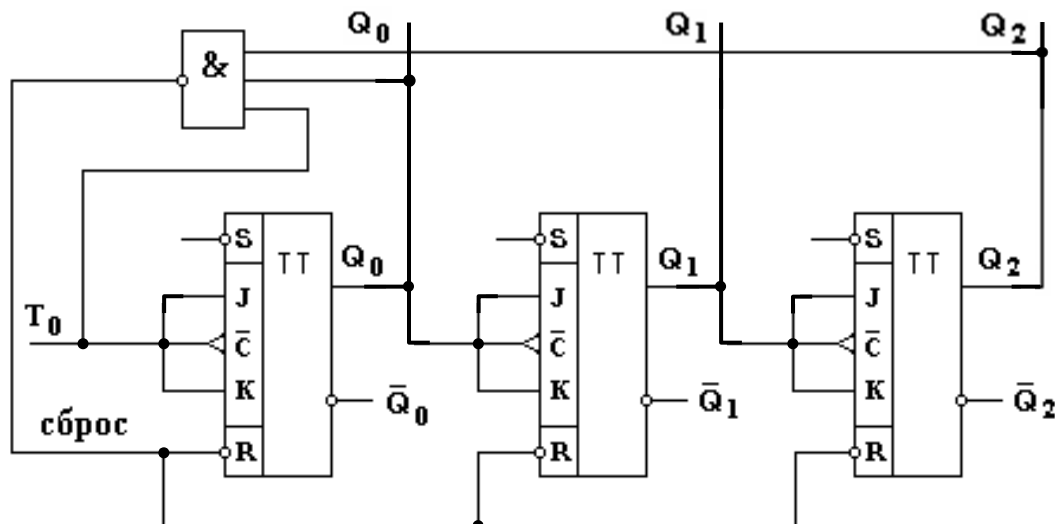


Рисунок 3.8.2 – Пересчетная схема с коэффициентом пересчета $K=6$

Исследование работы пересчетной схемы проведите в порядке, указанном в разделе 3.8.2.1. Результаты наблюдений поместите в таблицу, аналогичную таблице 3.8.1. Определите момент времени, когда величина K достигает значения равного 6 и счетчик устанавливается в исходное состояние.

Измените схему таким образом, чтобы реализовать значение коэффициента пересчета равное 4 и повторите исследование. Достигнутые отличия в функционировании отразите в выводах.

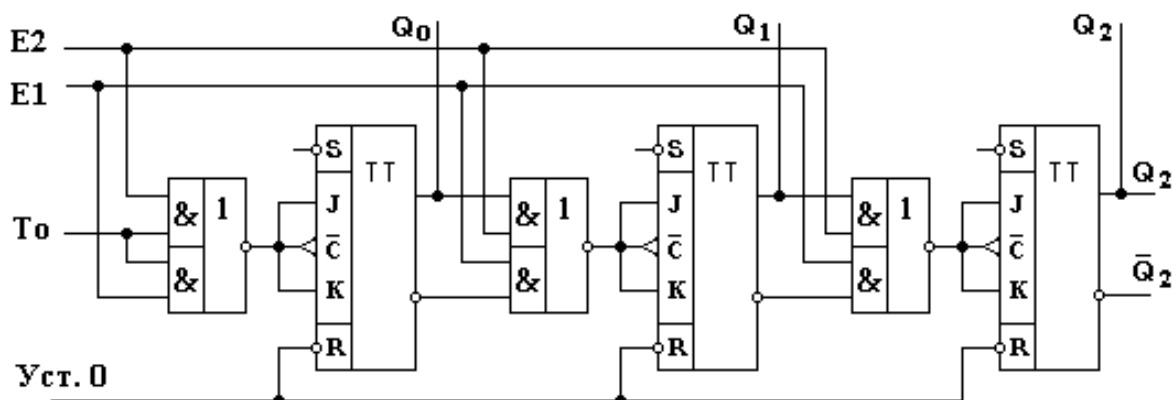
Проанализируйте результаты проведенных экспериментальных исследований и отразите их в выводах. Приведите и поясните осциллограммы работы пересчетной схемы с $K=6$ во всех режимах ее работы.

3.8.2.3. Синтез и исследование работы реверсивного двоичного счетчика

Соберите схему реверсивного двоичного счетчика в базисе JK- триггера логического элемента 2И-ИЛИ-НЕ согласно рисунку 3.8.3.

В этой схеме кроме входа “Уст.0” асинхронной установки счетчика в нулевое состояние, входа “1” реализации работы JK-триггеров в режиме асинхронного Т-триггера и информационного входа

T_0 , предусмотрены входы $E1$ и $E2$ программирования режима работы реверсивного двоичного счетчика.



Программирование необходимого режима производится согласно таблице 3.8.2.

Таблица 3.8.2 – Таблица истинности входов программирования режимов работы реверсивного двоичного счетчика.

E2	E1	Режим работы
0	0	хранения
0	1	суммирования
1	0	вычитания
1	1	запрещенный

Все входные сигналы, а также активные уровни сигналов S асинхронной установки JK-триггеров в единичное состояние следует задавать от тумблерного регистра $X1...X8$.

Контроль состояния реверсивного счетчика производится посредством светодиодных индикаторов, подключенных к прямым выходам триггера.

Исследование работы счетчика проводите в следующем порядке:

- задайте согласно таблице 3.8.2 режим хранения, т. е. установите на входах программирования $E1=0$ и $E2=0$;
- установите счетчик в одно из возможных состояний, например в состояние $4_{10} = 100_2$;
- изменяя состояние информационного входа T_0 убедитесь, что выбранное вами состояние реверсивного счетчика не изменяется;
- используя вход "Уст.0", установите счетчик в нулевое состояние и запрограммируйте согласно таблице 3.8.2 работу в режиме суммирования (т.е. установите $E1=1$, $E2=0$);

– проведите исследование работы счетчика в режиме суммирования согласно методике, проведенной выше;

– запрограммируйте работу реверсивного счетчика в режиме вычитания, установив для этого на входах программирования $E1=0$ и $E2=1$, и повторите исследование его работы.

Результаты наблюдений поместите в таблицу 3.8.3, проанализируйте их и отразите в выводах.

Таблица 3.8.3 – Результаты исследования работы реверсивного двоичного счетчика

Номер входного сигнала T_0	Состояние входов Программирования режима работы		Состояние счетчика			Режим работы
	E2	E1	Q_2	Q_1	Q_0	
						хранение
						суммирование
						вычитание
						запрещенный

3.8.2.4. Исследование работы реверсивного двоичного счетчика на микросхеме K155IE7

Микросхема K155IE7 – четырехразрядный реверсивный двоичный счетчик. Его УГО приведено на рисунке 3.8.4, а, а цоколёвка на рисунке 3.8.4, б. Внутреннюю схему счетчика K155IE7 можно изучить по рисунку 3.8.4, в.

При исследовании работы счетчика (см. рисунок 3.8.4, а) все входные сигналы $D_0, \dots, D_3, P, +1, -1$ задавайте от тумблерного регистра $X_1 \dots X_8$. Контроль состояния осуществляйте по светодиодным индикаторам, подключенным к выходам $Q_0, \dots, Q_3$, а также к выходам окончания счета при суммировании $ТС_V$ и при вычитании $ТС_D$.

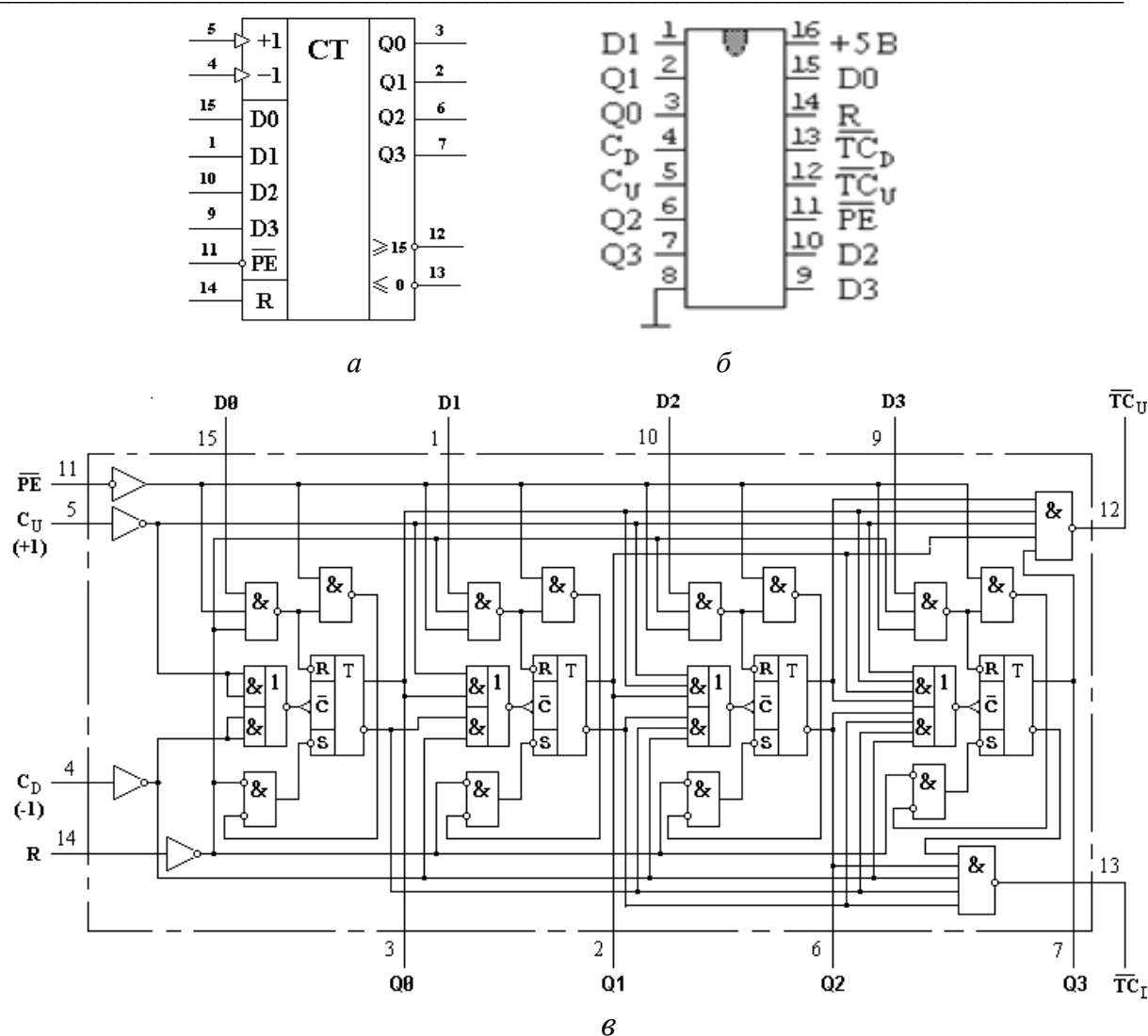


Рисунок 3.8.4 – Четырехразрядный двоичный реверсивный счетчик К 155 ИЕ7:

а – условное графическое обозначение; б – цоколёвка; в – структурная схема

Исследование работы счетчика проводите в следующем порядке:

– установите счетчик в нулевое исходное состояние, подав на вход R напряжение активного высокого уровня, и проконтролируйте по светодиодным индикаторам состояние выходов ИМС:

$$Q_3 = Q_2 = Q_1 = Q_0 = 0 \quad \overline{TC}_V = \overline{TC}_D = 1;$$

– проверьте, что при $R = 1$ состояние входов $\overline{PE}$, C_V , C_D , D_3 , ..., D_0 не влияет на состояние счетчика;

– проверьте приоритетность активного уровня сигнала, установленного на входе R, над сигналами, установленными на других входах. Для

этого поочередно изменяя состояние входов $\overline{PE}$, C_V , C_D , D_3 , ..., D_0 при $R=1$ убедитесь, что нулевое состояние счетчика сохраняется неизменным;

– задайте режим суммирующего счета счетчика, для этого на входах R , $\overline{PE}$ и C_D установите неактивные уровни сигналов, а на вход C_V "+1" подавайте счетную импульсную последовательность, состояние входов $D_0, \dots, D_3$ при этом может быть произвольным;

– подавая на вход C_V последовательно импульс за импульсом, убедитесь, что

а) содержимое счетчика увеличивается на единицу при действии переднего фронта каждого импульса;

б) когда содержимое счетчика достигнет значения $1111_B = 15_D$ и на вход C_V поступит **срез (задний фронт) пятнадцатого импульса** на выходе $\overline{TC}_V$ окончания счета установится низкий активный уровень сигнала (светодиод погаснет), свидетельствующий о достижении максимальной емкости счетчика;

– задайте режим вычитающего счета, установив $C_V = 1$ и подавая последовательность на вход C_D ("-1"); счетчик должен работать аналогично:

а) его содержимое должно уменьшаться на единицу при действии переднего фронта каждого импульса;

б) когда содержимое счетчика достигнет нулевого значения и на вход C_D поступит **срез пятнадцатого импульса**, то на выходе $\overline{TC}_D$ окончания счета должен установиться низкий активный уровень сигнала, который свидетельствует о том, что содержимое счетчика стало нулевым;

– установите на входах $D_3, \dots, D_0$ код произвольного четырехразрядного двоичного числа, например, 1010, и запишите его в счетчик, установив на время записи низкий активный уровень сигнала на входе $\overline{PE} = 0$, повторно проверьте работу счетчика как в суммирующем, так и в вычитающем режиме работы;

– свои наблюдения занесите в таблицу 3.8.4 и отразите в выводах.

3.8.3. Содержание отчета

1. Краткие теоретические сведения.
2. Функциональные схемы исследуемых счетчиков и осциллограммы их работы с необходимыми комментариями.
3. УГО ИМС K155ИЕ5 и K155ИЕ7
4. Результаты экспериментальных исследований, представленные в табличной форме.
5. Другие экспериментальные сведения, отражающие специфику работы счетчиков.

Таблица 3.8.4 - Результаты исследования работы ИМС K155ИЕ7

Режимы	Входы								Выходы					
	R	(PE) C	(+1) C _V	(-1) C _D	D ₃	D ₂	D ₁	D ₀	TC _V ≥ 15	Q ₃	Q ₂	Q ₁	Q ₀	TC _D ≤ 0
Счет (+1)	0	0		-	1	0	1	0	1	1	0	1	0	1
	0	1	1											
	0	1	0											
	0	1	1											
	0	1	0											
	0	1	1											
	0	1	0											
	0	1	1											
	0	1	0											
	0	1	1											
	0	1	0											
	0	1	1											
Счет (-1)	0	0			0	1	0	1	1	0	1	0	1	1
	0	1		1										
	0	1		0										
	0	1		1										
	0	1		0										
	0	1		1										
	0	1		0										
	0	1		1										
	0	1		0										
	0	1		1										
	0	1		0										
	0	1		1										

3.8.4. Вопросы для самоконтроля

1. Определение, назначение, применение счетчиков.
2. Что такое коэффициент или модуль счета?
3. Что такое счетный вход?
4. Что такое управляющий вход?
5. Счетчики в интегральном исполнении и их маркировка.
6. Что определяет разрядность счетчика?
7. Принцип действия двоичного счетчика.
8. Определение реверсивного счетчика.

3.9. ПРАКТИЧЕСКАЯ РАБОТА № 2

ИЗУЧЕНИЕ ПРИНЦИПОВ ОРГАНИЗАЦИИ МИКРОПРОЦЕССОРОВ И ОБУЧЕНИЕ РАБОТЕ НА УМК

Цель работы:

1. Изучить архитектуру и ознакомить с системой команд микропроцессора КР580ВМ80А (КР580ИК80А);
2. Изучить органы управления и индикации учебного микропроцессорного комплекта;
5. Научить выполнять элементарные операции при работе с учебным микропроцессорным комплектом.

3.9.1. Методические указания

- 1 Содержание работы
 - изучение архитектуры и ознакомление с системой команд микропроцессора (МП) КР580ВМ80А (КР580ИК80А);
 - изучение органов управления и индикации учебного микропроцессорного комплекта (УМК);
 - обучение включению и запуску УМК;
 - изучение команд системной программы «МОНИТОР», просмотр и модификация содержимого ячейки памяти ОЗУ, просмотр и модификация содержимого регистров МП, заполнение массива памяти константой, вычисление контрольной суммы массива памяти, перемещение массива памяти ОЗУ и выполнение программы пользователя.
- 2 При подготовке к практическому занятию необходимо:
 - а) Повторить материал лекций
 - материал лекции «Архитектура ЭВМ»;
 - «Запоминающие устройства ЭМВ».
 - б) Изучить:
 - принципы организации микропроцессоров;
 - архитектуру МП КР580ВМ80А (КР580ИК80А).

Указание темы составляют теоретическую основу практического занятия, их изучение обязательно.

Изучение архитектуры и ознакомление с системой команд МП КР580ВМ80А (КР580ИК80А) производится студентами в часы самостоятельной подготовки. На занятии в лаборатории производится контроль подготовленности согласно принятой методике и заполнение бланков отчета.

При подготовке бланка отчета за практическую работу во все разделы отчета внесите соответствующие форматы изучаемых команд УМК и назначение их параметров, а также укажите особенности их выполнения.

4 При работе на УМК необходимо строго следовать установленному порядку выполнения практической работы

- акцентировать внимание на формате команды, назначаемой ее параметров и особенности выполнения

- выполнить команду согласно приведенной методике, используя рассмотренные примеры.

- выполнить предложенные задания, полученные результаты внести в соответствующие таблицы

- проанализировать порядок выполнения команд и их особенности, а также результаты выполнения заданий и сделать надлежащие выводы.

5 Выводы по работе должны быть корректными, продуманными, отражать в сжатой форме особенности выполнения команд УМК и основные результаты заданий.

6 К выполнению работы допускаются подготовленные студенты прошедшие установленный входной контроль знаний.

3.9.2. Описание учебного микропроцессорного комплекта

3.9.2.1 Назначение и основные технические характеристики

Учебный микропроцессорный комплект (УМК) представляет собой микроЭВМ и предназначен для:

- изучения принципов организации восьмиразрядных микропроцессоров КР580ВМ80А (КР580ИК80А) и работы простейшей микроЭВМ;
- обучения основам программирования названных микропроцессоров;
- работы в составе системы автоматического управления техническими средствами. Основные технические характеристики УМК приведены в таблице 3.9.1.

Таблица 3.9.1 – Основные технические характеристики УМК

Тип микропроцессора (МП)	КР580ИК80А или КР580ВМ80А
Объём оперативного запоминающего устройства (ОЗУ)	1 кбайт
Объём постоянного запоминающего устройства (ПЗУ)	1 кбайт
Объём ПЗУ пользователя	1 кбайт
возможность прерываний	1 вектор
программное обеспечение	системная программа "МОНИТОР"
Напряжение питания	20 ÷ 22 В
частота напряжения сети	50 ± 1 Гц

3.9.2.2 Устройство УМК

Конструктивно в состав УМК, функциональная схема которого приведена на рисунке 3.9.1, входят три основные части:

- микроЭВМ;
- пульт оператора;
- блок питания

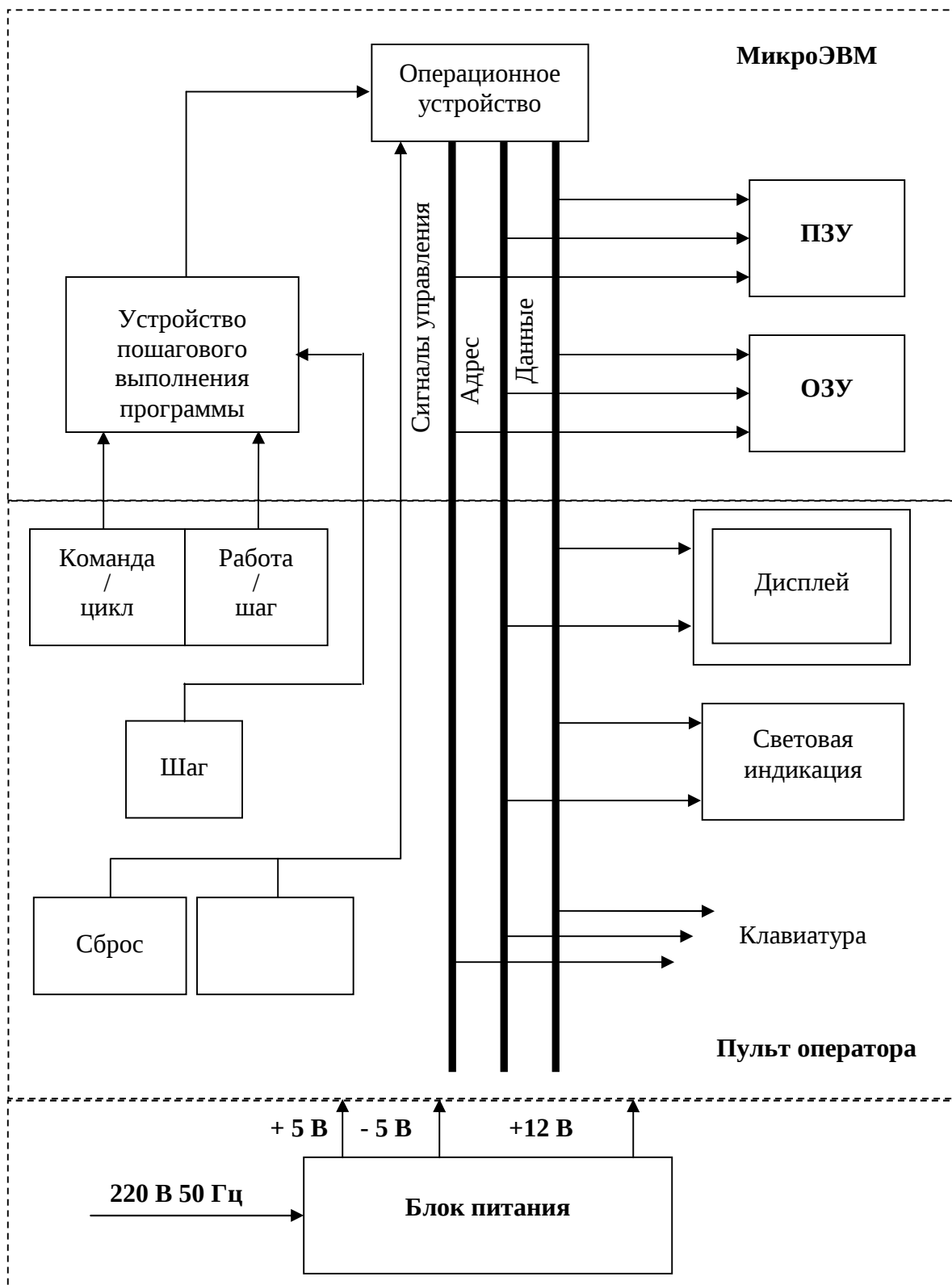


Рисунок 3.9.1– Функциональная схема учебного микропроцессорного комплекта

Основной частью УМК является **микроЭВМ**, которая управляет работой всех узлов. Все обращения к памяти, операции ввода, вывода и вычисления выполняются микроЭВМ или же ею инициируются. МикроЭВМ содержит:

- операционное устройство;
- ОЗУ;
- ПЗУ;
- устройство пошагового выполнения программы..

Основой микроЭВМ является **операционное устройство**, выполняющее все операции по обработке информации. В исходное состояние операционное устройство устанавливается нажатием управляющей кнопки СБ, что означает сброс, после этого происходит чтение содержимого ПЗУ с нулевого адреса. Информация о состоянии операционного устройства фиксируется в регистре состояний в начале каждого машинного цикла команды. В зависимости от содержимого этого регистра формируются сигналы управления работой микроЭВМ.

ПЗУ служит для хранения системной программы «МОНОТОР», под управлением которой производится ввод информации с клавиатуры пульта оператора и вывод её на дисплей.

ОЗУ имеет ёмкость 1 килобайт и предназначено для хранения программ пользователя.

В **УШ** предусмотрено пошаговое выполнение программ, причём возможны два режима пошаговой работы:

- покомандный, когда производится прерывание выполнения программы после исполнения каждой очередной команды;
- поцикловый, в этом случае прерывание выполнения программы осуществляется после выполнения каждого цикла текущей команды.

Управление пошаговой работой микроЭВМ производит **устройство пошагового выполнения программ**, которое переводит операционное устройство в состояние “Ожидание” после выполнения очередного шага. Задание пошагового режима работы производится кнопкой РБ/ШГ, а выбор покомандой или поцикловой остановки – кнопкой КМ/ЦК. Выполнение очередного шага инициируется нажатием кнопки ШГ. После выполнения очередного шага на светодиодном табло в двоичном коде отображается состояние адресной шины, шины данных и регистра состояния.

Выполнение программ, кроме того, может быть остановлено нажатием прерывания ПР. В этом случае содержимое всех регистров операционного устройства переносится в ОЗУ и сохраняется. При необходимости содержимое регистров можно восстановить и продолжить выполнение программы с точки останова.

Пульт оператора расположен на лицевой панели УМК и предназначен для взаимодействия пользователя с микро ЭВМ. Он состоит из:

- 1 – клавиатуры, содержащей 8 директивных, 16 информационных и 5 клавиш управления режимами работы микроЭВМ;
- 2 – шестнадцатиразрядного цифрового дисплея;
- 3 – трёх табло светодиодной индикации состояния адресной шины, шины данных и регистра состояний.

Клавиатура пульта позволяет осуществлять вызов следующих директив системной программы "МОНИТОР":

- 1 – чтения и модификации содержимого ячеек памяти;
- 2 – чтения и модификации содержимого регистров МП;
- 3 – вычисления контрольной суммы массива памяти;
- 4 – заполнения массива памяти константой;
- 5 – перемещения заданного массива памяти в адресном пространстве;
- 6 – выполнения программ пользователя с возможностью остановки до двух точек останова.

Блок питания предназначен для обеспечения стабилизированными напряжениями постоянного тока +5В, –5 В и 12 В микроЭВМ, пульта, оператора, а также макетный типовой элемент замены (ТЭЗ) МП в схеме блока питания предусмотрено:

- регулировка выходных напряжений;
- устройства защиты от перенапряжения, которые защищает нагрузку при превышении напряжения питания на 0,5 В в цепях 5 В и на 1 В в цепи 12 В;
- регулировка порога срабатывания устройств защиты;
- устройство имитации аварии и блокировки стабилизаторов напряжения, оно предназначено для светодиодной индикации отказавшего стабилизатора напряжения и для выдачи сигнала управления блокировкой неисправного стабилизатора к обесточивания нагрузки;
- реле времени, служащее для кратковременной блокировки устройства индикации аварии и блокировки стабилизаторов напряжения после подачи электропитания на УМК до тех пор, пока в цепях не закончится переходный процесс и не установятся стационарные значения токов и напряжений.

3.9.2.3 Назначение органов управления и индикации

Рассмотрим подробнее назначение и использование органов управления и индикации УМК.

Директивные клавиши служат для вызова директив системной программы «МОНИТОР» и имеют следующие обозначения и назначение:

- П** - просмотр и модификация (или, что тоже) изменение содержимого ячейки памяти; используется при адресации к памяти УМК;
- РГ** - просмотр и модификация содержимого регистров МП, используется при адресации к регистрам МП;

–**С**- старт программы, служат для запуска программ пользователя;
–**КС** - подсчёт контрольной суммы, служит для инициализации директивы подсчёта контрольной суммы с целью диагностики состояния информации при её хранении и перемещении в адресном пространстве памяти или между узлами и устройствами УМК;

–**ЗК** - заполнение массива памяти константой, служит для записыв ячейке памяти заданной области адресного пространства; перемещение массива памяти в заданной области адресного пространства

– **Ц** - разделитель или пробел, служит для разделения операндов, констант команд и т.п. при вводе с клавиатуры программы пользователя;

– **ВП** - выполнение, нажатием клавиши инициируется выполнение команды или программы, записанной в память УМК.

Вполне очевидно, что за каждой функциональной клавишей закреплена определённая функция системной программы "МОНИТОР", иными словами, нажатие каждой клавиши инициализирует выполнение определённой директивы "МОНИТОР".

Клавиши управления режимами работы используются для задания режимов работы микроЭВМ и имеют следующие обозначения и назначение:

– **СБ**- сброс, служит для инициализации системной программы "Монитор", её нажатием запускается программа "МОНИТОР", о чём свидетельствует символ "-" в старшем (крайнем левом) разряде шестнадцатиразрядного дисплея, и УМК готов к приёму команд;

– **ПР** - прерывание, служит для формирования сигнала запроса прерывания 7-го уровня. При нажатии этой клавиши вырабатывается сигнал "Запрос" на прерывание 7-го уровня и, если прерывание разрешено (выполнена команда микропроцессора EI), выполнение текущей команды завершается и управление передается по адресу 38(16), начиная с которого в памяти располагается программа обработки запроса на прерывание уровня. Если кнопку нажать на любой стадии работы системной программы "МОНИТОР", на дисплее отобразится символ "?", в противном случае выведен адрес точки прерывания и управление будет передано системной программе "МОНИТОР".

– **РБ/ШГ** - управление режимом работы УМК. Если кнопка не нажата УМК работает в автоматическом режиме как микроЭВМ (РБ = работа).

Если кнопка нажата – УМК работает в пошаговом режиме (ШГ= шаг)

–**КМ/ЦК** - выбор варианта пошагового режима работы. Если кнопка нажата (КМ = команда), то выполняется покомандный пошаговый режим работа УМК, то есть после выполнения текущей команды МП переходит в режим ожидания до нажатия кнопки ШГ. При нажатой кнопке (ЦК = цикл) выполняется пошаговый режим работы по машинным циклам, когда МП переходит в режим ожидания после выполнения текущего машинного цикла.

Оба пошаговых режима работы реализуются при нажатой кнопке ШГ. Выполнение очередной команды или очередного машинного цикла инициализируется нажатием кнопки ШГ.

– ШГ - шаг, служит для инициализации пошагового выполнения очередной команды или очередного машинного цикла. Каждое нажатие клавиши вызывает выполнение очередной команды, если клавиша КМ/ЦК не нажата, или очередного машинного цикла, если кнопка КМ/ЦК нажата. При этом светодиоды индикации состояния шины адреса, шины данных и управляющих сигналов отображает в двоичном коде и код выполняемой команды и значения управляющих сигналов МП или ту информацию, которая соответствует каждому машинному циклу.

Информационные клавиши

0	1	2	3	$\frac{4}{PH}$	$\frac{5}{PL}$	$\frac{6}{SH}$	$\frac{7}{SL}$	$\frac{8}{H}$	$\frac{9}{L}$	A	B	CD	E	F
---	---	---	---	----------------	----------------	----------------	----------------	---------------	---------------	---	---	----	---	---

служат для ввода информации в шестнадцатеричном коде и для адресации к регистрам МП (кроме клавиш 0..3):

- PH - к старшему байту счётчика команд;
- PL- к младшему байту счетчика команд;
- SH- к старшему байту указателя стека;
- SL- к младшему байту указателя стека;
- A, B, C, D, E, F, H, L - соответственно к регистрам A (аккумулятора), B, C, D, E, F (регистру признаков), H и L.

Для перевода информационных клавиш в режим адресации к регистрам необходимо нажать кнопку РГ. Если перед обращением к регистрам кнопка РГ предварительно нажата не будет, то информационные клавиши будут использоваться для ввода символов алфавита шестнадцатеричной позиционной системы счисления.

Шестиразрядный дисплей предназначен для отображения вводимых данных и результата выполнения команд и программ пользователя в шестнадцатеричном коде, при этом:

- старшие (левые) четыре разряда отображают адреса и идентификаторы регистров
- младшие (правые) два разряда - данные типа байт, так как каждый шестнадцатеричный разряд отображает двоичную тетраду.

Светодиоды информационного табло служат для индикации в двоичном коде состояния

- шин адреса и данных (по разрядам);
 - внутренних узлов МП и управляющих сигналов,
- а также индикации перегрузки блока питания и срабатывания защиты (светодиоды +5 В, -5 В и +12 В).

3.9.2.4 Распределение адресного пространства памяти

В состав микроЭВМ УМК входят ПЗУ и ОЗУ. ПЗУ структурно содержит две части одинакового объёма - по 1 Кбайту каждая. В первой части, которой отведены адреса 0000 (16)...0BFF(16) адресного пространства, хранится системная программа "МОНИТОР". Вторая часть, использующая адреса 0400(16)...07FF(16), отведена пользователю, в ней он может хранить не изменяющиеся программы и данные.

Адреса 0800(16)...0BFF(16) адресного пространства отведены для ОЗУ, ёмкость которого составляет также 1 кбайт. В ОЗУ хранятся программы пользователя и, кроме того, 54 ячейки памяти использует системная программа "МОНИТОР"

Таким образом, адресное пространство микроЭВМ УМК используется следующим образом:

- адреса 000(16)... 03FF(16) – зона, отведенная для ПЗУ микро ЭВМ в ней храниться системная программа «Монитор»
- адреса 0400(16)... 07 FF(16) – зона ПЗУ пользователя
- адреса 0800 (16)... 0BFF(16) – зона ОЗУ

Адреса, превышающие значение 0BFF(16), не используются и они могут принципиально быть использованы для увеличения объёма памяти микроЭВМ УМК

При программировании задач на УМК рекомендуется программу пользователям записывать в память, начиная с ячейки с адресом 0800(16), а данные с адреса 0B00(16). Это исключит перекрытие зон памяти при размещении программ и данных в, результате которого может произойти искажение информации.

3.9.2.5 Системная программа «Монитор»

Системная программа «Монитор» предназначена для управления микроЭВМ и представляет собой диалоговую систему, реализующую следующие функции:

- чтение и модификация содержимого памяти;
- чтение и модификация содержимого регистров МП;
- выполнение программ пользователя;
- копирование областей памяти;
- вычисление контрольной суммы;
- заполнение массива памяти константой.

Реализация функций осуществляется через посредство директив системной программы «Монитор». Каждой директиве соответствует своя функция. Для выполнения той или иной функции (директивы) пользователь должен нажать соответствующую функциональную клавишу и ввести необходимые параметры. Результат выполнения команды будет отобра-

жен на дисплее. Последние 54 ячейки памяти ОЗУ системная программа «Монитор» использует для организации стека, поэтому они не должны занимать информацию пользователя. В противном случае это приведет к разрушению стека.

Системная программа «Монитор» может быть записана как в ОЗУ, так и в ПЗУ и выполнена на микроЭВМ с базовым микропроцессором типа КР580. У880, INTEL 8080, 8085, Z80 и встроенным дисплеем.

Запуск программы «Монитор» производится после подачи питания на УМК путем нажатия кнопки сброса СБ. После этого на дисплее будет отражен символ «-», свидетельствующий о том, что УМК переведен в режим приема директив. После этого можно вводить команды и программы.

Вводимые параметры типа "данные" и "адреса" отображаются по мере ввода в соответствующей части дисплея. Если при вводе параметра допущена ошибка, на дисплее появится символ "?" и микропроцессорная система переводится в исходное состояние – приема команд.

3.9.2.6 Включение, запуск и выключение УМК.

Для включения УМК необходимо выполнить следующее:

- проверить, что кнопка “~” находится в отжатом состоянии, при необходимости её выключить;
- подключить сетевой шнур к сети переменного тока напряжением 220 В частотой 400 Гц;
- нажать кнопку “~” и подать электропитание на УМК.

При подаче питания светодиоды индикации перегрузки блока питания и срабатывания защиты +5 В, -5 В, +12 В должны мигнуть, но не загореться. Их загорание свидетельствует о перегрузке и срабатывании его защиты. В этом случае УМК необходимо выключить и доложить преподавателю (инженеру, лаборанту).

Повторное включение УМК допускается не ранее, чем через 10 секунд после выключения, когда погаснут светодиоды, в противном случае срабатывает защита блока питания и загорятся соответствующие светодиоды индикации сигналов защиты.

Запуск УМК производится в следующей последовательности

- задать автоматический режим работы, отжав кнопки РБ/ШГ и КМ/ЦК;
- нажать клавишу сброса СБ, в старшем разряде шестизначного дисплея должен высветиться символ “-”, свидетельствующий о готовности УМК к работе и приёму команд.

Для выключения УМК необходимо отжать кнопку “~”. При этом светодиод +5 В должен кратковременно загореться, а затем погаснуть. Светодиоды -5 В и +12 В должны мигнуть и погаснуть.

3.9.3 Порядок выполнения работы

3.9.3.1 Ввод команд

Для всех команд УМК характерен следующий формат

КОП [ПАР 1 ПАР 2 ПАР 3] ВП

где КОП – идентификатор команды, которой соответствует одна из функциональных клавиш. ПАР1, ПАР2, ПАР3 - параметры команды КОП;

ВП – клавиша, инициализирующая выполнение команд. В зависимости от используемой команды, последняя может содержать от одного до трёх параметров, которые вводятся через пробел. То есть, после ввода одного параметра перед вводом очередного необходимо нажать клавишу “РАЗДЕЛИТЬ”.

Для ввода команды в УМК необходимо:

- на функциональной клавиатуре нажать директивную клавишу, соответствующую выбранной команде, экран дисплея погаснет;
- ввести параметры команды, если их несколько, то клавишей “РАЗДЕЛИТЕЛЬ” установить между ними пробел;
- по мере ввода данных контролировать их отображение в соответствующей части дисплея;
- нажать клавишу ВП, работа команды будет инициирована и после ее окончания результат отобразится на экране дисплея;
- если при вводе команды допущена ошибка, на экране появится символ “?”, команда будет автоматически отменена, необходимо повторить её ввод.

При вводе параметров незначащие нули вводить необязательно. Например, вместо 01 и C023 достаточно ввести соответственно 1 и 23.

Длина параметров неограниченна, однако при вводе адреса существенными являются только первые четыре введённых разряда, апри вводе данных байтового типа - только два.

3.9.3.2 Просмотр и модификация содержимого ячейки памяти

Команда просмотра и модификации содержимого ячейки памяти используется для записи данных в память УМК и последующего их считывания и отображения на экране дисплея.

Формат команды:

П XXXX ВП

где XXXX - шестнадцатеричный адрес ячейки памяти (ЯП).

Для выполнения этой команды и записи данных в ЯП необходимо:

- нажать на функциональной клавиатуре директивную клавишу П (задание команды);

–ввести адрес ячейки памяти, например 800, он отобразится на экране дисплея;

–нажать директивную клавишу ВП, в двух младших разрядах дисплея отобразится содержимое ЯП, имеющей адрес 800, например,

800 ЕВ

–ввести в ячейку памяти с адресом 800 новое значение 0;

–нажать клавишу “Разделить”, *произойдет переход к ЯП с адресом 801*, на экране отобразится ее содержимое

800 ХХ

где ХХ–некоторое шестнадцатеричное число, содержащееся в ЯП

–ввести новое значение числа в ячейку памяти с адресом 801-1;

–действуя далее аналогично, ввести в последующие ячейки памяти следующие шестнадцатеричные числа

2,3,4,5,6,7,8,9, А, В,С,D,E,F

–нажать директивную клавишу ВП, выполнение команды записи данных в память будет закончено, в старшем разряде дисплея появится символ«_», свидетельствующий о готовности УМК к вводу очередной команды.

Для считывания из ячеек памяти и отображения их на экране дисплея необходимо выполнить эту же команду, но без модификации содержимого. Таким образом, для чтения содержимого памяти необходимо:

- нажать директивную клавишу П

- ввести адрес ячейки памяти, например, в нашем случае 800

- нажать клавишу ВП, на дисплее появится содержимое ячейки памяти 800 00

- нажать клавишу «Разделить», на дисплее появится число 801 01

- продолжая таким образом свои действия, просмотрите содержимое остальных ячеек памяти, имеющей адрес 80F, когда на экране появится 80F 0F

- введите команду ВП, используя клавишу с соответствующим именем. Содержимое всех ячеек памяти должно в точности совпадать с тем, что введено ранее.

Таким образом, после ввода команды в информационной части дисплея (два младших разряда) будет выведено содержимое ячейки памяти, адрес которой отобразится в адресной части дисплея (4 старших разряда) и если нажать директивную клавишу выполнения программы ВП, то содержимое этой ЯП не измениться, а на дисплее будут выведены адрес и содержимое следующей ячейки памяти. Для модификации содержимого ячейки необходимо ввести новое значение числа в шестнадцатеричном коде, используя информационную клавиатуру. По мере ввода это число-

будет отображаться на дисплее. Для фиксации введенного значения числа необходимо нажать клавишу “Разделить”, после чего системная программа «Монитор» обеспечит автоматически обращение к ЯП с очередным адресом. Нажатие клавиши ВП завершит выполнение команды модификации содержимого ячейки памяти ОЗУ.

Задание 1. Введите последовательно в ячейки памяти, начиная с адреса 810, и проверьте введенные данные согласно таблице.3.9.2. Заполните ее.

Таблица 3.9.2 – Результаты выполнения задания 1

Данные	Адрес				
	810				
Вводимые	0E	E0	9B	BC	E2
Считываемые в шестнадцатеричном коде					
Считываемые в двоичном коде					

Задание 2. Запишите в ячейки памяти информацию согласно таблице 3.9.3. Считайте содержимое этих ячеек памяти и заполните таблицу.

Таблица 3.9.3 – Результаты выполнения задания 2

Данные	Адрес				
	920	92E	945	8BC	8A7
Вводимые	AA	55	5A	A5	C8
Считываемые в шестнадцатеричном коде					
Считываемые в двоичном коде					

Задание 3. Считайте содержимое ячеек памяти, адреса которых приведены в таблице 3.9.4. Заполните таблицу.

Таблица 3.9.4 – Результаты выполнения задания 3

Данные	Адрес				
	825	927	8CB	8BB	940
в шестнадцатеричном коде					
в двоичном коде					

3.9.3.3 Просмотр и модификация содержимого регистров МП

Команда просмотра и модификации содержимого регистров используется для записи данных в регистры МП КР80ВМ80А или КР580ИК80А и последующего их считывания с отображением на экране дисплея. Эта команда, как и предыдущая, используется и для просмотра, и для модификации содержимого регистров. Её формат

РГХВП,

Где РГ – имя директивной клавиши РГ;

Х – идентификатор регистра микропроцессора, соответствует обозначению на информационной клавиатуре;

ВП – идентификатор директивной клавиши ВП.

Для изменения содержимого регистров необходимо выполнить следующее:

- нажать директивную клавишу РГ и тем самым подать команду просмотра и модификации содержимого регистров;
- с помощью клавиатуры ввести идентификатор (имя) выбранного (требуемого) регистра, например, регистра А (аккумулятора); на экране дисплея отобразится его содержимое

АХХ,

где ХХ – некоторое число, хранящееся в аккумуляторе (регистре А)

- с помощью информационной клавиатуры ввести новое шестнадцатеричное значение, например число 0А, на дисплее появится

А0А

- для просмотра и модификации содержимого другого регистра, например В, нажать директивную клавишу "Разделить";
- ввести с помощью информационной клавиатуры идентификатор регистра В, на дисплее отобразится его содержимое

ВХХ

- ввести шестнадцатеричное значение нового, требуемого числа и, если нет необходимости в модификации содержимого регистров, нажать директивную клавишу ВП.

После нажатия директивной клавиши ВП выполнение команды просмотра и модификации содержимого регистров будет закончено. В старшем разряде дисплея появится символ "–", свидетельствующий о готовности УМК к вводу очередной команды.

Если необходимо просмотреть и модифицировать содержимое и других регистров, например С, D, Е и т.д., то каждый раз, после модификации содержимого очередного регистра, необходимо нажимать директивную

клавишу “Разделить” и только после полного окончания просмотра и модификации содержимого всех регистров следует нажать клавишу ВП.

Для считывания содержимого регистра и отображения его на дисплее выполняется эта же команда, но без модификации данных. Поэтому, для чтения содержимого регистров необходимо:

- нажать директивную клавишу РГ и подать команду просмотра содержимого регистров;
- ввести идентификатор регистра А (аккумулятора), на экране появится содержимое регистра, введенное ранее

А 0А

- нажать клавишу “Разделить” и ввести идентификатор регистра В, на экране дисплея должно отобразиться содержимое

В 0В

- аналогично просмотрите содержимое всех остальных, необходимых вам регистров, нажимая каждый раз после просмотра клавишу “Разделить”;
- по окончании просмотра содержимого регистров нажать директивную клавишу ВП.

Если содержимое регистров при пересмотре будет отличаться от введенных значений, в нашем случае от 0А и 0В, то при выполнении команд модификации были допущены ошибки. Выполнение команды следует повторить, предварительно разобравшись в причинах ошибки.

Задание 4. Считать содержимое регистров МП КР580МК80А (КР80ВМ80А), осуществить модификацию хранящихся в них данных и проверить правильность выполнения команды согласно таблице 3.9.5.

Таблица 3.9.5 – Результаты выполнения задания 4

		ИДЕНТИФИКАТОР РЕГИСТРА																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																						
Данные	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z	AA	AB	AC	AD	AE	AF	AG	AH	AI	AJ	AK	AL	AM	AN	AO	AP	AQ	AR	AS	AT	AU	AV	AW	AX	AY	AZ	BA	BB	BC	BD	BE	BF	BG	BH	BI	BJ	BK	BL	BM	BN	BO	BP	BQ	BR	BS	BT	BU	BV	BW	BX	BY	BZ	CA	CB	CC	CD	CE	CF	CG	CH	CI	CJ	CK	CL	CM	CN	CO	CP	CQ	CR	CS	CT	CU	CV	CW	CX	CY	CZ	DA	DB	DC	DD	DE	DF	DG	DH	DI	DJ	DK	DL	DM	DN	DO	DP	DQ	DR	DS	DT	DU	DV	DW	DX	DY	DZ	EA	EB	EC	ED	EE	EF	EG	EH	EI	EJ	EK	EL	EM	EN	EO	EP	EQ	ER	ES	ET	EU	EV	EW	EX	EY	EZ	FA	FB	FC	FD	FE	FF	FG	FH	FI	FJ	FK	FL	FM	FN	FO	FP	FQ	FR	FS	FT	FU	FV	FW	FX	FY	FZ	GA	GB	GC	GD	GE	GF	GG	GH	GI	GJ	GK	GL	GM	GN	GO	GP	GQ	GR	GS	GT	GU	GV	GW	GX	GY	GZ	HA	HB	HC	HD	HE	HF	HG	HH	HI	HJ	HK	HL	HM	HN	HO	HP	HQ	HR	HS	HT	HU	HV	HW	HX	HY	HZ	IA	IB	IC	ID	IE	IF	IG	IH	II	IJ	IK	IL	IM	IN	IO	IP	IQ	IR	IS	IT	IU	IV	IW	IX	IY	IZ	JA	JB	JC	JD	JE	JF	JG	JH	JI	IJ	JK	KL	JM	JN	JO	JP	JQ	JR	JS	JT	JU	JV	JW	JX	JY	JZ	KA	KB	KC	KD	KE	KF	KG	KH	KI	KJ	KK	KL	KM	KN	KO	KP	KQ	KR	KS	KT	KU	KV	KW	KX	KY	KZ	LA	LB	LC	LD	LE	LF	LG	LH	LI	LJ	LK	LL	LM	LN	LO	LP	LQ	LR	LS	LT	LU	LV	LW	LX	LY	LZ	MA	MB	MC	MD	ME	MF	MG	MH	MI	MJ	MK	ML	MM	MN	MO	MP	MQ	MR	MS	MT	MU	MV	MW	MX	MY	MZ	NA	NB	NC	ND	NE	NF	NG	NH	NI	NJ	NK	NL	NM	NN	NO	NP	NQ	NR	NS	NT	NU	NV	NW	NX	NY	NZ	OA	OB	OC	OD	OE	OF	OG	OH	OI	OJ	OK	OL	OM	ON	OO	OP	OQ	OR	OS	OT	OU	OV	OW	OX	OY	OZ	PA	PB	PC	PD	PE	PF	PG	PH	PI	PJ	PK	PL	PM	PN	PO	PP	PQ	PR	PS	PT	PU	PV	PW	PX	PY	PZ	QA	QB	QC	QD	QE	QF	QG	QH	QI	QJ	QK	QL	QM	QN	QO	QP	QQ	QR	QS	QT	QU	QV	QW	QX	QY	QZ	RA	RB	RC	RD	RE	RF	RG	RH	RI	RJ	RK	RL	RM	RN	RO	RP	RQ	RR	RS	RT	RU	RV	RW	RX	RY	RZ	SA	SB	SC	SD	SE	SF	SG	SH	SI	SJ	SK	SL	SM	SN	SO	SP	SQ	SR	SS	ST	SU	SV	SW	SX	SY	SZ	TA	TB	TC	TD	TE	TF	TG	TH	TI	TJ	TK	TL	TM	TN	TO	TP	TQ	TR	TS	TT	TU	TV	TW	TX	TY	TZ	UA	UB	UC	UD	UE	UF	UG	UH	UI	UJ	UK	UL	UM	UN	UO	UP	UQ	UR	US	UT	UU	UV	UW	UX	UY	UZ	VA	VB	VC	VD	VE	VF	VG	VH	VI	VJ	VK	VL	VM	VN	VO	VP	VQ	VR	VS	VT	VU	VV	VW	VX	VY	VZ	WA	WB	WC	WD	WE	WF	WG	WH	WI	WJ	WK	WL	WM	WN	WO	WP	WQ	WR	WS	WT	WU	WV	WW	WX	WY	WZ	XA	XB	XC	XD	XE	XF	XG	XH	XI	XJ	XK	XL	XM	XN	XO	XP	XQ	XR	XS	XT	XU	XV	XW	XX	XY	XZ	YA	YB	YC	YD	YE	YF	YG	YH	YI	YJ	YK	YL	YM	YN	YO	YP	YQ	YR	YS	YT	YU	YV	YW	YX	YY	YZ	ZA	ZB	ZC	ZD
Считанные (шестнадцатеричный код)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																									</																																																																																																																																																															

3.9.3.4 Заполнение массива памяти константой

Директивная клавиша ВК формирует команду заполнения заданного массива памяти ОЗУ требуемой константой. Формат команды:

ВК А1 А2 К ВП,

где ВК – идентификатор директивной клавиши ВК;

А1 – начальный адрес массива ОЗУ (адрес первой ячейки области памяти, заполняемой константой);

А2 – конечный адрес массива ОЗУ (адрес последней ячейки области памяти, заполняемой константой)

К – значение константы, записываемой в заданную адресами А1 и А2 область памяти;

ВП – идентификатор директивной клавиши ВП выполнения команды или программы

В результате выполнения этой команды массив ОЗУ в адресном пространстве А1...А2 будет заполнен значением константы К, для выполнения команды ВК выполните следующее:

- введите команду ВК заполнения выбранного массива памяти константой, нажав директивную клавишу ВК;

- введите с помощью информационной клавиатуры адрес первой ячейки выбранной области памяти (начальный адрес), например, 800;

- нажмите клавишу “РАЗДЕЛИТЬ”; экран дисплея погаснет;

- введите адрес последней ячейки памяти выбранной области ОЗУ, например, 80Е;

- нажмите клавишу “РАЗДЕЛИТЬ”, последний введенный адрес будет отображён в адресной части дисплея (в четырёх старших разрядах);

- введите значение требуемой константы, например, АА;

- нажмите клавишу ВП, введенное значение константы будет зафиксировано в ячейках памяти выбранного адресного пространства, в нашем случае в пространстве адресов 800 ... 80Е.

Проверьте правильность выполнения команды ЗК заполнения массива памяти константой. Для этого воспользуйтесь командой “П” просмотра и модификации содержимого ячеек памяти, не модифицируя данные, хранящиеся в этих ЯП. (см. раздел 3.9.3.2). указанными данными (константами)

Задание 5. Заполните, а затем проверьте правильность заполнения, областей памяти ОЗУ со следующими адресами:

- 840...64Е - константой ВС;

- 93А...952 - константой О5;

- 960..97В - константой С7.

Результаты выполнения задания введите в таблицу 3.9.6.

Таблица 3.9.6 – Результаты выполнения задания 5

Данные	840... 84E	Адрес 93A...952	960...97B
в шестнадцатеричном коде			
в двоичном коде			

3.9.3.5 Вычисление контрольной суммы массива памяти

Вычисление контрольной суммы заданной области памяти ОЗУ производится с целью контроля правильности хранения и передачи информации. Перед выполнением команды вычисления контрольной суммы требуемый массив памяти необходимо предварительно заранее заполнить данными, контрольную сумму которых необходимо вычислить.

Команда вычисления контрольной суммы содержимого области памяти ОЗУ в заданном пространстве адресов имеют следующий формат:

КСА1 А2 ВП,

где КС – идентификатор директивной клавиши КС;

А1, А2 - начальный и конечный адреса области ОЗУ;

Контрольная сумма содержимого ячеек памяти заданной области ОЗУ в них вычисляется суммированием значений хранящихся в них чисел без учёта переполнения.

Команда КС выполняется в следующей последовательности:

– нажать директивную клавишу КС, сформировав тем самым команду выполнения контрольной суммы;

– ввести адрес первой ячейки памяти массива ОЗУ, например 840;

– нажать клавишу "Разделить";

– ввести адрес последней ЯП массива ОЗУ (конечный адрес);

например, 8FF;

– нажать клавишу ВП.

На экране дисплея должно появиться значение контрольной суммы, равное 80.

Задание 6. Заполните массивы памяти ОЗУ, граничные адреса которых заданы данными, указанными ниже, и подсчитайте контрольную сумму:

– 800...845 – константой 01

– 852...8FF – константой 07

– 800...9FF – константой ПП

Результаты выполнения задания введите в таблицу 3.9.7.

Таблица 3.9.7 – Результаты выполнения задания 6

Данные	Адреса массивов памяти		
	800...845	852...8FF	800...9FF
Содержимое			
Массива памяти			
Контрольная сумма в (шестнадцатеричном коде)			
Контрольная сумма в (двоичном коде)			

3.9.3.6 Перемещение массива памяти ОЗУ

Команда перемещения массива памяти ОЗУ используется для удобства пересылки данных из одной области адресного пространства ячеек памяти в другую и задаётся директивной клавишей ПМ.

Перед выполнением этой команды необходимо предварительно заполнить массив памяти в выбранном адресном пространстве ОЗУ, (например, в пространстве адресов 800...83F) данными, (например, константой 55) и подсчитать контрольную сумму содержимого этого массива. В предложенном примере контрольная сумма должна быть равной 40. Формат команды копирования областей памяти ОЗУ:

ПМ A1A2 A3

где ПМ – идентификатор директивной клавиши ПМ;

A1 – начальный адрес копируемого массива ОЗУ;

A2 – конечный адрес копируемого массива ОЗУ;

A3 – начальный адрес области памяти ОЗУ, в которую переносится содержимое ячеек памяти копируемого массива.

В результате выполнения этой команды данные из одной области памяти переписываются в другую. Адресные пространства обеих областей памяти ОЗУ не должны перекрываться, в противном случае данные в копируемой области окажутся несанкционированно модифицированными.

Для выполнения команды ПМ копирования содержимого массива памяти ОЗУ необходимо:

- нажать директивную клавишу ПМ, что приведёт к заданию команды копирования массива памяти;
 - ввести начальный адрес копируемого массива, например, 800;
 - нажать клавишу "РАЗДЕЛИТЕЛЬ";
 - ввести конечный адрес копируемого массива, например, 83F;
 - нажать клавишу "РАЗДЕЛИТЕЛЬ";
 - ввести начальный адрес новой области памяти ОЗУ, отведённую под перемещаемый массив, например, 900;
- нажать клавишу "ВП";
- вычислить контрольную сумму содержимого ячеек памяти ОЗУ в новой области адресного пространства, в рассматриваемом примере в пространстве адресов 900...93F.

Для области памяти с граничными адресами 800...83F она должна быть равной 40.

Задание 7. Заполните массивы памяти данными и переместите их в заданную таблицей 8 область адресного пространства ОЗУ. Правильность переноса информации, проверьте по контрольной сумме. Результаты выполнения задания пометите в таблицу 8. Так как в третьем опыте области памяти перекрываются, для сохранения данных необходимо использовать буфер, в качестве которого могут быть использованы регистры микропроцессора или незанятая область памяти.

Таблица 3.9.8 – Результаты выполнения задания 7

НОМЕР МАССИВА						
	1	2		3		
ДАННЫЕ	Копируемый массив 850...8FF	Новая область памяти 950..._____	Копируемый массив 9A0...9FF	Новая об- ласть памяти 800..._____	Копируемый массив 800...8F	Новая область памяти 880..._____
Содержимое массива	AE		C8		BA	
Контрольная сумма						

3.9.3.7 Выполнение программы пользователя.

Выполнение программы пользователя инициируется командой СТ старта программы, которая задается директивной клавишей СТ. Для выполнения программы в память УМК необходимо предварительно записать программу пользователя в машинных кодах.

Формат команды старта программы:

СТ [A1] [A2] [A3] ВП

где A1 – стартовый адрес выполнения программы, указывающий номер ячейки памяти ОЗУ, начиная с которой размещена программа пользователя;

A2 – адрес первой точки останова;

A3 – адрес второй точки останова;

[] – символ, означающий, что параметры; могут быть опущены,

Если задан только параметр A1 (стартовый адрес выполнения программы), то управление передаётся системной программой "Монитор" программе пользователя, расположенной в памяти этого адреса, без возможности останова в какой-либо точке программы. Если параметр A1 опущен (в этом случае вместо него следует ввести " "), то выполнение программы с текущего значения содержащего счетчика команд и будет прервано в одной из двух точек останова, если таковые заданы. Если не указан ни один из параметров, то управление будет передано в точку, определенную текущим значением содержимого счетчика команд. В момент останова на дисплее отображается адрес точки останова и запоминается содержимое всех регистров, которое можно прочесть с помощью команды просмотра и модификации содержимого регистров микропроцессора РГ.

Рассмотрим пример выполнения команды СТ старта программы. Для этого предварительно в качестве программы пользователя в машинных кодах запишем с помощью команды П просмотра и модификации содержимого ячеек памяти в ЯП с адресами 800...80E коды 00 пустой команды NOP, а в ЯП с адресам 80F – код команды PSF7, выполняющей функцию программного прерывания выполнения программа. Затем выполним команду СТ старта программы. Для этого необходимо:

- нажать директивную клавишу СТ и, тем самым, задать команду СТ старта программы;
- ввести стартовый адрес выполняемой программы (в нашем примере – 800);
- нажать клавишу "РАЗДЕЛИТЕЛЬ", на дисплее появиться символ "–";
- ввести адрес первой точки останова, например, 803;
- снова нажать клавишу "Разделитель" и на дисплее вновь отобразится символ "–";

- ввести адрес альтернативной точки останова, например , 805;
- нажать клавишу ВП, в результате этого управление будет передано на адрес 800, программа пользователя начнет выполняться и по истечении некоторого времени на дисплее отобразится адрес 803 первой точки останова.

Таким образом, прерывание выполняемой программы произойдет при достижении первой точки останова с адресом 803, а не в альтернативной с адресом 805.

Для продолжения выполнения программы с первой точки останова с адресом 803 до второй с адресом 805 необходимо

- нажать директивную клавишу СТ, т.е. вновь инициировать выполнение директивы старта программы пользователя
- нажать клавишу “Разделить”, это означает, что выполнение программы необходимо продолжить с текущего адреса
- ввести адрес очередной точки останова, например, 805
- нажать клавишу ВП, выполнение программы будет продолжено и на дисплее появится адрес 805 второй точки останова;
- для продолжения выполнения программы без указания точки останова нажмите директивную клавишу СТ, а затем клавишу ВП. На дисплее появится адрес 810, программа выполнена.

Для запуска программы без останова с заданного начального адреса, например, 800, необходимо выполнить следующее:

- нажать клавишу СТ;
- ввести стартовый адрес, в нашем примере 800;
- нажать клавишу ВП.

На дисплее отобразится адрес 810. Программа выполнена

Задание 8. Запишите в массив памяти адресного пространства 830...83E константу 09, а в ячейку памяти с адресом 83F – константу FF. Выполните команду СТ старта программы пользователя с установкой двух точек останова с адресами 835 и 83A. Продолжите выполнение программы сначала до адреса 83C, а затем без указания точек останова.

Задание 9. Повторите выполнение задания 8 без указания точек останова.

3.9.4 Содержание отчета

1. Результаты выполнения заданий 1...7 в табличной форме (таблицы 3.9.1...3.9.8)
2. Выводы по результатам выполнения заданий 1...9.

3.9.5 Вопросы для самоконтроля

1. Назовите основные узлы УМК.
2. Как распределяется память УМК.
3. Назовите клавиши управления УМК.
4. Назовите функциональные клавиши УМК.
5. Назовите информационные клавиши УМК.

3.10. ПРАКТИЧЕСКАЯ РАБОТА №3

**ПРОГРАММИРОВАНИЕ АРИФМЕТИЧЕСКИХ ОПЕРАЦИЙ
НА ЯЗЫКЕ АССЕМБЛЕРА*****Цель работы:***

- 1 Практически закрепить знание теоретических сведений о программировании арифметических операций микропроцессорами.
2. Изучить команды МПКР58ОВМ80А для выполнения арифметических операций.
3. Привить практические навыки написания программ и программирования арифметических операций в машинных кодах для микропроцессоров.

3.10.1 Методические указания**1.1 Содержание работы:**

- изучение команд арифметического сложения восьмиразрядных чисел;
- изучение команд арифметического вычитания восьмиразрядных чисел;
- изучение команд арифметического сложения шестнадцатеричных чисел;
- изучение команд инкремента и декремента.

1.2 При подготовке к практической работе необходимо**а) повторить:**

- арифметические основы ЭВМ;
- принципы организации процессоров.

б) изучить

- программирование процессоров на языке ассемблера.
- настоящее руководство к лабораторной работе.

Указанные темы составляют теоретическую основу работы.

1.3 Повторение и изучение рекомендованных тем, а также подготовка бланка отчёта производится в часы самостоятельной подготовки. На занятии в лаборатории осуществляется контроль подготовленности к практической работе согласно принятой методике. В бланк отчёта вносятся эмпирически полученные результаты

1.4 Подготовка бланка отчёта включает в себя:

- в разделе 1 “Краткие теоретические сведения” необходимо привести основные теоретические сведения, которые могут быть полезными в процессе выполнения практической работы;

– в остальных разделах в табличной форме подготовить пакеты программ согласно индивидуальным заданиям.

1.5 Выполнение всех заданий, указанных в настоящем руководстве, а также проверка правильности написания программ в соответствии с индивидуальными заданиями, производится в процессе проведения практической работы при работе на УМК,

1.6 **Выводы** по практической работе должны быть конкретными продуманными, отражать в сжатой форме особенности выполнения изучаемых команд, а также основные результаты выполнения индивидуальных заданий. В выводах необходимо отразить результаты сравнительной оценки времени выполнения аналогичных по функциональному назначению команд.

1.7 К выполнению практической работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.10..2 Команды арифметических операций

Все команды арифметических операций, выполняется только с использованием аккумулятора А, в котором обязательно должен находиться один из операндов ещё до выполнения команды Второй операнд необходимо предварительно загрузить.

- в один из регистров общего назначения МП;
- в ячейку ПАМЯТИ Мили
- записать во второй байт команды

Только после размещения операндов можно выполнить команду арифметической операции. Результат вычислений автоматически, с помощью метода неявной адресации, размещается в аккумуляторе А. а число, хранимое там стирается.

МП КР580ВМ80А выполняет только операции сложения и вычитания с помощью соответствующих команд Операции умножения и деления осуществляются с помощью специальных подпрограмм реализованных в соответствии с известными правилами, изученными в разделе «Математические основы ЭВМ».

Кроме простейших операций сложения и вычитания восьмиразрядных двоичных чисел МП может выполнять арифметические действия с шестнадцатиразрядными и дробными числами произвольной длины. Подобные операции выполняются с помощью команд, учитывающих признаки переноса и займа, образующихся в специальном регистре F признаков условий.

К группе команд арифметических операций отнесены и команды изменения на единицу (инкрементирования и декрементирования) содержащего регистра общего назначения (РОН) и ячеек памяти М

Ниже приводятся синтаксические форматы команд.

а) Команды арифметических операций над восьмиразрядными числами:

ADDR – сложение содержимого аккумулятора А и регистра R;

ADDM – сложение содержимого аккумулятора А и ячейки памяти М, адрес который храниться в регистровой паре Н;

ADIK – сложение содержимого аккумулятора А с числом К;

ADCR – сложение содержимого аккумулятора А с содержимым регистра R и с признаком переноса;

ADCM – сложение содержимого аккумулятора А с содержимым ячейки памяти М и с признаком переноса (адрес ЯП должен находиться в регистровой паре Н);

ASIK – сложение содержимого аккумулятора А с числом К и с признаком переноса;

SUBR – вычитание из содержимого аккумулятора А содержимого регистра R

SUBM – вычитание из содержимого аккумулятора А содержимого ячейки памяти М, адрес которой – в регистровой паре Н;

SUBK – вычитание из содержимого аккумулятора А числа К;

SBBM – вычитание из содержимого аккумулятора А содержимого ячейки памяти М и признака переноса. Адрес ЯП М должен быть предварительно перемещен в регистровую пару Н;

SBBR – вычитание из содержимого аккумулятора А содержимого регистра R и признака переноса.

SBIK – вычитание из содержимого регистра А числа К и признака переноса.

DADDR – сложение содержимого регистровой пары Н с содержимым регистровой пары RR(в качестве регистровой пары могут использовать регистровые пары В и D);

INRR – увеличение на единицу (инкрементирование) содержимого регистра R;

INRM – инкрементирование содержимого ячейки памяти М, адрес которой находится в регистровой паре Н;

INR XX – инкрементирование содержимого регистровой пары XX регистра-указателя стека SP;

DCRR – уменьшение на единицу (декрементирование) содержимого регистра R;

DCRM – декрементирование содержимого ячейки памяти М, адрес ЯП которой находится в регистровой паре Н;

DCXRR – декрементирование содержимого регистровой пары RR и регистра-указателя стека SP

Все рассмотренные команды, за исключением тех, когда один из операндов хранится в ячейке памяти М или во втором байте команды, короткие, однобайтные. Команды, использующие для хранения ячейку памяти или второй байт - двухбайтные. На их выполнение требуется не только больший объем памяти, но и большего времени (примерно в два раза).

В командах выполнения арифметических операций реализованы следующие методы адресации к данным:

- к аккумулятору А - неявный регистровый;
- к регистрам и регистровым парам - прямой регистровый;
- к ячейкам памяти - косвенный регистровый;
- к данным, хранимым во втором байте команды - непосредственный.

Команды оказывают влияние на состояние триггеров регистра признаков условий и это необходимо учитывать при программировании задач.

3.10.3 Порядок выполнения работы

3.10.3.1 Пример программирования арифметических операций.

Рассмотрим процесс программирования выражения

$$(A)=(A)+(B)+(M)+1 \quad (1)$$

Здесь и далее под (А), (В) и (М) будем понимать содержимое регистра аккумулятора А, регистра В и некоторой ячейки памяти М. Вполне очевидно, что перед выполнением выражения (1) исходные данные необходимо поместить в аккумулятор А, регистр В и в ЯП М. Знак "+" указывает на необходимость выполнения операции арифметического сложения и, следовательно, использования команд, предназначенных для выполнения арифметических операций. (см. команды 22...41 в табл.Е1, стр.153).

Так как четвертым слагаемым (1) является единица, то при реализации этого выражения целесообразно воспользоваться командой инкрементирования. Знак равенства ("=") в данном случае указывает на то, что, результат суммирования следует поместить в регистр-аккумулятор А.

Реализовывать выражение (1) будем программно и в той последовательности, как она задана формулой.

К содержимому аккумулятору А арифметически прибавим посредством команды ADDB содержимое регистра В. Результат

$$(A)= (A)+ (B) \quad (2)$$

будет помещен в аккумулятор А. То есть, содержимым (А) аккумулятора А будет сумма (2).

Снова к содержимому аккумулятора А (т.е. к полученной согласно формуле (2) сумме) прибавим содержимое ЯПМ. Для этого следует программно с помощью команды ADDM реализовать выражение

$$(A) = (A) + (M), \quad (3)$$

которое с учетом формулы (2) принимает следующий вид

$$(A) = (A) + (B) + (M) \quad (4)$$

Результат снова будет помещен в аккумулятор А.

Остается выполнить последний шаг - увеличить на единицу содержимое аккумулятора А. Эту задачу можно решить двумя способами:

- воспользоваться командой ADID₈ сложения содержимого аккумулятора А с числом (константой) 0I_H или
- применить команду INRA инкрементирования содержимого аккумулятора А. И в этом, и в другом случае будет реализовано выражение

$$(A) = (A) + (1) \quad (5)$$

Отличие будет заключаться в том, что команда ADI требует 7, а команда INR - 5 тактов. Команда INR однобитовая, поэтому время её выполнения меньше.

Напомним что перед выполнением программы используемые данные необходимо предварительно разместить в аккумуляторе А, регистре В и в ЯП М. Адрес ячейки памяти и перед реализацией выражения (3) следует заранее, как этого требуют правила выполнения команд ADDM поместить в регистровую пару Н.

Программа, реализующая
программа;

- машинные коды команд и
- комментарии, необходимые для понимания программы.

Адреса, числовые данные и машинные коды команд представлены в шестнадцатеричной системе счисления. Блок-схема программ приведена на рисунке 3.10.1.

Если в качестве исходных данных принять шестнадцатеричные числа 45_H АВ_H и 0Е_H, предварительно разместив их, соответственно, в аккумуляторе А, регистре В и в ЯП М, то по окончании выполнения программы будет получена сумма, равная FF_H.

Введите программу из таблицы 3.10.1 в память УМК и выполните её в покомандном режиме посредством команды СТ системной программы «Монитор» УМК, задавая в её формате на каждом шаге начальный адрес очередной выполняемой команды и адрес точки останова. В качестве адреса точки останова следует принимать начальный адрес команды, которая должна будет быть выполнена на следующем шаге выполнения программы из таблицы 3.10.1.



Рисунок 3.10.1 Блок-схема программы реализации выражения $A=A+B+M+1$

Таблица 3.10.1 – Алгоритм программирования арифметических операций согласно выражению (1)

Адрес	Мнемокод программы	Код команды	Комментарии	Результат выполнения команд
800	MVI A, 45	3E 45	Загрузка числа 45 _Н в аккумулятор А	(a)=45 _Н
802	MVI B, AB	06 AB	Загрузка числа AB _Н в регистр В	(B)=AB _Н
804	LXI H, 900	21 00 09	Загрузка регистровой пары H адресом ячейки памяти М	(H)=09 _Н (L)=00 _Н
807	MVI M, OE	36 OE	Загрузка числа OE _Н в ячейку памяти М	(M)=OE _Н
809	ADD B	80	Суммирование содержимого 45 _Н аккумулятора А и содержимого AB _Н регистра В. Результат (A)=(A)+(B) помещается в аккумулятор А	Согласно формуле (1) (A)=F0 _Н
80A	ADD M	86	Суммирование содержимого F0 _Н аккумулятора А и содержимого OE _Н ячейки памяти М. Результат (A)=(A)+(M) помещается в аккумулятор А	Согласно формуле (3) (A)+FE _Н
80B	INR A	3C	Инкрементирование (увеличение на единицу) содержимого FE _Н аккумулятора А. Результат (A)=(A)+1 остается в аккумуляторе А	Согласно формуле (4) (A)=FF _Н
80C	HLT	76	Остановить программу	

Программная реализация покомандного режима программы обусловлена необходимостью просмотра процесса решения задачи содержимого регистров микропроцессора КР5808М80А. В пошаговом (покомандном) режиме работы УМК происходит остановка, а не прерывание выполнения программы. Поэтому для временного выхода из выполняемой программы необходимо нажать клавишу управления СБ, что приводит к изменению содержимого регистра в микропроцессоре (содержимое ячеек памяти остается неизменным). Дальнейшее выполнение становится невозможным. При программной реализации покомандного режима происходит прерывание программы, в результате которого возможен просмотр содержимого регистров в МП, а их содержимое не будет изменено.

Инициализируйте покомандный режим выполнения программы, приведенной в таблице. 3.10.1, с помощью команды

СТ 800 U 809 ВП.

В результате будут выполнены команды загрузки аккумулятора А числом 45_H , регистра В числом AB_H , регистровой пары HL – адресом 900_H ячейки памяти М, в которую затем будет помещено число $0E_H$ в точке останова на дисплее УМК отобразиться адрес останова 809_H . Нажмите директивную клавишу РГ просмотра и модификации содержимого регистра и проверьте содержимое регистров А, В, Н и L, а с помощью директивной клавиши П просмотра и модификации содержимого ячейки памяти – содержимое ячейки памяти по адресу 900_H . В них должны находиться введенные данные.

Выполните команду ADDB арифметического суммирования содержимого аккумулятора А и регистра В.

СТ 809 U 80A ВП

С помощью директивной клавиши РГ в точке останова по адресу $80A_H$ проверьте содержимое аккумулятора А. В ней должно храниться число $F0_H$, полученное согласно формуле (1).

Иницируйте дальнейшее выполнение программы с адреса $80A_H$, задав точку останова по адресу $80B_H$, где храниться код очередной команды (в нашем случае команды JNRA). Для этого воспользуйтесь командой

СТ80A U 80B ВП

В точке останова, когда будет выполнена команда ADDM в аккумуляторе должен храниться результат арифметического суммирования по формуле (3), т.е. число FE_H .

Продолжите выполнение программы до конца и проверьте окончательный результат решения задачи. Им должно быть число FF_{16} , содержащееся в аккумуляторе А.

3.10.3.2 Программирование арифметических операций над восьмиразрядными числами

Подготовьте программу, реализующую арифметическое выражение согласно индивидуальному заданию в таблице 3.10.2, и составьте ее блок-схему. Решите задачу аналитически, выполняя арифметические операции в том порядке, который определяет заданное выражение. Запишите разработанную программу в память УМК с адреса 800_H и выполнение ее в программе реализованном покомандном режиме посредством команды СТ старта программы пользователя системы «монитор» УМК. Напомним, для программной реализации покомандного режима работы на каждом шаге выполнения подготовленной программы в команде СТ необходимо задавать начальный адрес выполняемой команды и адрес останова, в качестве которого использовать начальный адрес следующей за выполняемой команды.

На каждом шаге после выполнения очередной команды сравните результаты выполнения команды с результатами аналитического решения и сделайте выводы.

Результаты аналитического решения задачи программу и результаты ее выполнения поместите в таблицу 3.10.3. Исходные данные к задаче согласно вариантам индивидуального задания приведены в таблице 3.10.2.

Таблица 3.10.2 – Варианты индивидуальных заданий
для программирования арифметических операций
над восьмизначными двоичными числами
над восьмизначными двоичными числами и результаты ее решения

Номер варианта	Арифметическое выражение	Данные		
1	$A = A + D - M + 1_H$	7A	02	3C
2	$A = A - B + M - 1_H$	B3	63	1E
3	$C = M - 1_H + C + A$	05	92	53
4	$A = B - C - M + 1_H$	C4	3A	1E
5	$H = A1_H + D + M$	27	06	
6	$B = A + C - 1_H - M$	4C	0A	34
7	$L = H - L + M + 1_H$	8F	31	45
8	$A = A - B - M + 1_H$	6B	4C	0F
9	$E = A + B - M - 1_H$	2D	AE	41
10	$L = M - B + 1_H + E$	7D	24	78
11	$H = D - M + 1_H - B$	DD	A0	0F
12	$B = E + M - C - 1_H$	1E	7B	42
13	$D = M - L + 1_H - B$	F3	3D	17
14	$E = 1_H + B - H + M$	A7	53	OD
15	$C = 1_H + M - E - D$	C9	19	38
16	$B = E - 1_{16} + C - D$	9B	2C	43
17	$H = D - M + E - 1_H$	8E	2D	6A
18	$D = M - 1_H - B + H$	96	3B	47
19	$E = D - B - 1_H + M$	B1	07	3F
20	$C = A + E - 1_H + M$	5B	3E	0C
21	$B = EB_H - D - M + 1_H$	4A	1C	
22	$D = M - 1_H + AB_H - C$	2D	9A	
23	$H = A + M - 0A_H + 1_H$	3F	23	
24	$E = A + E - M - 1_H$	4D	5A	1F
25	$L = L + M - 1_H - A$	A6	03	54
26	$C = A - C - 1_H + H$	9A	37	4C
27	$E = B + L - 1_H - M$	BD	0A	36
28	$A = M - L + 1_H + E$	F0	7D	28
29	$L = H + M - E - 1_H$	A4	3B	CF
30	$D = A + 1_H - L - M$	F3	5C	3E

В программе предусмотрите загрузку регистров и ячеек памяти исходными данными. Для этого используйте соответствующие команды.

Определите время выполнения программы в арифметическом режиме

Таблица 3.10.3 – Программа выполнения арифметических операций над восьмиразрядными числами и результаты ее решения

Адрес	Мнемокод	Код	Результат решения	
	программы	команды	аналитически	программно

3.10.3.3 Программирование арифметических операций над шестнадцатиразрядными числами.

Подготовьте в табличной форме программу, реализующую арифметическое выражение согласно индивидуальному заданию в таблице 3.10.4. Вывод результата предусмотрите в ячейки памяти ОЗУ УМК. Начальный адрес задан в графе 3, а шестнадцатиразрядные данные в графе 4 таблицы 3.10.4.

Составьте блок-схему программы. Решите задачу аналитически в порядке, который определяет заданное арифметическое выражения. Запишите разработанную программу в ОЗУ УМК с адреса 800_H и выполните ее в покомандном режиме посредством команды СТ старта программы пользователя системы «Монитор» УМК. На каждом шаге после выполнения очередной команды сравните результаты ее выполнения с результатами аналитического решения и сделайте выводы.

Результаты аналитического решения задачи, программу и результаты ее выполнения поместите в таблицу, аналогичную таблице 3.10.3.

Определите время выполнения программы в автоматическом режиме.

Таблица 3.10.4 – Варианты индивидуальных заданий для
программирования арифметических операций
над шестнадцатиразрядными двоичными числами

Номер вар-та	Арифметическое выражение	Начальный адрес	Данные		
1	HL+BC+DE	90A	1000	34A0	2200
2	BC+DE+HL	90C	1010	350A	0202
3	DE+BC+HL	90E	1100	530A	0022
4	HL+DE+BC	910	2113	A035	0B57
5	DE+HL+BC	912	2010	AC75	A378
6	BC+HL+DE	914	1911	4607	64C4
7	HL+HL+BC	916	1809	5E13	31F8
8	HL+BC+HL	918	1707	FOC4	4C68
9	BC+HL+HL	9A0	1505	14EA	BE2D
10	HL+HL+DE	9a2	1303	7742	2e7d
11	HL+DE+HL	9A4	1401	F00A	EADF
12	DE+HL+HL	9A6	12A1	24B7	C8EE
13	BC+BC+HL	9A8	111B	71D3	4E3F
14	BC+HL+BC	9AA	137A	DC35	487A
15	HL+BC+BC	9AC	1716	B391	4E9C
16	DE+DE+BC	9AE	16AC	34C2	19B9
17	DE+BC+DE	9B0	1009	A6D2	C3E8
18	BC+BC+DE	9B2	10CB	74B3	7396
19	BC+BC+DE	9B4	12AA	F370	AE1B
20	BC+DE+BC	9B6	219E	C0E3	A8B5
21	DE+BC+BC	9B8	12C8	C1A4	5B8F
22	DE+DE+HL	9BA	148A	B113	A9D5
23	DE+HL+DE	9BB	1668	32F3	BD72
24	HL+DE+DE	9BC	BA8E	FIA5	48 3
25	DE_BC+I	9BE	AC01	453E	A67B
26	HL+I+DE	9CO	A6C9	2153	41E7
28	DE+HL+I	9C4	3F8B	02AC	BA86
29	HL+I+BC	9C6	BA7F	EF1A	F1B7
30	I+BC+DE	9C8	9081	57CA	B6C4

3.10.3.4. Вычисление адресов элементов массива

Подготовьте в табличном виде программу вычисления адресов элементов массива восьмиразрядных чисел, заданных таблицей 3.10.2. Разместите массив этих данных в адресном пространстве памяти УМК. В качестве базового адреса примите адрес, заданный таблицей 3.10.4. Данные в массиве памяти должны размещаться в порядке, указанном таблицей 3.10.2..

Для временного хранения данных используйте регистры общего назначения микропроцессора, предусмотрите их программную загрузку.

Результаты работы программы поместите в таблицу 3.10.5, сделайте выводы.

Составьте блок-схему программы, определите время ее выполнения.

Таблица 3.10.5.— Результаты выполнения программы вычисления адресов элементов массива.

Адрес ячейки памяти	Содержимое ячейки памяти	Выводы
------------------------	-----------------------------	--------

3.10.4.Содержание отчета

- 1.Таблицы с программами и результатами их выполнения
2. Блок-схемы программ.
- 3.Выводы по работе

3.10.5. Вопросы для самоконтроля

1. Назовите команды арифметических действий.
- 2.Особенности выполнения арифметических операций над шестнадцатеричными числами.
- 3.Особенности выполнения арифметических операций над данными, расположенными в ячейках памяти

3.11. ПРАКТИЧЕСКАЯ РАБОТА № 4

ПРОГРАММИРОВАНИЕ ЛОГИЧЕСКИХ ОПЕРАЦИЙ НА ЯЗЫКЕ АССЕМБЛЕРА

Цель работы:

1. Практически закрепить знания теоретических сведений о программировании логических операций микропроцессорами.
2. Изучить команды МП КР580ВМ80А для выполнения логических операций.
3. Привить практические навыки написания и выполнения программ для программирования логических операций в машинных кодах для микропроцессоров.

3.11.1. Методические указания

1.1. Содержание работы:

- изучение команд логического сложения (дизъюнкции) чисел;
- изучение команд логического умножения (конъюнкции) двоичных чисел;
- изучение команд сложения по модулю 2;
- изучение команд инвертирования;
- изучение команд сравнения.

1.2. При подготовке к лабораторной работе необходимо;

а) повторить;

- логические основы ЭВМ;
- функциональные узлы ЭВМ (схемы сравнения);
- принципы организации процессоров.

б) изучить

- программирование процессоров на языке ассемблера;
- настоящее руководство к лабораторной работе.

Указанные темы составляют теоретическую основу практической работы.

1.3. Повторение и изучение рекомендованных тем, а также подготовка бланка отчета производится в часы самостоятельной подготовки. На занятии в лаборатории осуществляется контроль подготовленности к практической работе согласно принятой методики. В бланк отчета вносятся эмпирически полученные результаты.

1.4. Подготовка бланка отчета включает в себя следующее.

В раздел 1 «Краткие теоретические сведения» необходимо внести основные теоретические сведения, полезные в процессе проведения лабораторной работы.

В остальных разделах в табличной форме подготовить тексты программ согласно индивидуальным заданиям, привести их блок-схемы, привести аналитические решения поставленных задач и расчеты времени выполнения программ в автоматическом режиме работы УМК.

1.5. *Выполнение всех заданий*, указанных в настоящем руководстве, а также проверка правильности написания программ в соответствии с индивидуальными заданиями, производится в процессе проведения практической работы при работе на УМК.

1.6. **Выводы по практической** работе должны быть конкретными, продуманными, отражать в сжатой форме особенности выполнения изучаемых команд, а также основные результаты выполнения индивидуальных заданий. В выводах необходимо отразить результаты сравнительной оценки времени выполнения аналогичных по функциональному назначению команд.

1.7. К выполнению практической работы допускаются подготовленные студенты, прошедшие установленный входной контроль знаний.

3.11.2 Команды логических операций

Все команды логических операций выполняются только с использованием аккумулятора А, в который один из операндов загружается еще до выполнения команды. Второй операнд необходимо предварительно поместить:

- в один из регистров общего назначения МП;
- в ячейку памяти М или
- записать во второй байт команды.

Команды логических операций выполняются только после размещения операндов. Результат выполнения команд автоматически, с помощью метода неявной адресации, за исключением команд сравнения, пересылаются в аккумулятор А. Число, хранимое в нем, стирается.

МП КР580ВМ80А выполняет следующие логические операции:

- отрицание или инверсии;
- конъюнкции или логического умножения;
- дизъюнкции или логического сложения;
- сложения по модулю 2;
- сравнения двоичных чисел,

Все логические операции выполняются поразрядно и только над восьмиразрядными операндами. Обработка шестнадцатиразрядных данных требует их разделения на байты и последовательной обработки байта за байтом.

Команды логических операций оказывают влияние на состояние триггеров регистра признаков условий F. При выполнении команд конъюнкции, дизъюнкции, инверсии и сложения по модулю 2 триггер СУ признака переноса, устанавливается в нулевое состояние, а остальные - в соответствии с результатом выполнения команды. При выполнении команд сравнения содержимое аккумулятора A остается неизменным, триггеры регистра F признаков условия изменяют свои состояния. Причем комбинация состояний триггеров Z признака нулевого результата и СУ признака переноса свидетельствует о результате операции сравнения. Подробно этот вопрос освещен в разделе 3.11.3.4.

Ниже приводятся синтаксические форматы команд.

а) команды логического сложения (дизъюнкции или операции ИЛИ):

ORAR—сложения содержимого аккумулятора A с содержимым регистра R;

ORA M—сложения содержимого аккумулятора A с содержимым ячейки памяти M;

ORI K—сложения содержимого аккумулятора A с числом K;

б) команды логического умножения (конъюнкции или операции И):

ANAR—умножение содержимого аккумулятора A на содержимое регистра R;

ANA M—умножение содержимого аккумулятора A на содержимое ячейки памяти M;

ANI K—умножение содержимого аккумулятора A на число K;

в) команды сложения по модулю 2 (неравнозначности, операции исключающего или):

XPAR— сложение по модулю 2 содержимого аккумулятора A с содержимым регистра;

XPAR M—сложение по модулю 2 содержимого аккумулятора A с содержимым ячейки памяти M;

XPI K—сложение по модулю 2 содержимого аккумулятора A с числом K,

г) команда инвертирования содержимого аккумулятора A:

CMA;

д) команда сравнения двух чисел;

CMR R—сравнение содержимого аккумулятора A с содержимым регистра R;

CMR M—сравнение содержимого аккумулятора A с содержимым ячейки памяти M;

CPI K— сравнение содержимого аккумулятора A с числом K.

Все рассмотренные команды, за исключением тех, где число К (второй операнд) хранится во втором байте, короткие, однобайтные. Команды, использующие для размещения второго операнда (второй байт) – двухбайтные. На их выполнение требуется несколько больше ресурсов памяти микроЭВМ: и времени выполнения. Команды, использующие для хранения второго операнда ячейку памяти М, короткие, однобайтные, но для их исполнения требуется два машинных цикла, составляющих 7 тактов. Это, как и в командах с размещением числа во втором байте, вызвано необходимостью обращения к памяти для считывания второго операнда.

В командах выполнения логических операций реализованы следующие *методы адресации к данным*.

- к аккумулятору А - неявный регистровый;
- к регистрам - прямой регистровый;
- к ячейкам памяти -- косвенный регистровый;
- к данным, хранимым во втором байте команды - непосредственный

3.11.3 Порядок выполнения работы

3.11.3.1 Пример программирования логических операций

Рассмотрим программирование логических операций на примере - программной реализации выражения

$$A = \overline{(A \vee B \vee M)} \cdot C \oplus \overline{D}, (1)$$

где под А, В, С, D и М понимается содержимое регистров А (аккумулятора). В, С, D и ячейки памяти М соответственно. Данные представлены ниже. Перед выполнением программы, реализующей выражение (1), используемые данные необходимо предварительно разместить в соответствующих регистрах и в ячейке памяти М.

Логические операции будем выполнять в той последовательности, которую задает выражение (1).

Сначала разместим:

а) данные 25_Н, 3А_Н, 2Е_Н и 16_Н в регистрах А, В, С и D соответственно:

MVIA, 25_Н;

MVIB, 3А_Н;

MVIC, 2Е_Н;

MVID, 16_Н;

б) адрес 900_Н ячейки памяти М в регистровую пару HL:

LXIH, 900_Н;

в) данные $2B_H$ в ячейку памяти М:

$MVIM, 2B_H$;

В первую очередь выполним операции в скобках. Произведем *логическое сложение* (выполним логическую операцию ИЛИ) содержимого аккумулятора А с содержимым регистра В и реализуем логическое выражение

$$A = A \vee B. \quad (2)$$

Для этого используем команду **ORAB**.

Результат $A = 25_H \vee 3A_H = 00100101_2 \vee 00111010_2 = 0011111_2 = 3F_H$, полученный согласно формуле (2), будет помещен в аккумулятор А.

Реализуем выражение:

$$A = A \vee M \quad (3)$$

С помощью команды **ORAM** сложим содержимое аккумулятора А с содержимым ячейки памяти М.

Результат $A = 3F_H \vee 2B_H = 00111111_2 \vee 00101011_2 = 0011111_2 = 3F_H$, как известно, сохраняется в аккумуляторе А.

Теперь необходимо выполнить *логическое умножение* (операцию И) содержимого аккумулятора А и содержимого регистра С согласно выражению

$$A = A \cdot C \quad (4)$$

посредством команды **ANAC**.

В результате получим:

$$A = 3F_H \cdot 2E_H = (00111111_2) \cdot (00101110_2) = 00101110_2 = 2E_H$$

Сложение по модулю 2 производится с помощью команды **XRAD** над операндами, расположенными в аккумуляторе А и в регистре D, в соответствии с формулой

$$A = A \oplus D \quad (5)$$

Результат $A = 2E_H \oplus 16_H = 00101110_2 \oplus 00010110_2 = 00111000_2 = 38_H$ снова будет помещен в аккумулятор А.

Заключительным этапом программирования выражения (1) является выполнение логической операции НЕ (отрицания). Она реализуется согласно выражению

$$A = \overline{A}$$

путем инвертирования содержимого 38_H аккумулятора А с помощью команды **CMA**.

Результатом выполнения этой команды и программы в целом будет следующее содержимое аккумулятора:

$$A = \overline{00111000_2} = 11000111_2 = C7_H.$$

Программа, реализующая выражение (1), приведена в таблице 3.11.1.

Введите программу из табл.3.11.1 в память УМК и выполните ее в пошаговом режиме, предусмотрев первую точку останова по адресу 80С с целью проверки правильности загрузки регистров и ячейки памяти М требуемыми данными. В дальнейшем программу выполняйте в программно реализованном покомандном режиме. Для этого в формате команды СТ системной программы «Монитор» УМК задавайте на каждом шаге в качестве стартового начальный адрес команды, которую необходимо будет выполнять на очередном шаге.

На каждом шаге выполнения программы путем просмотра содержимого аккумулятора А проверьте совпадение полученного результата с аналитическим, полученным в процессе разработки программ.

Результаты работы программы отразите в выводах по работе.

Таблица 3.11.1 – Пример программирования логических операций

Адрес	Мнемокод команды	Код команды	Комментарий	Результат выполнения команды
1	2	3	4	5
800	MVI A, 25 ₁₆	3E 25	Загрузка аккумулятора А числом 25 ₁₆	A=25 ₁₆
802	MVI B, 3A ₁₆	06 3A	Загрузка регистра В числом 3A ₁₆	B=3A ₁₆
804	MVI C, 2E ₁₆	0E 2E	Загрузка регистра С числом 2E ₁₆	C=2E ₁₆
806	MVI D, 16 ₁₆	16 16	Загрузка регистра D числом 16 ₁₆	D=16 ₁₆
808	LXI H, 900 ₁₆ ;	21 00 09	Загрузка регистровой пары H адресом 900 ₁₆ ячейки памяти М	H=09 ₁₆ L=00 ₁₆
80B	MVI M, 2B ₁₆ ;	36 2B	Загрузка ячейки М числом 2B ₁₆	M=2B ₁₆
80D	ORA B	B0	Логическое сложение содержимого 25 ₁₆ аккумулятора А с содержимым 3A ₁₆ регистра В. Результат 3F ₁₆ помещается в аккумулятор А.	Согласно формуле (2) A=3F ₁₆

1	2	3	4	5
80E	ORAM	B6	Логическое сложение содержимого 25_{16} аккумулятора А с содержимым $2B_{16}$ регистра М. Результат $3F_{16}$ помещается в аккумулятор А.	Согласно формуле (3) $A=3F_{16}$
80F	ANAC	A1	Логическое умножение содержимого $3F_{16}$ аккумулятора А с содержимым $2E_{16}$ регистра С. Результат $2E_{16}$ помещается в аккумулятор А.	Согласно формуле (4) $A=2E_{16}$
810	XRAD	AA	Сложение по модулю 2 содержимого $2E_{16}$ аккумулятора А с содержимым 16_{16} регистра D. Результат помещается в аккумулятор.	Согласно формуле (5) $A=38_{16}$
811	CMA	2F	Инвертирование содержимого 38_{16} аккумулятора А. Результат $C7_{16}$ размещается в аккумуляторе А	Согласно формуле (6) $A=C7_{16}$

3.11.3.2 Программирование логических операций над восьмиразрядными числами

Напишите в табличном виде программу, реализующую выражение согласно индивидуальному заданию в таблице 3.11.2 и составьте ее блок-схему. Решите задачу аналитически, выполняя логические операции в том порядке, который указывает заданное выражение с учетом принятого приоритета.

Запишите разработанную программу в память УМК с адреса 800_H и выполните ее в программно реализованном покомандном режиме посредством команды СТ системной программы «Монитор» УМК. На каждом шаге после выполнения очередной команды сравните полученные результаты с результатами аналитического решения и сделайте выводы.

Результаты аналитического решения задачи, программу и результаты ее выполнения поместите в таблицу 3.11.3. Исходные данные к задаче согласно вариантам индивидуального задания приведены в таблице 3.11.2.

Таблица 3.11.2 – Варианты индивидуальных заданий
для программирования логических операций
над восьмиразрядными числами

Номер вар-та	Функция алгебры логики	Адрес ячейки памяти	Данные
1	$A = (\overline{A \vee 7B_H} \bullet M) \oplus (B \bullet C)$	90A	10 43 7A 60
2	$B = M \bullet C \vee (A \oplus 0_H \vee B)$	90C	12 54 7C 62
3	$C = A \oplus B \vee CE_H \bullet M \vee L$	90E	14 47 7E 20
4	$D = M \bullet (A \oplus B) \bullet CF_H \vee C$	910	16 49 7F B5
5	$E = \overline{97_H \vee A \bullet (M \oplus B) \vee C}$	912	18 4B 0C B2
6	$H = A \bullet B + M \bullet E8_H \bullet C$	914	1A 40 76 4B
7	$L = \overline{B \vee M \oplus C \bullet 7F_H \vee A}$	916	1C 4E 09 07
8	$A = \overline{M \vee H \bullet L} \oplus (27_H \bullet B)$	918	51 50 4E BA
9	$B = \overline{BC_H \bullet A \vee M} \oplus (E \bullet B)$	9A0	2F 52 BA E2
10	$C = EE_H \bullet A \oplus B \vee M$	9A2	21 6A 85
11	$D = \overline{A \bullet 1A_H} \oplus M \vee B \bullet C$	9A4	23 68 86 80
12	$E = B \oplus \overline{A \bullet C} \oplus M \bullet FF_H$	9A6	25 58 8F 0A
13	$H = \overline{M \bullet (E \oplus 65_H) \bullet B \oplus C}$	9A8	A3 5B 27 23
14	$L = (C3_H \vee A) \oplus M \bullet H \vee B$	9AA	0E 29 44 5F
15	$A = M \oplus B \bullet A \vee 2F_H \oplus C$	9AC	2A 45 60 1E
16	$B = M \bullet C8_H \vee (A \oplus B) \vee C$	9A1	10 B2 46 BA
17	$C = \overline{1C_H \vee A \bullet B} \oplus C \bullet M$	9A3	C4 21 63 EC
18	$D = \overline{(A \bullet M \bullet 45 \vee B) \oplus C}$	9A5	12 C3 41 AB
19	$E = B + A1_H \oplus C \bullet M$	9A7	41 CB 96
20	$H = AE_H \vee B \bullet C \oplus M$	9A9	34 7C F8
21	$L = 77_H \bullet M \bullet A \vee (B \oplus C)$	9B0	36 07 C8 12
22	$A = B \vee C \bullet M \oplus \overline{(F7_H \vee E)}$	9B2	38 76 B6 AC
23	$B = C \bullet 6A_H \vee A \oplus M \oplus B$	9B3	3A 61 92 0C
24	$C = A \bullet M \vee (B \oplus 5F_H) \vee C$	9B1	3C 79 BE A4
25	$D = M \bullet (AA_H \vee A) \oplus \overline{B \vee C}$	9B4	7B C8 20 43
26	$E = A \oplus B \bullet C \vee CC_H \bullet M$	9B5	C0 72 B1 55
27	$H = M \oplus \overline{A \vee B \vee 35_H} \vee C$	9B9	C4 F2 71 28
28	$L = \overline{C \vee A \bullet B} \oplus M \oplus AF_H$	9B6	04 3A 21 4C

29	$A = 41_H \oplus A \oplus \overline{M \vee B \bullet C}$	9B8	13 49 1C E6
30	$B = \overline{C0_H \vee M \vee A \bullet (B \oplus C)}$	9B7	18 4E CA E8

В программе предусмотрите загрузку регистров и ячеек памяти исходными данными. Для этого используйте соответствующие команды.

Таблица 3.11.3 – Программа выполнения логических операций над восьмиразрядными числами и результаты ее решения

Адрес	Мнемокод команды	Код команды	Результат решения	
			аналитически	программно

3.11.3.3 Программирование логических операций над шестнадцатиразрядными числами

Напишите в табличном виде программу, реализующую выражение согласно индивидуальному заданию в таблице 3.11.4. При решении задачи выполните все требования, изложенные в разделе 2.2. Результаты работы программы представьте в табличном виде, аналогично таблице 3.11.3. Время выполнения программы и полученные решения отразите в выводах по работе.

Таблица 3.11.4 – Варианты индивидуальных заданий для программирования логических операций над шестнадцатиразрядными числами

Номер варианта	Функция алгебры логики	Данные
1	2	3
1	$BC = BC \vee 0E \wedge HL$	CAE8 E481 C425
2	$DE = BC \bullet HL \oplus DE$	6EC1 9432 0438
3	$HL = (BC \vee DE) \oplus HL$	C412 A340 49A8
4	$BC = BC \bullet (DE \vee HL)$	5513 270C 2A38
5	$DE = BC \vee DE \bullet HL$	3402 8CB7 053A
6	$HL = \overline{BC \vee HL \oplus DE}$	4AEB 97C3 822A
7	$BC = BC \oplus DE \bullet HL$	C092 56A3 79BE
8	$DE = \overline{BC \bullet HL} \oplus DE$	CAB6 6783 2B9B

1	2	3
9	$HL = BC \vee \overline{DE} \oplus HL$	218C 7063 E2E3
10	$BC = \overline{BC} \vee \overline{E} \oplus H$	AA8F C743 FC89
11	$DE = \overline{HL} \vee BC \bullet DE$	E769 BC14 A1D7
12	$HL = \overline{HL} \vee \overline{DE} \oplus BC$	BA14 3C21 AF0C
13	$BC = \overline{HL} \bullet \overline{DE} \oplus BC$	CE36 124C A8A4
14	$DE = \overline{HL} \vee DE \oplus BC$	AB64 2B01 C930
15	$HL = \overline{BC} \oplus \overline{DE} \bullet HL$	E106 54A2 CC70
16	$BC = \overline{BC} \oplus DE \vee HL$	F544 92E0 AB2B
17	$DE = \overline{BC} \oplus \overline{DE} \vee HL$	3272 B53A 4AFF
18	$HL = \overline{BC} \oplus \overline{DE} \bullet HL$	A0F8 8552 2A03
19	$BC = \overline{BC} \oplus DE \bullet HL$	B868 B632 1BEA
20	$DE = \overline{BC} \oplus \overline{DE} \bullet HL$	B858 A612 2FEA
21	$HL = \overline{BC} \vee \overline{HL} \bullet DE$	2EAB 25F1 6F74
22	$BC = \overline{BC} \bullet HL \oplus \overline{DE}$	ABE4 0585 1353
23	$DE = \overline{BC} \vee \overline{DE} \vee HL$	B467 E4A1 AEBC
24	$HL = \overline{HL} \vee \overline{BC} \bullet DE$	2BC0 B481 CDF1
25	$BC = \overline{HL} \oplus \overline{BC} \bullet DE$	5BF7 9461 04B8
26	$DE = \overline{HL} \vee \overline{DE} \bullet BC$	02E7 4741 2BB4
27	$HL = \overline{HL} \oplus \overline{BC} \oplus DE$	26C7 4521 3EA0
28	$BC = \overline{DE} \vee \overline{HL} \bullet BC$	06A7 3401 8AC3
29	$DE = \overline{BC} \vee \overline{HL} \bullet DE$	51BE 025C FD24
30	$HL = \overline{HL} \oplus \overline{BC} \oplus DE$	0CC7 9B67 F8AA

3.11.3.4. Программирование операций сравнения двоичных чисел

В системе команд микропроцессора KP580BM80A предусмотрено три типа команд сравнения чисел:

- сравнение содержимого аккумулятора А с содержимым регистра;
- сравнение содержимого аккумулятора А с содержимым ячейки памяти М, адрес которой должен содержаться в регистровой паре;
- сравнение содержимого аккумулятора с операндом, который находится непосредственно во втором байте команды.

Таким образом, один из сравниваемых операндов должен обязательно находиться в аккумуляторе А.

Команды сравнения реализуются путем вычитания содержимого регистра. Содержимого ячейки памяти или операнда, находящегося во втором байте команды, из содержимого аккумулятора А. При этом содержимое аккумулятора А не изменяется. Результат сравнения отображается в состояниях триггеров регистра F признаков условий (флагов):

–триггер **P признака четности** устанавливается в состояние, соответствующее числу единиц в разности полученной при сравнении операндов: если число единиц четное – в состояние логической 1, если не четное – в состояние логического 0;

–триггер **S признака знака** устанавливается в состояние, определенное значением старшего разряда результата вычитания при сравнении операндов;

–триггеры **Z признака нулевого результата** и **СУ признака переноса из старшего разряда** устанавливаются в состояния, определяемые результатом сравнения (см. таблицу 3.11.5).

Таблица 3.11.5 – Состояния триггеров и СУ в зависимости от результата сравнения операндов

Результат сравнения	Состояние триггера	
	Z	СУ
Равно $A =$	1	0
Больше $A >$	0	0
Меньше $A <$	0	1

Синтаксический *формат команды сравнения* содержимого аккумулятора А с содержимым регистра имеет вид:

CMR R;

С содержимым ячейки памяти М –

CMR M,

А с операндом, помещенным во второй байт –

CPI K

Команды CMRR однобайтные, короткие, команда CPI K двухбайтная. Во второй байт, как уже отмечалось выше, помещается сравниваемый (второй) операнд.

Команда CMR R выполняется за один машинный цикл или, что то же, за 4 такта. Команды CMR M и CPI K выполняются за два машинных цикла, вместе составляющих 7 тактов. Это связано с необходимостью считывания второго операнда из памяти МП.

Рассмотрим пример программирования операций сравнения содержимого $4B_H$ аккумулятора А с содержимым $2A_H$ регистра В, с содержимым $7E_H$ ячейки памяти М и с числом $4B_H$. Программа и результаты ее выполнения приведены в табл. 6. Выполните ее в программно реализованном покомандном режиме. На каждом шаге проверьте результаты сравнения пу-

тем просмотра посредством команды РГ системной программы «Монитор» УМК содержимого регистра F признаков условий. Сравните полученный результат с аналитическим, приведенным в таблице 3.11.6, и сделайте выводы.

Подготовьте программу сравнения содержимого аккумулятора А с содержимым регистра, ячейки памяти М и с числом К согласно индивидуальному заданию в таблице 3.11.7, составьте ее блок-схему. Программу представьте в табличном виде (см. таблицу 3.11.6). В таблицу поместите результаты аналитического решения задачи, полученные в часы самостоятельной подготовки, а затем машинного решения, полученного при выполнении программы УМК. Проведите сравнительный анализ и сделайте необходимые выводы.

В качестве исходных данных возьмите данные из таблицы 3.11.2, разместите их по своему усмотрению в аккумуляторе А, заданных в регистре и ячейки памяти М, во втором байте команды.

Определите время выполнения программы в автоматическом режиме.

Таблица 3.11.6 – Пример выполнения операций сравнения двоичных чисел

Адрес	Мнемо-код команды	Код команды	Комментарий	Результат решения							
				Аналитически				Программно			
				P	S	Z	CU	P	S	Z	CU
800	MVIA, 4B _H	3E 4B	Загрузка аккумулятора А числом 4B _H								
802	MVI A, 2A _H	06 2A	Загрузка регистра В числом 2A _H								
804	LXI H, 900	21 00 09	Загрузка в регистровую пару H адреса 900 ₁₆								
807	MVIM, 7E	36 7E	Загрузка в ячейку памяти М числа 7E _H								
809	CMR B	B8	4B _H – 2A _H = 21 _H 0100 1011 <u>0010 1010</u> 0010 0001. (A) (B)								
80A	CMRM	BE	0100 1011 <u>0111 1110</u> – 0011 0100. (A) (M)								
80B	CPI 4B	FE 4B	0100 1011 <u>0100 1011</u> 0000 0000. (A)=4B _H								

Таблица 3.11.7 – Варианты индивидуальных заданий для программирования операций *сравнения двоичных чисел*

Номер варианта	Регистр	Адрес ячейки памяти М
1	В	9В8
2	С	9А2
3	D	9В7
4	Е	9А0
5	Н	9В6
6	L	918
7	В	9В9
8	С	916
9	D	9В5
10	Е	914
11	Н	9В4
12	L	912
13	В	9В1
14	С	910
15	D	9В0
16	Е	90Е
17	Н	9А9
18	L	90С
19	В	9А7
20	С	90А
21	D	9А5
22	Е	9А4
23	Н	89А
24	L	89В
25	В	89С
26	С	89D
27	D	89Е
28	Е	89F
29	Н	900
30	L	903

3.11.4.Содержание отчета

- 1 Таблицы с программами и результатами их выполнения.
- 2 Блок-схемы программ.
- 3 Расчеты времени выполнения программ.
- 4 Выводы по работе.

3.11.5. Вопросы для самоконтроля

- 1.Перечислите команды логического сложения.
- 2.Перечислите команды логического умножения.
- 3.Перечислите команды сложения по модулю2.
- 4.Перечислите команды сравнения.
- 5.Назовите очередность выполнения операций.

ЗАКЛЮЧЕНИЕ

Мы завершили изучение курса практической цифровой электроники. Это, конечно, первые шаги, но их важность вы сможете оценить на следующем этапе. Вас ожидает новое и увлекательное путешествие по компьютерным информационно-измерительным системам, а также системам цифровой автоматики и полученные знания будут служить фундаментальной основой для освоения нового материала. Наконец, в последние годы характерной чертой научно-технического прогресса во всем мире является широкое внедрение цифровой электроники практически во все сферы человеческой деятельности и быта. На этой основе идет интенсивное преобразование систем управления и информационного обеспечения современных производств и сложных технологических процессов. И ваш будущий авторитет, профессионализм и способность активно продолжать процесс этого преобразования во многом определяется глубиной приобретенных знаний и навыков при изучении дисциплин “Основы электроники” и “Микропроцессорная техника”

ЛИТЕРАТУРА

1. Сапожников Н.Е. Основы микропроцессорной техники и программирования для микропроцессоров. – С.: СВВМИУ, 1997 г.-146 с.
2. Сапожников Н.Е. Основы программирования и вычислительной техники. Ч1. – С.: СВВМИУ, 1990 г.-200 с.
3. Зубов Г.Ф., Никитин В.В. Логические основы и элементы ЦВМ. - Петродворец: ВВМУРЭ им. А.С. Попова, 1986. -266 с., ил.
4. Ицхоки Я.С., Овчинников Н.И. Импульсные и цифровые устройства. М.: Сов. радио, 1972. - 592 с., ил.
5. Нешумова К.А. Электронные вычислительные машины и системы. - М.: Высш. шк., 1989. - 366 с., ил.
6. Никитин О.П. Прикладная математика. Системы счисления, алгоритмы, элементы математической логики. - С.: СВВМИУ, 1985. - 84 с.
7. Основы устройства и применения вычислительной техники/ Под общ. ред. В.Я. Суханова. - Петродворец: ВВМУРЭ им. А.С. Попова, 1987. 600 с.
8. Потемкин И.С. Функциональные узлы цифровой автоматики. - М.: Энергоатомиздат, 1988. - 325 с., ил.
9. Прокофьев В.Н. Импульсная техника и устройства отображения информации. - Петродворец: ВВМУРЭ им. А.С. Попова, 1986. - 126 с., ил.
10. Прокофьев В.Н. Импульсная техника и устройства отображения информации. Часть 2. Петродворец: ВВМУРЭ им. А.С. Попова, 1987. - 196 с., ил.
11. Тули М. Справочное пособие по цифровой электронике: Пер. с англ.,- М.: Энергоатомиздат, 1990. - 176 с., ил.
12. Усатенко С.Т. и др. Выполнение электрических схем по ЕСКД: Справочник. - М.: Изд-во стандартов, 1989. - 325 с., ил.
13. Быковский Ю.М. Компьютерный конструктор для исследования электронных элементов систем автоматики: Руководство для пользователей. – Симферополь: “Таврида”, 1998, - 168 с.
14. Цифровая и вычислительная техника/ Э.В. Еврейнов и др. - М.: Радио и связь, 1991. - 464 с., ил.
15. Ковалев Н.И. Основы автоматизации мероприятий химического обеспечения. Ч. 2. Технические и программные средства. Практические задачи, решаемые на ЭВМ. – С.: СИЯЭиП, 1997 г. – 333 с.
16. Тищенко В.Г., Тищенко Г.В. МикроЭВМ своими руками. Киев, "Радянська школа", 1989 – 206 с.

Приложения

- А Эксплуатационные характеристики
некоторых микросхем серии K155**
- Б Графические параметры микросхемы K155ИЕ5**
- В Двуместные ФАЛ**
- Г Основные законы и правила алгебры логики**
- Д Структурная схема микропроцессора КР580ИК80А**
- Е Система команд микропроцессора КР580ИК80А**
- Ж Таблица команд микропроцессора КР580ИК80А**

Приложение А

Эксплуатационные характеристики некоторых микросхем серии К155

ПАРАМЕТР	Микросхемы К155				
	ЛИ1	ЛЛ1	ЛН1	ЛА1 ЛА2 ЛА3	ЛР1
Логическая функция	2И	2ИЛИ	НЕ	4И-НЕ 8И-НЕ 2И-НЕ	2-2И- 2ИЛИ- НЕ
Максимальная потребляемая мощность $P_{пот}$, мВт, не более	165	165	173	80	60
Максимальный потребляемый ток, $I_{пот}$, мА, – в состоянии “0”, не более – в состоянии “1”, не более	33 21	33 22	– –	– –	– –
Максимальное выходное напряжение, $U_{вых}$, В, – в состоянии “0”, не более	0,4	0,4	0,4	0,4	0,4
Минимальное выходное напряжение, $U_{вых}$, В, – в состоянии “1”, не менее	2,4	2,4	2,4	2,4	2,4
Максимальный входной ток, $I_{вх}$, мА – в состоянии ”0”, не более	-1,6	-1,6	-1,6	-1,6	-1,6
Максимальный входной ток, $I_{вх}$, мА – в состоянии ”1”, не более	0,04	0,04	0,04	0,04	0,04
Максимальное время задержки распространения сигнала, нс, не более – из “1” в “0” ($t_{зд}^{1,0}$) – из “0” в “1” ($t_{зд}^{0,1}$)	27 19	22 15	15 22	15 22	15 22
Коэффициент разветвления по выходу $K_{РАЗ}$, не менее	–	–	10	10	10

Приложение Б

Графические параметры микросхемы К155ИЕ5

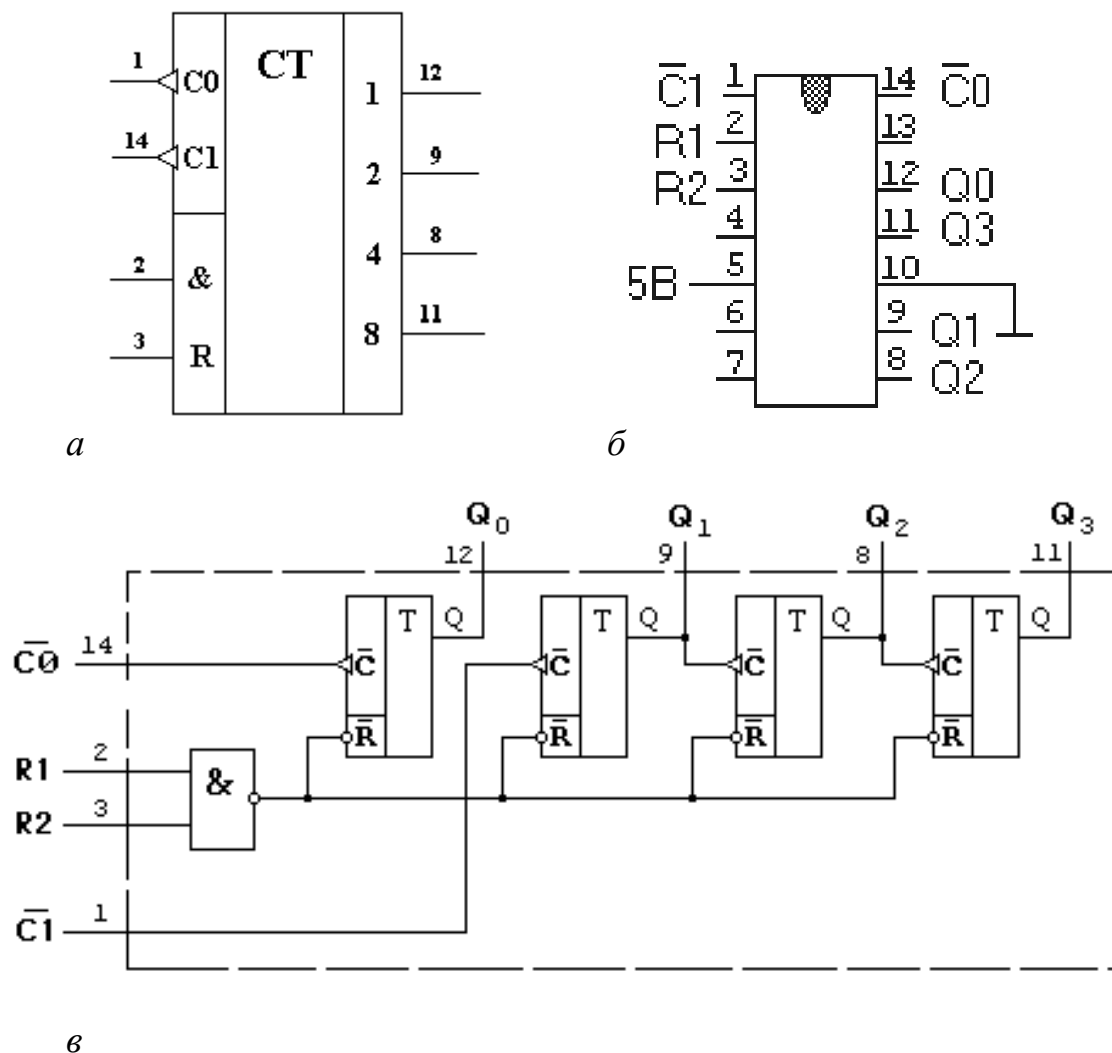
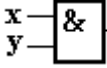
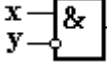
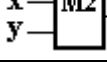
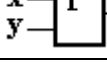
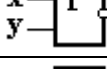
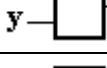
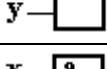
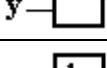


Рисунок Б1 – Четырёхразрядный двоичный асинхронный счетчик на микросхеме К 155 ИЕ 5:

а – условное графическое обозначение; *б* – цоколёвка;
в – структурная схема.

Приложение В

Двуместная ФАЛ

ФАЛ	ХУ				Название ФАЛ	УГО
	00	01	10	11		
$f_1 = 0$	0	0	0	0	Константа нуля	 f
$f_2 = x \cdot y$	0	0	0	1	Конъюнкция	 f
$f_3 = x \cdot \bar{y}$	0	0	1	0	Запрет У	 f
$f_4 = x \cdot \bar{y} \vee x \cdot y$	0	0	1	1	Повторение Х	 f
$f_5 = \bar{x} \cdot y$	0	1	0	0	Запрет Х	 f
$f_6 = \bar{x} \cdot y \vee x \cdot y = y$	0	1	0	1	Повторение У	 f
$f_7 = x \oplus y$	0	1	1	0	Неравнозначность (сложение по М2)	 f
$f_8 = x \vee y$	0	1	1	1	Дизъюнкция	 f
$f_9 = \overline{xy} = x \downarrow y$	1	0	0	0	Функция Пирса (Вебба)	 f
$f_{10} = x \equiv y$	1	0	0	1	Равнозначность	 f
$F_{11} = \bar{x} \cdot \bar{y} \vee x \cdot y = \bar{y}$	1	0	1	0	Инверсия У	 f
$f_{12} = y \rightarrow x$	1	0	1	1	Импликация У в Х	 f
$F_{13} = \bar{x} \cdot \bar{y} \vee x \cdot y = \bar{x}$	1	1	0	0	Инверсия Х	 f
$f_{14} = x \rightarrow y$	1	1	0	1	Импликация Х в У	 f
$f_{15} = \overline{x \cdot y}$	1	1	1	0	Функция Шеффера	 f
$f_{16} = 1$	1	1	1	1	Константа единицы	 f

Приложение Г

ОСНОВНЫЕ ЗАКОНЫ И ПРАВИЛА АЛГЕБРЫ ЛОГИКИ

Основные законы алгебры логики

1. **Переместительный** (закон коммутативности) – для сложения и умножения:

$$x_1 \vee x_2 = x_2 \vee x_1$$

$$x_1 \cdot x_2 = x_2 \cdot x_1$$

2. **Сочетательный** (закон ассоциативности) – для сложения и умножения:

$$(x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3)$$

$$(x_1 \cdot x_2) \cdot x_3 = x_1 \cdot (x_2 \cdot x_3)$$

3. **Распределительный** (закон дистрибутивности) – для сложения и умножения:

1 закон: $(x_1 \vee x_2) \cdot x_3 = x_1 \cdot x_3 \vee x_2 \cdot x_3$ – правило раскрытия скобок;

2 закон: $(x_1 \cdot x_2) \vee x_3 = (x_1 \vee x_3) \cdot (x_2 \vee x_3)$ – правило взятия в скобки

4. **Тождества** (закон тавтологии):

$$x \vee x \vee x \vee x \vee \dots \vee x = x$$

$$x \cdot x \cdot x \cdot \dots \cdot x = x$$

5. **Противоречия**

$$x \cdot \bar{x} = 0$$

– логическое произведение любого высказывания и его отрицания всегда ложно

6. **Закон исключенного третьего**

$$x \vee \bar{x} = 1$$

– логическая сумма любого высказывания и его отрицание всегда истинна

7. **Достаточного основания**

$$1 \vee x_1 \vee x_2 \vee x_3 = 1$$

– если в логической сумме высказываний хотя бы одно истинно, то сложное высказывание истинно

8. **Двойного отрицания**

$$\bar{\bar{x}} = x$$

Основные правила алгебры логики

1. Старшинства операций

Последовательность выполнения логических операций:

- отрицание;
- умножение;
- сложение.

2. Двойственности (де Моргана или инверсии)

$$\overline{x_1 \vee x_2} = \overline{x_1} \cdot \overline{x_2} \qquad \overline{x_1 \cdot x_2} = \overline{x_1} \vee \overline{x_2}$$

Справедливо для n -переменных.

3. «Склеивание» (по некоторой переменной)

$$f(x_1, x_2) = x_1 \cdot x_2 \vee x_1 \cdot \overline{x_2} = [\text{согласно закона дистрибутивности}] =$$

$$= x_1 \left(\underbrace{x_2 \vee x_2}_1 \right) = [\text{исключенного третьего}] = x_1 - \text{«склеивание» по переменной } x_2$$

$$f(x_1, x_2) = (x_1 \vee x_2) \cdot (x_1 \vee \overline{x_2}) = [\text{закон дистрибутивности}] =$$

$$= \underbrace{x_1 \cdot x_1}_{x_1} \vee x_1 \cdot x_2 \vee x_1 \cdot \overline{x_2} \vee \underbrace{x_2 \cdot \overline{x_2}}_0 = x_1 \vee \underbrace{x_1 x_2 \vee x_1 \overline{x_2}}_{\text{склеивание по } x_2} = \underbrace{x_1 \vee x_1}_{\text{тождества}} = x_1$$

4. «Поглощения»

$$f(x_1, x_2) = x_1 \vee x_2 = [\text{закон дистрибутивности}] = x_1(1 \vee x_2) =$$

$$= [\text{достаточного основания}] = x_1 \cdot 1 = x_1 \text{ «поглощение» произведения}$$

$$x_1 \cdot x_2 \text{ переменной } x_1.$$

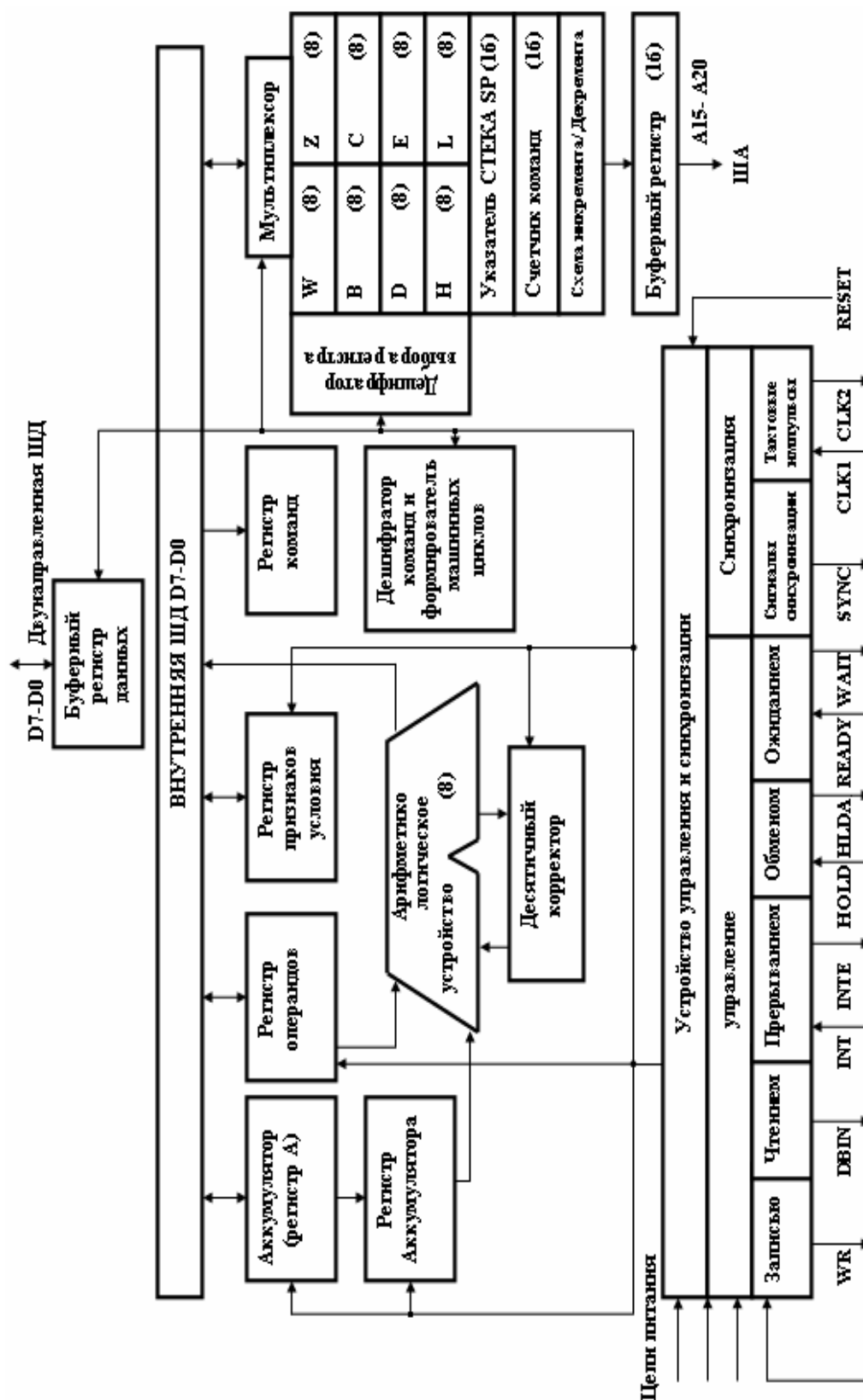
5 Следствия

$$\overset{\equiv}{\overset{\equiv}{x_1 \vee x_2}} = \overset{\equiv}{x_1 \vee x_2} = \overset{\equiv}{x_1 \cdot x_2}; \quad \overset{\equiv}{x_1 \cdot x_2} = \overset{\equiv}{x_1 \cdot x_2} = \overset{\equiv}{x_1 \vee x_2}$$

- возможность выражать дизъюнкцию через конъюнкцию и отрицание;
- конъюнкцию через дизъюнкцию и отрицание.

Приложение Д

Структурная схема микропроцессора КР580ИК80А



Приложение Е

Таблица Е1 – Система команд микропроцессора КР580ИК80А

№ п/п	Описание команд	Условн . обознач. <i>операции</i>	Условн. обознач . <i>операнда</i>	Двоичный код и формат команды	Кол-во машин. циклов М, тактов Т (М,Т) 6	Сост-е реестра призна- ков F(Z,S,P, C,AC) 7	Комментарии 8
1	2	3	4	5	6	7	8
1	Переслать в регистр R1 содержимое регистра R2	MOV	R1, R2	01 код R1 код R2	1.5	-----	Здесь М- ячейка памяти, ад- рес которой находится в ре- гистровой паре HL R Код R Код A 111 E 011 B 000 H 100 C 001 L 101 D 010 M 110
2	Переслать в регистр R содержимое ячейки па- мяти М	MOV	R, М	01 код R 110	2.7	-----	1) Предварительно поместить в регистровую пару HL адрес ячейки памяти М 2) Регистром R может быть только регистр A,B, C,D или E
3	Переслать в ячейку па- мяти М содержимое ре- гистра R	MOV	М, R	01 код R 110	2.7	-----	См. комментарии команды 2
4	Загрузить в регистр R число К, записанное во 2-м байте команды	MVI	R, К	00 код R 110 число К	2,7	-----	Значение кода R см в ком- ментариях команды 1

1	2	3	4	5	6	7	8															
5	Загрузить в ячейку памяти М число К, записанное во 2-м байте команды	MVI	М, К	0 0 1 1 0 1 1 0 число К	3,10	-----	Предварительно поместить в регистровую пару HL адрес ячейки памяти М															
6	Загрузить в регистровую пару Р число К, записанное во 2-м и в 3-м байтах команды	LXI	Р, К	00 код Р 0001 мл. разряды К ст.разряды К	3,10	-----	<table><tr><td>Р</td><td>Регистровая пара</td><td>Код Р</td></tr><tr><td>В</td><td>BC</td><td>00</td></tr><tr><td>Д</td><td>DE</td><td>01</td></tr><tr><td>Н</td><td>HL</td><td>10</td></tr><tr><td>С</td><td>SP</td><td>11</td></tr></table>	Р	Регистровая пара	Код Р	В	BC	00	Д	DE	01	Н	HL	10	С	SP	11
Р	Регистровая пара	Код Р																				
В	BC	00																				
Д	DE	01																				
Н	HL	10																				
С	SP	11																				
7	Переслать в аккумулятор содержимое ячейки памяти М, адрес которой записан во 2-м и 3-м байтах команды	LDA	ADR	0 0 1 1 1 0 1 0 мл.полуадрес ст.полуадрес	4,13	-----	Адрес ячейки памяти М записать во 2-м и 3-м байтах команды															
8	Переслать в ячейку памяти М, адрес которой записан во 2-м и 3-м байтах команды, содержимое аккумулятора	STA	ADR	0 0 1 1 0 0 1 0 мл.полуадрес ст.полуадрес	4.13	-----	См. комментарии команды 7															
9	Переслать в аккумулятор содержимое ячейки памяти М, адрес которой находится в регистровой паре Р	LDAX	Р	00 код Р 1010	2.7	-----	1) Значение кода регистровой пары 3 см в комментариях команды 6. 2) Могут использоваться только регистровые пары BC и DE															
10	Переслать в ячейку памяти М, адрес которой находится в регистровой паре Р, содержимое аккумулятора	STAX	Р	00 код Р 0010	2.7	-----	См. комментарии команды 9															

1	2	3	4	5	6	7	8
11	Переслать в аккумулятор данные из порта N, адрес которого указан во 2-м байте команды	IN	N	1 1 0 1 1 0 1 1 адр. порта ввода	3,10	-----	
12	Переслать в порт N, адрес которого указан во 2-м байте команды, данные из аккумулятора	OUT	N	1 1 0 1 0 0 1 1 адр. порта ввода	3,10	-----	
13	Переслать в стек содержимое регистровой пары P	PUSH	P	11 код P 0101	3.11	-----	Регистровая пара SP не может быть использована в данной команде
14	Вернуть из стека содержимое в регистровую пару P	POP	P	11 код P 0001	3.10	-----	См. комментарии команды 13
15	Переслать в стек содержимое регистров A и F	PUSH	PSW	1 1 1 1 0 1 0 1	3.11	-----	
16	Вернуть из стека содержимое в регистры A и F	POP	PSW	1 1 1 1 0 0 0 1	3.10	+++++	
17	Обменять содержимое регистровых пар DE и HL	XCHG	—	1 1 1 0 1 0 1 1	1.4	-----	
18	Обменять содержимое двух верхних ячеек стека с регистровой парой HL	XTHL	—	1 1 1 0 0 0 1 1	5.18	-----	
19	Переслать содержимое регистровой пары HL в указатель стека SP	SPHL	—	1 1 1 1 1 0 0 1	1.5	-----	

1	2	3	4	5	6	7	8
20	Загрузить регистровую пару HL содержимым двух соседних ячеек памяти	LHLD	—	0 0 1 0 1 0 1 0 мл.полуард.1 яч. ст.полуард.1яч.	5,16	-----	В регистр L передается содержимое первой ячейки памяти, адрес которой записан во 2-й и 3-й байты команды. В регистр H передается содержимое второй ячейки памяти, адрес которой на единицу больше адреса первой ячейки В первую ячейку памяти, адрес которой записан во 2-м и 3-м байтах команды, передается содержимое регистра L
21	Загрузить две соседние ячейки памяти содержимым регистров H и L	SHLD	—	0 0 1 0 0 0 1 0 мл.полуард.1 яч. ст.полуард.1яч.	5.16	-----	Во вторую ячейку памяти, адрес которой на единицу больше адреса первой ячейки, передается содержимое регистра H
22	Сложить содержимое аккумулятора и регистра R	ADD	R	10000 код R	1.4	+++++	1) Значение кода R (см.в комментариях команды 1) 2) Результат вычислений размещается в аккумуляторе
23	Сложить содержимое аккумулятора и содержимое ячейки памяти M, адрес которой находится в регистровой паре HL	ADD	M	1 0 0 0 0 1 1 0	2.7	+++++	1) Предварительно поместить в регистровую пару HL адрес ячейки памяти M 2) Результат вычислений размещается в аккумуляторе

1	2	3	4	5	6	7	8
24	Сложить содержимое аккумулятора регистра R и признака переноса	ADC	R	1 0 0 0 1 код R	1.4	+++++	См. комментарии команды 22
25	Сложить содержимое аккумулятора, признака переноса и ячейки памяти M, адрес которой находится в регистровой паре HL	ADC	M	1 0 0 0 1 1 1 0	2.7	+++++	См. комментарии команды 23
26	Сложить содержимое аккумулятора с числом K, записанным во 2-м байте команды	ADI	K	1 1 0 0 0 1 1 0 число K	2,7	+++++	
27	Сложить содержимое аккумулятора с признаком переноса и с числом K, записанном во 2-м байте команды	ACI	K	1 1 0 0 1 1 1 0 число K	2,7	+++++	
28	Вычесть из содержимого аккумулятора содержимое регистра R	SUB	R	1 0 0 1 0 код R	1.4	+++++	См. комментарии команды 22
20	Вычесть из содержимого аккумулятора содержимое ячейки памяти M, адрес которой находится в регистровой паре HL	SUB	M	1 0 0 1 0 1 1 0	2.7	+++++	См. комментарии команды 23
30	Вычесть из содержимого аккумулятора содержимое регистра R с учетом признака переноса	SBB	R	1 0 0 1 1 код R	1.4	+++++	См. комментарии команды 22

1	2	3	4	5	6	7	8
	Вычесть из содержимого аккумулятора содержимое ячейки памяти						См. комментарии команды 23
31	М, адрес которой находится в регистровой паре HL, с учетом признака переноса	SBB	M	1 0 0 1 1 1 1 0	2.7	+++++	
32	Вычесть из содержимого аккумулятора число К, записанное во 2-м байте команды	SUI	K	1 1 0 1 0 1 1 0 число К	2,7	+++++	Результаты вычислений помещаются в аккумулятор
33	Вычесть из содержимого аккумулятора число К, записанное во 2-м байте команды, и признак переноса	SBI	K	1 1 0 1 1 1 1 0 число К	2,7	+++++	См. комментарии команды 32
34	Увеличить на 1 содержимое регистра R	INR	R	00 код R 100	1.5	+++++	1) Значение кода R (см.в комментарии команды 1)
35	Увеличить на 1 содержимое ячейки памяти М, адрес которой находится в регистровой паре HL	INR	M	0 0 1 1 0 1 0 0	3.10	+++ - +	1) Предварительно поместить в регистровую пару HL адрес ячейки памяти М
36	Увеличить на 1 содержимое регистровой пары Р	INX	P	00 код Р 0011	1,5	-----	Значение кода Р (см. комментарии команды 6)
37	Уменьшить на 1 содержимое регистра R	DCR	R	00 код R 101	1.5	+++ - +	Значение кода R (см. комментарии команды 1)
38	Уменьшить на 1 содержимое ячейки памяти М, адрес которой находится в регистровой паре HL	DCR	M	0 0 1 1 0 1 0 1	3.10	+++ - +	Предварительно поместить в регистровую пару HL адрес памяти

1	2	3	4	5	6	7	8
39	Уменьшить на 1 содержимое регистровой пары Р	DCX	P	00 код Р 1011	1,5	-----	Значение кода Р (см. комментарии команды 6)
40	Сложить содержимое регистровой пары HL с содержимым регистровой пары Р	DAD	P	00 код Р 1001	3.10	----+-	1) Значение кода Р (см. комментарии команды 6) 2) Результат вычисления размещается в регистровой паре HL
41	Коррекция десятичная	DAA		0 0 1 0 0 1 1 1	1.4	+++++	Применяется для выполнения двоично-десятичного сложения
42	Выполнить логическое умножение (И) содержимого аккумулятора и регистра R	ANA	R	1 0 1 0 0 код R	1.4	+++0+	См.комментарии команды 22
43	Выполнить логическое умножение (И) содержимого аккумулятора и ячейки памяти М, адрес которой находится в регистровой паре HL	ANA	M	1 0 1 0 0 1 1 0	2.7	+++0+	См.комментарии команды 23
44	Выполнить логическое умножение (И) содержимого аккумулятора и числа К, записанного во 2-м байте команды	ANI	K	1 1 1 0 0 1 1 0 число К	2,7	++00+	
45	Выполнить логическое сложение (ИЛИ) содержимого аккумулятора и регистра	ORA	R	1 0 1 1 0 код R	1.4	++0+	Значение кода R (см. комментарии команды 1)

1	2	3	4	5	6	7	8
	Выполнить логическое сложение (ИЛИ) содержимого аккумулятора и ячейки памяти М, адрес которой находится в регистровой паре HL						См. комментарии команды 23
46		ORA	М	1 0 1 1 0 1 1 0	2.7	++00+	
47	Выполнить логическое сложение (ИЛИ) содержимого аккумулятора и числа К, записанного во 2-м байте команды	ORI	К	1 1 1 1 0 1 1 0 число К	2,7	++00+	См. комментарии команды 32
48	Выполнить логическую операцию ИСКЛЮЧАЮЩЕЕ ИЛИ над содержимыми аккумулятора и регистра R	XRA	R	1 0 1 0 1 код R	1.4	++00+	См. комментарии команды 22
49	Выполнить логическую операцию ИСКЛЮЧАЮЩЕЕ ИЛИ над содержимыми аккумулятора и ячейки памяти М, адрес которой находится в регистровой паре HL	XRA	М	1 0 1 0 1 1 1 0	2.7	++00+	См. комментарии команды 23
50	Выполнить операцию ИСКЛЮЧАЮЩЕЕ ИЛИ над содержимым аккумулятора и числом К, записанным во 2-м байте команды	XRI	К	1 1 1 0 1 1 1 0 число К	2,7	++00+	

1	2	3	4	5	6	7	8
52	Сравнить содержимое аккумулятора и регистра R	CMR	R	1 0 1 1 1 код R	1.4	+++++	Значение кода R (см. комментарии команды 1)
53	Сравнить содержимое аккумулятора и ячейки памяти M, адрес которой записан в регистравой паре HL	CMP	M	1 0 1 1 1 1 1 0	2.7	+++++	Предварительно поместить в регистровую пару HL адрес ячейки памяти M
54	Сравнить содержимое аккумулятора и числа K, записанного во 2-м байте команды	CPI	K	1 1 1 1 1 1 1 0 число K	2,7	+++++	
55	Сдвинуть влево на один разряд циклически содержимое аккумулятора с учетом признака переноса	RAL	—	0 0 0 1 0 1 1 1	1.4	---+-	
56	Сдвинуть влево на один разряд содержимое аккумулятора	RLC	—	0 0 0 0 0 1 1 1	1.4	---+-	
57	Сдвинуть вправо на один разряд циклически содержимое аккумулятора с учетом признака переноса	PAR	—	0 0 0 1 1 1 1 1	1.4	---+-	
58	Сдвинуть вправо на один разряд содержимое аккумулятора	RRC	—	0 0 0 0 1 1 1 1	1.4	---+-	
1	2	3	4	5	6	7	8
59	Установить в 1 признак переноса C	STC	-	0 0 1 1 0 1 1 1	1.4	---1-	

60	Безусловный переход по адресу, записанному во 2-м и 3-м байтах команды	JMP	ADR	1 1 0 0 0 0 1 1 мл.полуард.перех ст.полуард.перех	3,10	-----				
61	Безусловный переход по адресу, находящемуся в регистровой паре H	PCHL	—	1 1 1 0 1 0 0 1	1.5	-----	Предварительно поместить в регистровую пару HL адрес перехода			
62	Безусловный переход к выполнению подпрограммы, адрес которой (начальный) указан во 2-м и 3-м байтах команды	CALL	ADR	1 1 0 0 1 1 0 1 мл.полуард.перех ст.полуард.перех	5.7	-----				
63	Условный переход по адресу, записанному во 2-м и 3-м байтах в зависимости от состояния Т триггеров регистра признаков F	J (F)	ADR	1 1 код Т 0 1 0 мл.полуард.пех ст.полуард.перех	3,10	-----	Со- сто- яние	Код Т	Со- стоя- ние	Код Т
							Z=0	000	P=0	100
							Z=1	001	P=1	101
							C=0	010	S=0	110
							C=1	011	S=1	111
64	Условный переход к выполнению подпрограммы, начальный адрес которой записан во 2-м и 3-м байтах команды в зависимости от состояния Т триггеров регистра признаков F	C(F)	ADR	1 1 код Т 1 0 0 мл.полуард.перех ст.полуард.перех	3.5 11.17	-----	См.комментарии команды 63			
65	Безусловный возврат из подпрограммы	RET	—	1 1 0 0 1 0 0 1	3.10	-----				

1	2	3	4	5	6	7	8
66	Условный возврат из подпрограммы в зависимости от состояния Т триггеров регистра признаков F	R (F)	ADR	1 1 код Т 0 0 0	1,3 5,11	-----	Значение кода Т (см. комментарии команды 63)
63	Условный переход по адресу, записанному во 2-м и 3-м байтах в зависимости от состояния Т триггеров регистра признаков F	J (F)	ADR	1 1 код Т 0 1 0 мл.полуард.перех ст.полуард.перех	3,10	-----	Со- стоя- ние Код Т Со- стоя- ние Код Т Z=0 000 P=0 100 Z=1 001 P=1 101 C=0 010 S=0 110 C=1 011 S=1 111
64	Условный переход к выполнению подпрограммы, начальный адрес которой записан во 2-м и 3-м байтах команды в зависимости от состояния Т триггеров регистра признаков F	C(F)	ADR	1 1 код Т 1 0 0 мл.полуард.перех ст.полуард.перех	3.5 11.17	----	См. комментарии команды 63
65	Безусловный возврат из подпрограммы	RET	—	1 1 0 0 1 0 0 1	3,10	-----	
66	Условный возврат из подпрограммы в зависимости от состояния Т триггеров регистра признаков F	R (F)	ADR	1 1 код Т 0 0 0	1,3 5,11	-----	Значение кода Т (см. комментарии команды 63)
67	Переход к специальной подпрограмме режима	RST	X	1 1 код X1 1 1	3,11		Х - трехразрядное двоичное число, определяющее одну из восьми возможных подпрограмм прерываний микропроцессора

1	2	3	4	5	6	7	8
68	Разрешить прерывание	E 1	–	1 1 1 1 1 0 1 1	1,4	– – – –	
69	Запретить прерывание	D 1	–	1 1 1 1 0 0 1 1	1,4	– – – – –	
70	Пустая операция	NOP	–	0 0 0 0 0 0 0 0	1,4	– – – –	
71	Остановить выполнение программы	HLT	–	0 1 1 1 0 1 1 0	1,7	– – – – –	

Таблица команд микропроцессора КР580ИК80А

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
0	NOP	LXI B,D ₁₆	STAX B	INX B	INR B	DCR B	MVI B,D ₈	RLC	—	DAD B	LDAX B	DCX B	INR C	DCR C	MVI C,D ₈	RRC	0
1	—	LXI D,D ₁₆	STAX D	INX D	INR D	DCR D	MVI D,D ₈	RAL	—	DAD D	LDAX D	DCX D	INR E	DCR E	MVI E,D ₈	RAR	1
2	—	LXI H,D ₁₆	SHLD ADR	INX H	INR H	DCR H	MVI H,D ₈	DAA	—	DAD H	LHLD ADR	DCX H	INR L	DCR L	MVI L,D ₈	CMA	2
3	—	LXI SP,D ₁₆	STA ADA	INX SP	INR M	DCR M	MVI M,D ₈	STC	—	DAD SP	LDA ADR	DCX SP	INR A	DCR A	MVI A,D ₈	CMC	3
4	MOV B,B	MOV B,C	MOV B,D	MOV B,E	MOV B,H	MOV B,L	MOV B,M	MOV B,A	MOV C,B	MOV C,C	MOV C,D	MOV C,E	MOV C,H	MOV C,L	MOV C,M	MOV C,A	4
5	MOV D,B	MOV D,C	MOV D,D	MOV D,E	MOV D,H	MOV D,L	MOV D,M	MOV D,A	MOV E,B	MOV E,C	MOV E,D	MOV E,E	MOV E,H	MOV E,L	MOV E,M	MOV E,A	5
6	MOV H,B	MOV H,C	MOV H,D	MOV H,E	MOV H,H	MOV H,L	MOV H,M	MOV H,A	MOV L,B	MOV L,C	MOV L,D	MOV L,E	MOV L,H	MOV L,L	MOV L,M	MOV L,A	6
7	MOV M,B	MOV M,C	MOV M,D	MOV M,E	MOV M,H	MOV M,L	HLT	MOV M,A	MOV A,B	MOV A,C	MOV A,D	MOV A,E	MOV A,H	MOV A,L	MOV A,M	MOV A,A	7
8	ADD B	ADD C	ADD D	ADD E	ADD H	ADD L	ADD M	ADD A	ADC B	ADC C	ADC D	ADC E	ADC H	ADC L	ADC M	ADC A	8
9	SUB B	SUB C	SUB D	SUB E	SUB H	SUB L	SUB M	SUB A	SBB B	SBB C	SBB D	SBB E	SBB H	SBB L	SBB M	SBB A	9
A	ANA B	ANA C	ANA D	ANA E	ANA H	ANA L	ANA M	ANA A	XRA B	XRA C	XRA D	XRA E	XRA H	XRA L	XRA M	XRA A	A
B	ORA B	ORA C	ORA D	ORA E	ORA H	ORA L	ORA M	ORA A	CMP B	CMP C	CMP D	CMPE	CMP H	CMP L	CMP M	CMP A	B
C	RNZ	POP B	JNZ ADR	JMP ADR	CNZ ADR	PUSH B	ADI D ₈	RST 0	RZ	RET	JZ ADR	—	CZ ADR	CALL ADR	ACI D ₈	RST 1	C
D	RNC	POP D	JNC ADR	OUT N	CNC ADR	PUSH D	SUI D ₈	RST 2	RC	—	JC ADR	IN N	CC ADR	—	SBI D ₈	RST 3	D
E	RPO	POP H	JPO ADR	XTHL	CPO ADR	PUSH H	ANI D ₈	RST 4	RPE	PCHL	JPE ADR	XCHG	CPE ADR	—	XRI D ₈	RST 5	E
F	RP	POP PSW	JP ADR	DI	CP ADR	PUSH PSW	ORI D ₈	RST 6	RM	SPHL	JM ADR	EI	CM ADR	—	CPI D ₈	RST 7	F
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	

ОБОЗНАЧЕНИЯ

ADR Двухбайтовый адрес

D₈, D₁₆ Одно-, двухбайтовый операнд

N Номер порта УВВ

ФОРМАТ КОМАНДЫ

 Однобайтовая Двухбайтовая Трехбайтовая

ПРИМЕР:

1. Команда MOV B, C имеет код операции 41.
2. Код операции D3 соответствует команде OUT N.

Для заметок

Учебное издание

**Быковский Юрий Михайлович
Скидан Александр Антонович**

**СБОРНИК ПРАКТИЧЕСКИХ ЗАНЯТИЙ
И ЛАБОРАТОРНЫХ РАБОТ
по дисциплинам
“МИКРОПРОЦЕССОРНАЯ ТЕХНИКА”
“ЭЛЕКТРОНИКА И МИКРОПРОЦЕССОРНАЯ ТЕХНИКА”**

Учебное пособие

В авторской редакции

Изд. № 7/18. Объем 10,25 п.л.
РИИЦМ ФГАОУ ВО «Севастопольский государственный университет»